



**INSTITUTO POLITÉCNICO NACIONAL**

---

---

**ESCUELA SUPERIOR DE INGENIERÍA  
MECANICA Y ELECTRICA  
SECCIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN**

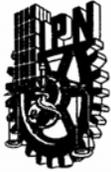
**DISEÑO DE UNA INTERFAZ DE POTENCIA  
PARA EL ACCIONAMIENTO DE UN MOTOR  
DE INDUCCIÓN UTILIZANDO LA TARJETA  
DS1103 DE dSPACE**

**T E S I S**  
**QUE PARA OBTENER EL GRADO DE**  
**MAESTRO EN CIENCIAS**  
**CON ESPECIALIDAD EN INGENIERÍA ELECTRICA**  
**OPCIÓN CONTROL**

**P R E S E N T A :**  
**NAYELI RAMÓN LARA**



**MEXICO, D. F. DICIEMBRE 2005**



INSTITUTO POLITECNICO NACIONAL
SECRETARIA DE INVESTIGACION Y POSGRADO

ACTA DE REVISION DE TESIS

En la Ciudad de México, D. F. siendo las 12:00 horas del día 12 del mes de Diciembre del 2005 se reunieron los miembros de la Comisión Revisora de Tesis designada por el Colegio de Profesores de Estudios de Posgrado e Investigación de la E. S. I. M. E. ZAC. para examinar la tesis de grado titulada:

“DISEÑO DE UNA INTERFAZ DE POTENCIA PARA EL ACCIONAMIENTO DE UN MOTOR DE INDUCCION UTILIZANDO LA TARJETA DS1103 DE dSPACE”

Presentada por el alumno:

RAMÓN LARA NAYELI
Apellido paterno Apellido materno nombre(s)
Con registro: A 0 3 0 6 2 6

aspirante al grado de:

MAESTRO EN CIENCIAS

Después de intercambiar opiniones los miembros de la Comisión manifestaron SU APROBACION DE LA TESIS, en virtud de que satisface los requisitos señalados por las disposiciones reglamentarias vigentes.

LA COMISION REVISORA

Director de tesis
DR. JAIME JOSÉ RODRIGUEZ RIVAS

Presidente
DR. DANIEL OLGUIN SALINAS

Segundo Vocal
DR. DANIEL RUIZ VEGA

Tercer Vocal
M. EN C. JESUS REYES GARCIA

Secretario
DR. RAUL CORTÉS MATEOS

Suplente
M. EN C. TOMÁS IGNACIO ASIAIN OLIVARES

EL PRESIDENTE DEL COLEGIO

DR. JAIME ROBLES GARCIA
SECCION DE ESTUDIOS DE POSGRADO



INSTITUTO POLITÉCNICO NACIONAL  
COORDINACIÓN GENERAL DE POSGRADO EN INVESTIGACIÓN

CARTA CESIÓN DE DERECHOS

En la Ciudad de México, Distrito Federal, el día 12 del mes de **diciembre** del año **2005**, la que suscribe, **Ing. Nayeli Ramón Lara** alumna del Programa de **Maestría en Ciencias en Ingeniería Eléctrica** con número de registro **A030626**, adscrita a la Sección de Estudios de Posgrado e Investigación de la ESIME Unidad Zacatenco, manifiesta que es autora intelectual del presente Trabajo de Tesis bajo la dirección del **Dr. Jaime José Rodríguez Rivas** y cede los derechos del trabajo titulado: **Diseño de una interfaz de potencia para el accionamiento de un motor de inducción utilizando la tarjeta DS1103 de dSPACE**, al Instituto Politécnico Nacional para su difusión, con fines académicos y de investigación.

Los usuarios de la información no deben reproducir el contenido textual, gráficas o datos del trabajo sin el permiso expreso del autor y/o director del trabajo. Este puede ser obtenido escribiendo a las siguientes direcciones: **nayeli\_rlz@hotmail.com; jjrodrig@ipn.mx**

Si el permiso se otorga, el usuario deberá dar el agradecimiento correspondiente y citar la fuente del mismo.

**Nayeli Ramón Lara**

Nombre y firma

# RESUMEN

En esta tesis se presenta el diseño de una interfaz de potencia para el accionamiento de un motor de inducción utilizando la tarjeta DS1103 de dSPACE®.

Como accionamiento del motor de inducción se realizó la modulación de ancho de pulso con vectores espaciales (**SVM**) por medio de la herramienta de programación gráfica Simulink® del paquete computacional MATLAB® versión 7.0. De esta manera, se generó la modulación de ancho de los pulsos utilizando una computadora digital pero realizando la programación con bloques prediseñados que simulan una generación analógica del **PWM** obteniendo de esta manera las ventajas debido a su facilidad de programación así como a la reducción de armónicos de voltaje a partir de generar analógicamente la modulación con vectores espaciales.

Para la obtención de las señales **PWM** en tiempo real se utilizó la tarjeta PPC DS1103 de dSPACE® debido a su facilidad de uso y programación ya que cuyo software permite la programación directa del **PWM** en MATLAB®-Simulink® y realiza la traducción de los bloques a lenguaje de máquina que a su vez es almacenado en dicha tarjeta. Debido a que el retraso entre las terminales del panel de conexiones es del orden de cientos de nanosegundos, se optó por realizar la inversión de las tres señales originales del PWM vía hardware haciendo uso de transistores bipolares de potencia lo cual implica un retraso de unos cuantos nanosegundos.

Para comunicar la computadora digital con el motor de inducción fue necesario el diseño de una interfaz de potencia utilizando como controlador del accionamiento el circuito integrado IR2136 de Internacional Rectifier y como accionamiento del motor de inducción, el módulo de IGBTs EMP25P12B también de IR.

Por último se obtiene el control de velocidad del motor de inducción en lazo abierto y con los resultados presentados se comprueba la funcionalidad de los sistemas propuestos tanto de software como de hardware quedando listos para la implementación de distintos algoritmos de control utilizando un lenguaje de programación aceptado por la tarjeta DS1103 como Python, C++, Matlab® o Matlab®-Simulink®.

# ABSTRACT

In this thesis, a power interface design for an induction motor driving system is presented using DS1103 card from dSPACE®.

As the induction motor driving system the pulse width modulation (**SVM**) technique using the graphic programming tool Simulink® from MATLAB® v7.0 software was made. This way, the pulse width modulation was generated by using a digital computer but making the programming with pre-designed blocks that simulate an analogical generation of the **PWM** obtaining the advantages due to its facility of programming as well as the reduction of voltage harmonics from generating the analogical space vector modulation.

For the obtaining of real-time **PWM** signals, dSPACE® PPC DS1103 card was used due to its ease of programming and use since it allows the direct programming of the **PWM** in MATLAB®-Simulink®. This is translated to machine language in order to obtain the signals in real time. This translation is made when generating a project of archives via dSPACE® software. Because of the delay between the terminals of the connections panel is in the order of hundreds of nanoseconds, it was chosen to make the inversion of the three original signals of the **PWM** via hardware using bipolar junction transistors which implies a delay of a few nanoseconds.

In order to communicate the digital computer with the induction motor, the design of a power interface was necessary, using as driver the integrated circuit IR2136 from International Rectifier and as *VSI*, the module of IGBTs EMP25P12B also from IR.

At last the induction motor open loop speed control is obtained and with the shown results it is proved the functionality of the proposed systems as much of software as hardware being ready for the implementation of different control algorithms using a programming language accepted by the DS1103 card as Python, C++, Matlab® or Matlab®-Simulink®.

# CONTENIDO

<b>RESUMEN.....</b>	<b><i>i</i></b>
<b>ABSTRACT.....</b>	<b><i>ii</i></b>
<b>CONTENIDO.....</b>	<b><i>iii</i></b>
<b>ÍNDICE DE FIGURAS.....</b>	<b><i>vi</i></b>
<b>LISTA DE TABLAS.....</b>	<b><i>viii</i></b>
<b>GLOSARIO DE TÉRMINOS.....</b>	<b><i>ix</i></b>
<b>CAPÍTULO 1 INTRODUCCIÓN.....</b>	<b>1</b>
1.1 OBJETIVO DE LA TESIS.....	1
1.2 JUSTIFICACIÓN.....	1
1.3 ESTADO DEL ARTE.....	1
1.3.1 Dispositivos Semiconductores de Potencia.....	4
1.3.2 Técnicas de Modulación de Ancho de los Pulsos.....	7
1.3.3. Control Digital de la Máquina de Inducción.....	8
1.4 ANTECEDENTES HISTÓRICOS EN LA SEPI-ESIME.....	9
1.5 APORTACIONES DE LA TESIS.....	10
1.6 ESTRUCTURA DEL TRABAJO DE LA TESIS.....	10
<b>CAPÍTULO 2 SIMULACIÓN DE LA MODULACIÓN DE ANCHO DE                   LOS PULSOS CON VECTORES ESPACIALES.....</b>	<b>12</b>
2.1 INTRODUCCIÓN.....	12
2.2 GENERALIDADES DE LA MODULACIÓN DEL ANCHO DE LOS PULSOS CON VECTORES ESPACIALES.....	13
2.3 OBTENCIÓN DEL VECTOR ESPACIAL DEL VOLTAJE DEL ESTATOR $\vec{v}_s^a$ ...	16
2.3.1 Límite de la amplitud del vector espacial del voltaje del estator.....	21
2.3.2 Región lineal de modulación.....	23
2.4 SECUENCIA DE CONMUTACIÓN DE LOS IGBTs.....	24
2.5 GENERACIÓN DEL PWM CON VECTORES ESPACIALES.....	26
2.5.1 Resultados de la simulación del SVM.....	27
<b>CAPÍTULO 3 CONTROL DE VELOCIDAD EN LAZO ABIERTO DEL                   MOTOR DE INDUCCIÓN.....</b>	<b>30</b>
3.1 INTRODUCCIÓN.....	30

3.2 DESCRIPCIÓN DEL HARDWARE UTILIZADO EN LA OBTENCIÓN DE SEÑALES EN TIEMPO REAL .....	32
3.2.1. Descripción general de la tarjeta DS1103.....	32
3.2.2. Conexión entre la tarjeta DS1103 y la interfaz de potencia. ....	33
3.3 DESCRIPCIÓN DEL SOFTWARE .....	33
3.3.1 Compatibilidad de MATLAB® con dSPACE® .....	34
3.4 CONTROL DE VELOCIDAD EN LAZO ABIERTO DEL MOTOR DE INDUCCIÓN MANTENIENDO SU RELACIÓN VOLTAJE-FRECUENCIA CONSTANTE .....	35
3.5 OBTENCIÓN DE LAS SEÑALES SVM EN TIEMPO REAL .....	37
3.5.1 Generación del SVM.....	39
3.5.2 Detección de fallas y reestablecimiento de las señales .....	39
3.5.3 Habilitación de las señales PWM.....	40
3.6 INTERFAZ GRÁFICA.....	41
<b>CAPÍTULO 4 DISEÑO DE LA INTERFAZ DE POTENCIA.....</b>	<b>43</b>
4.1 INTRODUCCIÓN.....	43
4.2 INVERSIÓN DE LAS SEÑALES.....	45
4.2 AISLAMIENTO DE LAS SEÑALES .....	48
4.4 CIRCUITO INTEGRADO ACCIONADOR DE LAS COMPUERTAS DE LOS IGBTs.....	50
4.4.1 Entradas y Salidas de señales de protecciones y señalización de fallas. ....	51
4.4.2 Circuitos de Bootstrap y Desacople. ....	52
Cálculo del capacitor de bootstrap .....	52
Selección del diodo de bootstrap.....	54
Capacitores de desacople. ....	54
4.5 MÓDULO DE POTENCIA .....	55
4.6 CIRCUITOS DE PROTECCION.....	57
4.5.1 Protecciones de sobrecorriente. ....	57
4.5.2 Protecciones de sobrevoltaje. ....	58
4.6.3 Protecciones de sobretemperatura. ....	60
4.7 ALIMENTACIÓN DE CD DEL SISTEMA.....	63
<b>CAPÍTULO 5 ANÁLISIS DE RESULTADOS.....</b>	<b>66</b>
5.1 INTRODUCCIÓN.....	66
5.3 SALIDA DE LA TARJETA DS1103 E INVERSIÓN.....	67
5.4 SEÑALES DE CONTROL EN LA ETAPA DE AISLAMIENTO .....	69
5.5 SEÑALES DE CONTROL EN EL CONTROLADOR IR2136.....	71

<b>CAPÍTULO 6 CONCLUSIONES Y RECOMENDACIONES PARA TRABAJOS FUTUROS .....</b>	<b>74</b>
5.1. CONCLUSIONES.....	74
5.2. APORTACIONES DE LA TESIS. ....	75
5.3. RECOMENDACIONES PARA TRABAJOS FUTUROS.....	75
<b>REFERENCIAS.....</b>	<b>76</b>
<b>APÉNDICE A. Programas realizados en MATLAB®-Simulink® .....</b>	<b>80</b>
<b>APÉNDICE B. Datos utilizados en simulación y programación.....</b>	<b>86</b>
B.1 DATOS DEL MOTOR DE INDUCCIÓN DE ½ HP.....	86
B.2 PROGRAMA QUE INICIALIZA LAS VARIABLES PARA EL CÁLCULO DEL SVM.....	86
<b>APÉNDICE C. Fotografías de la Implementación .....</b>	<b>87</b>
<b>APÉNDICE D. Hojas de Datos IR2136.....</b>	<b>89</b>
<b>APÉNDICE E. Módulo VSI con IGBTs EMP25P12B.....</b>	<b>125</b>

# ÍNDICE DE FIGURAS

Fig. 2-1 Combinaciones posibles para un VSI trifásico .....	13
Fig. 2-2 Vectores espaciales de voltaje .....	14
Fig. 2-3 Posiciones angulares del VSI en un ciclo fundamental del vector espacial de voltaje.....	14
Fig. 2-4 Inversor Trifásico.....	17
Fig. 2-5 Formas de onda en el sector 1; $z_0$ es el tiempo para (000) y $z_7$ para (111)	18
Fig. 2-6 Circuito equivalente del voltaje de modo común .....	19
Fig. 2-7 Límite de la amplitud de $\vec{v}_s$ .....	22
Fig. 2-8 Vectores espaciales del inversor trifásico mostrando la trayectoria del voltaje de referencia y la región de modulación lineal. ....	23
Fig. 2-9 Trayectoria del vector espacial en <b>SVM</b> .....	24
Fig. 2-10 Secuencia de conmutación <b>ABC</b> de cada fase del <b>VSI</b> .....	25
Fig. 2-11 Diagrama de bloques de la programación del <b>PWM</b> con vectores espaciales. El programa en Simulink® se muestra en el apéndice A .....	26
Fig. 2-12 Señales de control.....	27
Fig. 2-13 Salidas del <b>SVM</b> .....	28
Fig. 2-14 Formas de onda de comparación y salidas <b>PWM</b> en el sector 1.....	29
Fig. 3-1 Diagrama interno de la tarjeta DS1103 .....	31
Fig. 3-2 Curvas de par vs. velocidad a voltaje-frecuencia constante.....	35
Fig. 3-3 Diagrama de bloques del cálculo de los valores necesarios para el control de velocidad a partir de los parámetros del motor y la velocidad deseada. ....	37
Fig. 3-4 Diagrama de bloques de la programación del <b>SVM</b> en Simulink® utilizando los bloques de dSPACE® para la obtención de señales en tiempo real.....	38
Fig. 3-5 Diagrama de bloques de la generación del <b>SVM</b> . ....	39
Fig. 3-6 Diagrama del bloque de detección de fallas y reestablecimiento del sistema .....	40
Fig. 3-7 Diagrama de bloques de la habilitación de las señales <b>PWM</b> y del pulso de habilitación del controlador.....	40
Fig. 3-8 Interfaz gráfica para la variación de velocidad del motor de inducción .....	41
Fig. 4-1 Esquema general de la Interfaz de Potencia sin protecciones.....	43
Fig. 4-2 Diagrama de tiempo de (a) Señales de salida del aislamiento, (b) señales de salida del IR2136 y (c) formas de onda de la corriente a través de los IGBTs del módulo EMP25P12B (c).....	44
Fig. 4-3 Acercamiento a las señales de conmutación del IGBT superior (canal 3) e IGBT inferior (canal 4) de una fase. ....	45
Fig. 4-4 Circuito de inversión de las señales .....	46
Fig. 4-5 Retardo de propagación vs. Resistencia de Carga (NTE3095).....	46
Fig. 4-6 Ampliación de las señales original e invertida por hardware (ch1,2) medidas a la entrada de la etapa de aislamiento y por software (ch3,4) medidas a la salida de la tarjeta DS1103. ....	48
Fig. 4-7 Diseño de la etapa de aislamiento utilizando NTE3095 Optoacopladores ...	49
Fig. 4-8 Diseño del control del accionamiento utilizando el controlador IR2136.....	51

Fig. 4-9 Circuito de Bootstrap.....	52
Fig. 4-10 Módulo integrado de potencia EMP25P12B.....	55
Fig. 4-11 Tiempos de conmutación típicos vs. Rg.....	56
Fig. 4-12 Diagrama eléctrico del accionamiento de la máquina de inducción.....	57
Fig. 4-13 Diseño del circuito de protección de sobrecorriente.....	58
Fig. 4-14 Capacitor de desacople conectado en el bus de CD del Módulo de Potencia.....	59
Fig. 4-15 Valor de la termoresistencia sensora vs. Voltaje de la base.....	61
Fig. 4-16 Diseño propuesto de la protección de sobrettemperatura.....	62
Fig. 4-17 Diagrama eléctrico de la alimentación trifásica.....	64
Fig. 5-1 Diagrama de bloques del control en lazo abierto del motor de inducción ....	66
Fig. 5-2 Lecturas de osciloscopio del <b>SVM</b> trifásico a la salida de la tarjeta DS1103.....	67
Fig. 5-3 Lectura de osciloscopio de la señal de control del dispositivo superior de la fase A. Antes del buffer (canal 2) y después del buffer (canal 3).....	68
Fig. 5-4 Señal de control de los IGBTs de la fase A. Canal 2: IGBT superior y canal 3: IGBT inferior.....	68
Fig. 5-5 Acercamiento a la señal de control del dispositivo superior de la fase A. Antes del buffer (canal 2) y después del buffer (canal 3) (a) Flanco de bajada (b) Flanco de subida.....	69
Fig. 5-6 Lecturas de osciloscopio de la señal de control del IGBT superior de la fase A a la entrada del optoacoplador (canal 2) y a la salida del mismo (canal 3).....	70
Fig. 5-7 Lecturas de osciloscopio del <b>SVM</b> a la salida de la etapa de aislamiento. (a) Secuencia de conmutación de los IGBTs de la parte alta y (b) parte baja en el sector 1.....	70
Fig. 5-8 Lecturas de osciloscopio de las señales de conmutación de los IGBTs de la fase A a la salida de la etapa de aislamiento. (a) Apagado IGBT superior (canal 1) y (b) Apagado IGBT inferior (canal 2).....	71
Fig. 5-9 Señales <b>SVM</b> bajas a la salida del controlador IR2136.....	72
Fig. 5-10 Señales de control a la salida del IR2136 conectado al VSI (a) Control de IGBTs parte alta (b) IGBTs parte baja.....	72
Fig. 5-11 Señales <b>SVM</b> en una fase a la salida del IR2136 conectado al VSI. (a) Apagado IGBT superior -Encendido IGBT inferior (b) Encendido IGBT superior- Apagado IGBT inferior.....	73
Fig. A-1 Diagrama de bloques del programa de control de velocidad en lazo abierto. .....	80
Fig. A-2 Diagrama de bloques del subsistema <i>Iniciar_Parámetros</i> .....	81
Fig. A-3 Diagrama de bloques del subsistema <i>Generar_variables</i> .....	81
Fig. A-4 Diagrama de bloques del subsistema <i>conv_freq</i> .....	82
Fig. A-5 Diagrama de bloques del subsistema <i>gen_3f</i> .....	82
Fig. A-6 Diagrama de bloques del subsistema <b>SVM</b> .....	83
Fig. A-7 Diagrama de bloques del subsistema <i>Obtener_Vctrl</i> ubicado dentro del subsistema <b>SVM</b> .....	83
Fig. A-8 Diagrama de bloques del subsistema <i>Reestablecer_Sistema</i> .....	84
Fig. A-9 Diagrama de bloques del subsistema <i>Habilitar_señales</i> donde se habilitan las señales <b>SVM</b> y el pulso habilitador del IR2136.....	84
Fig. C-1 Fotografía del motor de inducción utilizado.....	87

Fig. C-2 Fotografía de la fuente de alimentación.....	87
Fig. C-3 Fotografía del panel de conexiones.....	88

# LISTA DE TABLAS

Tabla 1.1 Interruptores controlables más comunes en el control de motores eléctricos. ....	5
Tabla 2.1 Tipos de modulación de ancho de pulso con vectores espaciales. ....	15

# GLOSARIO DE TÉRMINOS

$\theta_e$	Ángulo de la velocidad síncrona.
$\theta_r$	Ángulo de referencia entre los ejes estacionarios y rotatorios.
$C_{bs}$	Capacitor de bootstrap.
$C_{sn}$	Capacitor de Snubber (desacople).
$Q_{ls}$	Carga de cambio de nivel requerida por ciclo.
$Q_{bs}$	Carga de compuerta del IGBT de la parte alta.
$Q_g$	Carga total de compuerta del IGBT.
$\sigma$	Coefficiente de dispersión.
$\tau_{bs}$	Constante de tiempo del circuito de bootstrap.
$\tau_r$	Constante de tiempo del rotor.
$k_{PWM}$	Constante del <b>PWM</b> .
$k_{il}$	Constante integral del controlador <i>PI</i> de la corriente.
$k_{i\psi}$	Constante integral del controlador <i>PI</i> del flujo.
$k_{l,LA}$	Constante integral en lazo abierto.
$k_{pl}$	Constante proporcional del controlador <i>PI</i> de la corriente.
$k_{p\psi}$	Constante proporcional del controlador <i>PI</i> del flujo.
$k_{i\Omega}$	Constantes integral del controlador <i>PI</i> de velocidad.
$k_{p\Omega}$	Constantes proporcional del controlador <i>PI</i> de velocidad.
DMC	Control digital de velocidad.
<i>PI</i>	Control Proporcional Integral.
$I_F$	Corriente a través del diodo de bootstrap.
CA	Corriente Alterna.
$i_{dq}$	Corriente de acoplamiento.
$I_{Cbs(leak)}$	Corriente de fuga del capacitor de bootstrap.
CD	Corriente Directa.
$I_{qbs}$	Corriente quieta de la circuitería de lado alto.
$i_{ds}^*, i_{qs}^*$	Corrientes de referencia del estator.
$i_{ds}, i_{qs}$	Corrientes del estator en coordenadas síncronas d-q.
$i_{dr}, i_{qr}$	Corrientes del rotor en coordenadas síncronas d-q.
$i_A, i_B, i_C$	Corrientes trifásicas de fase.
$D_{bs}$	Diodo de bootstrap.

$d^s, q^s$	Eje acoplado al estator ( $d$ ) y de cuadratura ( $q$ ).
$d^r, q^r$	Eje acoplado al rotor ( $d$ ) y de cuadratura ( $q$ ).
$as, bs, cs$	Ejes estacionarios trifásicos.
$\psi_{ds}^*$	Flujo de referencia acoplado al rotor.
$f_s$	Frecuencia de conmutación de los IGBTs
$\omega_{cl}$	Frecuencia de corte del lazo de corriente.
$\omega_{c\psi}$	Frecuencia de corte del lazo de flujo.
$\omega_{c\Omega}$	Frecuencia de corte del lazo de velocidad.
$freq$	Frecuencia de las señales de control. (Hz)
$G_{i,LA}(s)$	Función de transferencia de la corriente en lazo abierto.
$G_{\Omega,LA}(s)$	Función de transferencia de la velocidad en lazo abierto.
$G_{\psi,LA}(s)$	Función de transferencia del flujo en lazo abierto.
$L_m$	Inductancia mutua.
$L_s, L_r$	Inductancias del estator y rotor respectivamente.
CSI	Inversor fuente de corriente
VSI	Inversor fuente de voltaje
$\psi^{\wedge}_s$	Magnitud del vector de flujo del rotor.
MI	Máquina de Inducción.
CB- <b>PWM</b>	Modulación de Ancho de Pulso basado en una señal portadora
SVM	Modulación de ancho de pulso con vectores espaciales.
<b>PWM</b>	Modulación de ancho de pulso.
$J_{eq}$	Momento de inercia equivalente.
$P$	Número de polos de la máquina de inducción.
$T_e$	Par desarrollado.
DSP	Procesador de señales digitales.
$R_{bs}$	Resistencia de bootstrap.
$R_s$	Resistencia del rotor.
ZSS-SVM	SVM con colocación simétrica de vectores cero. .
$\vec{i}_s$	Vector espacial de la corriente del estator.
$\psi_{ds}, \psi_{qs}$	Vectores de flujo del estator en coordenadas estacionarias.
$\psi_{dr}, \psi_{qr}$	Vectores de flujo del rotor en coordenadas estacionarias.
$\omega_r^*$	Velocidad de referencia del rotor.
$\omega_{sl}$	Velocidad del deslizamiento.
$\omega_r$	Velocidad del rotor.
$\omega_e = \omega_r + \omega_{sl}$	Velocidad síncrona.

$V_{CC}$	Voltaje de alimentación.
$V_{CA}$	Voltaje de Corriente Alterna.
$V_{CD}$	Voltaje de Corriente Directa.
$V_{bs}$	Voltaje de referencia de la parte alta de las ramas del módulo de potencia.
$v_{0s}^*$	Voltaje de secuencia cero.
$V_{tri}$	Voltaje máximo de la señal triangular o de comparación. (V)
$V_a$	Voltaje máximo de las señales de control. (V)
$V_d$	Voltaje máximo de línea.
$v_{ds}^s, v_{qs}^s$	Voltajes del estator en coordenadas estacionarias d-q.
$V_{ds}, V_{qs}$	Voltajes del estator en coordenadas síncronas d-q.
$V_{as}, V_{bs}, V_{cs}$	Voltajes trifásicos de fase.



# CAPÍTULO 1

## INTRODUCCIÓN

El presente capítulo está dedicado a la presentación de este trabajo de tesis, su objetivo, el por qué de su elaboración, la estructura del escrito para una mejor comprensión, las aportaciones del mismo así como el estado del arte de cada área de investigación que se aborda.

### 1.1 OBJETIVO DE LA TESIS

Diseñar una interfaz de potencia para accionar un motor de Inducción de 1/2 HP a partir de una computadora personal utilizando la técnica de modulación de ancho de pulso con vectores espaciales.

### 1.2 JUSTIFICACIÓN

En la actualidad el motor de inducción es utilizado en la mayor parte de los procesos industriales en donde lo que se requiere precisamente es el control de velocidad. Por esta razón es necesario crear algoritmos de control eficientes y con los que se obtenga una rápida respuesta del sistema a perturbaciones o a cambios en los valores de referencia.

Actualmente en la Sección de Estudios de Posgrado en Ingeniería, específicamente en el área de Ingeniería Eléctrica se desarrollan diversos métodos de control de motores de inducción pero lamentablemente debido al extenso tiempo de realización de los diseños, muchos de ellos se quedan únicamente en simulaciones y se sabe que en la mayoría de los casos los resultados arrojados por ellas no son los obtenidos en la implementación de los sistemas.

Es por lo anterior que se decide generar una interfaz de potencia capaz de comprobar los diversos métodos de control por medio de una herramienta tecnológica avanzada que permite introducir códigos de distintos lenguajes de programación.

### 1.3 ESTADO DEL ARTE

La historia de la civilización industrial comenzó en el siglo XVIII con la invención de la máquina de vapor por James Watt, en Escocia. A partir de ese



momento, el trabajo físico, de humanos o animales, ha sido gradualmente reemplazado por el trabajo realizado por máquinas [34,36].

En el siglo XIX, se crearon las primeras máquinas para generar energía eléctrica a partir de energía mecánica dando así inicio a la era eléctrica moderna. Posteriormente se descubrió la necesidad de utilizar la energía eléctrica para obtener trabajo mecánico y se observó que la misma máquina podía ser utilizada para la realización de ambos procesos. A esta máquina se le llamó máquina eléctrica. Si la máquina eléctrica realiza lo primero se dice que actúa como generador, en caso contrario se dice que actúa como motor [34,36,4].

En la actualidad, las máquinas eléctricas desempeñan un papel muy importante en la industria así como en nuestra vida diaria, son usadas en plantas de potencia para generar energía eléctrica, en aplicaciones electrodomésticas como licuadoras, extractores de jugos, lavadoras, refrigeradores, tornamesas, bombas, ventiladores, compresores, etc., en la industria para brindar trabajo mecánico y en aplicaciones diversas como elevadores y robots por mencionar algunos ejemplos [34,36,4].

Las máquinas eléctricas más importantes en la conversión de la energía son la máquina de CD, la máquina de inducción y la máquina síncrona, consideradas máquinas eléctricas básicas debido a que son utilizadas ampliamente para la conversión de la energía electromecánica [34,36,30,24,4].

Las máquinas son llamadas máquinas de CA si su alimentación en el caso de motores o generación para el caso de generadores es de corriente alterna, y máquinas de CD si es de corriente directa [36].

En la máquina de CD, el devanado de campo está localizado en el estator y el devanado de armadura en el rotor. Una alimentación de CD se suministra a través del devanado de campo para generar un flujo magnético en la máquina dando como resultado un voltaje alternante inducido en el devanado de armadura. Una conmutación mecánica y una función de rectificación o inversión por medio del colector y las escobillas hacen que el voltaje terminal de armadura sea de CD [36,24].

En la máquina síncrona, el devanado de campo se encuentra en el rotor mientras que en el estator se localiza el devanado de armadura. El devanado de campo es excitado por corriente directa para producir flujo en el entrehierro. Cuando el rotor gira, un voltaje es inducido en el devanado de armadura y la corriente de armadura produce un flujo rotatorio en el entrehierro que gira a la misma velocidad que el rotor, de ahí el nombre de máquina síncrona [36,30,24].

En la máquina de inducción, el devanado del estator sirve como devanado de campo y de armadura. Cuando los devanados del estator son conectados a una alimentación de CA se genera un flujo rotatorio en el entrehierro que gira a una



velocidad llamada como velocidad síncrona. Este flujo giratorio induce un voltaje en el devanado del rotor causando así el flujo de corriente (de ahí el nombre de máquina de inducción). Debido a la naturaleza inductiva del devanado, la corriente inducida retrasa el voltaje causando que el rotor gire siempre a una velocidad diferente de la velocidad síncrona, es por eso que la máquina de inducción también recibe el nombre de máquina asíncrona [36,30,24].

En aplicaciones de control de velocidad y posición tradicionalmente se han utilizado los motores de CD debido a su larga historia y aceptabilidad pero en los últimos años, el uso de controladores de motores de CA en esas aplicaciones se ha incrementado por lo que el motor de CD está siendo reemplazado por otros tipos de motores, específicamente por el motor de inducción que actualmente es el tipo de motor más usado en la industria debido a que los motores de inducción son más simples en estructura que los motores de CD, son más robustos y más confiables, requieren muy poco mantenimiento, pueden ser diseñados con rotores totalmente encerrados para operar en ambientes sucios o explosivos, su costo inicial es sustancialmente menor que los motores de CD y su eficiencia es comparable [29,34,36,4].

Por otro lado, durante la mayor parte del siglo XX, lograr un control de velocidad de un motor de inducción era muy caro comparado con el control de velocidad de un motor de CD además de que técnicamente no era factible lograrlo pero debido a la evolución de los controladores de velocidad el costo de los sistemas donde se utilizan dispositivos de estado sólido ha bajado considerablemente, mientras que su confiabilidad ha crecido en muchas aplicaciones nuevas para máquinas de CA donde realizan trabajos anteriormente hechos por máquinas de CD [3,29,34,36,7,30,24,4].

La tecnología del control de velocidad ha evolucionado notablemente desde hace más de sesenta años pasando por el sistema clásico Ward-Leonard de máquinas rotatorias hasta los recientes convertidores de estado sólido basados en dispositivos de conmutación de electrónica de potencia que están siendo utilizados para ajustarse a los sistemas de control ya existentes o como sistemas completamente nuevos permitiendo de esta manera mejoras a la calidad y optimización de los sistemas ya implementados en la industria [36,30,4,25].

En décadas recientes, el desarrollo de controladores electrónicos para motores de CA ha crecido muy rápido debido al continuo descenso en el costo de los accionamientos eléctricos de frecuencia variable resultantes de avances en los dispositivos de conmutación de electrónica de potencia, a algoritmos cada vez más eficientes que generan las funciones de conmutación (técnicas de modulación de ancho de pulso) y a controles basados en microprocesadores para ser utilizados en aplicaciones que requieren control rápido y preciso de velocidad y posición [30,4,13].



### 1.3.1 Dispositivos Semiconductores de Potencia.

En el pasado, las técnicas para el control de velocidad de máquinas de CA regularmente requerían el uso de máquinas rotatorias auxiliares (sistema Ward-Leonard). En los últimos años, estas máquinas auxiliares han sido reemplazadas por convertidores de estado sólido utilizando distintos tipos de semiconductores de potencia que operan como interruptores eléctricamente controlados [36,30].

A la aplicación de la electrónica de estado sólido para el control del flujo de la energía eléctrica se le llama Electrónica de Potencia, y se basa primeramente en la conmutación de dispositivos semiconductores de potencia [3,29,34].

Desde que se desarrolló el primer tiristor rectificador controlado de silicio (o SCR por sus siglas en inglés –Silicon-Controlled-Rectifier Thyristor-) a fines de 1957, han habido grandes adelantos en los dispositivos semiconductores de potencia causando así una revolución en la aplicación de control de motores eléctricos. Hasta 1970, los tiristores convencionales se habían utilizado en forma exclusiva para el control de motores eléctricos en aplicaciones industriales. A partir de 1970, se desarrollaron varios tipos de dispositivos semiconductores de potencia que quedaron disponibles en forma comercial [34,30].

La alta eficiencia del control de motores de inducción es conseguida debido a las bajas pérdidas de conducción en estado encendido cuando el semiconductor de potencia conduce la corriente de carga y las pérdidas de fuga en estado apagado cuando el semiconductor de potencia bloquea la fuente [30].

Recientemente el desarrollo de empaquetados de dispositivos de estado sólido para el control de motores ha progresado hasta el punto donde prácticamente cualquier problema de control puede ser resuelto utilizándolos debido a que se han logrado grandes avances en cuanto a la frecuencia de conmutación a la que trabajan, proveen un control más suave y mayor eficiencia dado que el uso de sólo un módulo reduce el número de disipadores de calor así como de interconexiones eléctricas. Además, actualmente existen en el mercado combinaciones de distintos tipos de semiconductores de potencia en un solo empaquetado que facilitan el diseño de los controladores de velocidad [34,30].

Para la elección de los dispositivos semiconductores de potencia, se deben tomar en cuenta los requerimientos de controlabilidad de la aplicación en la que serán utilizados y posteriormente verificar las características de los tiempos de transición entre bloqueo y conducción o viceversa, los cuales dependen del tipo, modelo y fabricante del semiconductor de potencia utilizado [34,30].

De acuerdo a su controlabilidad los dispositivos semiconductores son agrupados en Diodos, Tiristores e Interruptores controlables. A continuación se realiza una breve descripción de las principales características de los



semiconductores de potencia más importantes utilizados en la aplicación de control de motores [34].

## DIODOS

Son dispositivos de dos terminales diseñados para conducir la corriente únicamente en una dirección, cuando el voltaje de su ánodo es más alto que el de su cátodo, controlando así los estados de encendido y apagado de los mismos únicamente por el circuito de potencia en el que se encuentran operando. Los tipos de diodos más importantes son: diodos Schottky, diodos de recuperación rápida y diodos de frecuencia de línea. Una variación del diodo es el dispositivo DIAC que actúa como dos diodos conectados en antiparalelo, es decir, que conducen en ambas direcciones [3,29,34,36,7,30,24,19,4].

## TIRISTORES

También llamado SCR (Silicon-Controlled-Rectifier) o diodo controlado. El tiristor entra en conducción por medio de una señal de control (o pulso de entrada) introducida al mismo a través de una tercera terminal llamada compuerta de entrada, pero una vez puesto en conducción se debe sacar de ella de forma que la diferencia de potencial entre sus dos terminales restantes sea igual o menor que cero lo cual se lleva a cabo únicamente por medio del diseño del circuito de potencia en el que está conectado o forzándolo. Además del tiristor común, existe un dispositivo llamado TRIAC que funciona como dos SCRs conectados en paralelo inverso de modo que conduce de un lado a otro y viceversa dependiendo de la dirección del pulso de activación [3,29,34,36,7,30,24,19,4].

## INTERRUPTORES CONTROLABLES

En el grupo de Interruptores controlables es donde se incluyen todos aquellos dispositivos cuya entrada y salida de conducción puede ser determinada por el diseñador del circuito de electrónica de potencia por medio de señales de control [29,34,36,7].

Existe un gran número de interruptores controlables de los cuales los más importantes en la aplicación de control de motores eléctricos son los siguientes:

Tabla 1.1 Interruptores controlables más comunes en el control de motores eléctricos.

Dispositivo	Características
Tiristor desactivado por compuerta o GTO (Gate-Turn-Off Thyristor)	SCR que se activa mediante la aplicación de un pulso breve positivo a su compuerta de entrada y se desactiva mediante la aplicación de un pulso corto negativo a la misma [3,29,34,36,7].
Tiristor controlado por MOS MCT (Metal-Oxide-	Dispositivo híbrido que combina las características del tiristor y el MOSFET. Se activa mediante un

Semiconductor Thyristor).	Controlled	pequeño pulso de voltaje negativo sobre la compuerta MOS (Respecto a su ánodo), y se desactiva por medio un pulso pequeño de voltaje positivo [29,36,7].
Transistor bipolar de unión de potencia o BJT (Bipolar Junction Transistor).		Dispositivo de tres terminales controlado por corriente que requiere de una corriente de entrada para controlar el flujo de la corriente de salida. La corriente de entrada determina si está encendido o apagado, para que esté encendido, debe haber suficiente corriente de entrada al dispositivo [34,36,30,24].
Transistor de efecto de campo o MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor).		Dispositivo de tres terminales controlado por voltaje, requiere sólo de una pequeña corriente de entrada, un voltaje de entrada y entrega un voltaje de salida. Se utiliza comúnmente en altas frecuencias y Baja potencia [34,36,30,24].
Transistor bipolar de compuerta aislada o (Insulated Gate Bipolar Transistor).	de Transistor híbrido que combina las ventajas de los BJT y MOSFET, tiene alta impedancia a la entrada y pocas pérdidas de conducción en estado activo. Es controlado por un disparo de voltaje en la compuerta de entrada con una corriente pequeña y alta impedancia. Su conmutación es más rápida que la de un BJT y se utilizan en aplicaciones que requieren voltaje alto, corriente alta y una frecuencia de conmutación desde 10kHz [34,36,30,24].	

Además de los dispositivos anteriormente descritos, existen otros tales como Tiristor de conducción estáticos (SITH), Transistores de inducción estáticos (SIT), Tiristor de conducción inversa (RCT), Tiristor desactivado con asistencia de compuerta (GATT) y el Rectificador controlado de silicio fotoactivado (LASCR) que son dispositivos poco utilizados en el control de motores eléctricos [29,34].

Normalmente en el campo del control de motores de CA trifásicos, los dispositivos que están en continua competencia son los BJTS contra los MOSFETS excepto en altas potencias donde se usan SCRs y GTOs. El IGBT es un dispositivo que combina lo mejor de ambos (BJT y MOSFET) y permite a los diseñadores de circuitos eléctricos simplificar sus diseños inmensamente. Además, pruebas realizadas en el Instituto de Tecnología de Zürich en Suiza han demostrado que los dispositivos IGBTs presentan pérdidas de potencia muy bajas en el apagado debido a su construcción basada en capa acortada de ánodo y que un IGBT del mismo tamaño que un MOSFET tiene cerca de diez veces menos pérdidas por conducción [9,12,5].

Actualmente existen nuevas tecnologías de semiconductores, sin embargo, la tendencia del control de motores eléctricos es que los IGBTs desplacen a los MOSFETs en aplicaciones de control de motores de CA con una potencia requerida

de más de 1 HP teniendo un mayor rendimiento que los demás dispositivos cuando son utilizados en aplicaciones que requieren voltajes elevados y frecuencias de conmutación de 10 a 50kHz [9,12,5,4].

### 1.3.2 Técnicas de Modulación de Ancho de los Pulsos.

Para variar la velocidad de un motor de CA de manera eficiente y en un rango amplio, es necesario controlar el voltaje y la frecuencia aplicados en las terminales del mismo. La forma más común de hacerlo es utilizando un puente inversor de voltaje (**VSI**) con dispositivos semiconductores de potencia de estado sólido. Independientemente del tipo de dispositivo de potencia utilizado, una de las estrategias más utilizadas en la obtención de la salida controlada de CA de los convertidores de estado sólido es la técnica de conmutación de dispositivos conocida como Modulación de Ancho de Pulso o **PWM** por sus siglas en inglés, la cual consiste en variar el ciclo de trabajo de conmutación de los dispositivos semiconductores de potencia del convertidor a una frecuencia muy alta para alcanzar un objetivo de salida de voltaje para controlar el **VSI** [4,13,33,26,2].

La teoría de modulación tuvo sus inicios en 1964 cuando Schönung y Stemmler propusieron el método **PWM** senoidal basado en portadora triangular (también llamado método de sub-oscilación o **CB-PWM**) para el control de un convertidor estático trifásico [20] y aunque este método fue el más usado durante un largo periodo de tiempo, la necesidad de expandir el rango de modulación lineal para voltajes de línea a línea inició la búsqueda de **CB-PWM** no senoidales.[41].

A partir de ese momento se inició el desarrollo de estrategias **PWM** cuyos objetivos sean reducir la distorsión armónica de las señales de conmutación así como las pérdidas por conmutación, amplio rango de modulación lineal, fácil implementación y menos tiempo de programación, además deben ser capaces de ajustarse a diferentes topologías de convertidores [20,4,13,35,41,2].

Con el desarrollo de los microprocesadores, la modulación con vectores espaciales (**SVM**) propuesta por Pfaff, Weschta y Wick en 1982 y después desarrollada por van der Broek, Skudelny y Stanke se convirtió en una técnica básica de modulación de ancho de pulso para convertidores trifásicos debido a que ofrece ventajas significativas sobre otros **PWMs** en términos de desempeño, facilidad de implementación y máxima tasa de transferencia. De hecho, los principales beneficios del **SVM** es la identificación explícita de la colocación del pulso como un grado de libertad adicional que puede ser explotado para alcanzar ganancias de desempeño armónico y su simplicidad ya que contrario al **CB-PWM**, en el **SVM**, no existen moduladores separados para cada fase, el vector de referencia es muestreado con la frecuencia de conmutación como uno sólo [20,4,13].

Diversos tipos de **PWM** se han descubierto hasta ahora, sin embargo, la técnica **SVM** es el método más utilizado para controlar el voltaje y la frecuencia

suministrada a las máquinas eléctricas de CA sustituyendo aún al método de portadora triangular tradicional [20,33,41].

La relación entre la frecuencia de la portadora y la frecuencia de salida puede tener un marcado efecto en el comportamiento del motor. Usualmente se determina si la portadora tiene un comportamiento síncrono o asíncrono dependiendo de sus características [20,33].

Los esquemas de portadora asíncrona utilizan una frecuencia de portadora que no es un entero múltiplo de la frecuencia de salida y el espectro de salida contiene sub-armónicos. Debido a que el efecto de los armónicos es inversamente proporcional a la frecuencia, una amplitud muy pequeña sub-armónica puede tener un gran efecto. Esto es mostrado como una variación de baja frecuencia de la corriente de salida con un efecto correspondiente en el par. Por otro lado, los esquemas de portadora síncrona usan una frecuencia de portadora múltiplo entero de la frecuencia de salida [33].

Los esquemas asíncronos están creciendo en popularidad principalmente porque el problema se ha minimizado por el uso de nuevos dispositivos microelectrónicos que en conjunción con dispositivos de potencia de conmutación rápida han resultado casi una síntesis de forma de onda ideal. Una modulación con portadora asíncrona exitosa requiere una frecuencia de portadora de al menos 20 veces la frecuencia de salida [33].

En los últimos años, la teoría de vectores espaciales demostró algunas mejorías en la magnitud el voltaje máximo de salida y las pérdidas armónicas de cobre. El máximo voltaje de salida basado en la teoría espacial es 1.155 veces más grande que la modulación senoidal convencional. Es decir, el **SVM** habilita el inversor para alimentar el motor con un voltaje más alto que el método **CB-PWM**. Aún más, este método genera formas de onda en tiempo real y tiene una mayor precisión cuando se implementa en procesadores de alto desempeño. Esta técnica también reduce el ruido acústico emitido en algunos puntos de trabajo específicos por la máquina de CA debido a la frecuencia de conmutación [33,41,2].

### 1.3.3. Control Digital de la Máquina de Inducción

El uso de sistemas digitales en el control de motores eléctricos se ha considerado una herramienta muy atractiva en la industria debido principalmente a la reducción del tamaño de los materiales que se utilizan en el procesamiento de las señales. La llegada del microprocesador ha expandido la versatilidad del funcionamiento y control del equipo de electrónica de potencia. Muchas de las funciones de control previamente trabajadas por electrónica analógica tales como la selección de los instantes de conmutación en **PWM** son ahora controlados por sistemas de microprocesadores [29,34,30,24,22].

Como resultado se tiene una rápida expansión en la aplicación industrial para los sistemas de control de CA permitiendo la implementación de controles de alto rendimiento en la aplicación de control de motores de inducción donde tradicionalmente se utilizaban sólo los motores de CD y su crecimiento está siendo acelerado por un desempeño cada vez mejor. Las microcomputadoras permiten un diseño de hardware universal con control de software flexible, es decir, el control resultante de CA es fácilmente integrado en un sistema basado en una computadora para la automatización de todo el proceso de tal forma que con sólo cambiar los datos del software se puedan realizar controles completamente diferentes. Además, los microprocesadores operan a una frecuencia de reloj muy alta para completar sus cálculos en el tiempo suficiente para controlar directamente el encendido de los semiconductores de potencia [3,34,30,26].

Por otro lado, la capacidad computacional de la microcomputadora puede ser también usada para proveer nuevos niveles de sofisticación en sistemas de control, paralelamente con el cálculo directo de los tiempos de encendido de los dispositivos semiconductores de potencia el microprocesador puede realizar actividades de prioridad menor tales como diagnósticos, secuencias de apagado y monitoreo de fallas, en asociación con computadoras se pueden almacenar datos, realizar secuencias complejas de instrucciones para realizar diferentes operaciones utilizando el mismo controlador, etc. [30,23,24].

Estos avances técnicos y los precios en descenso de los microprocesadores y semiconductores de potencia cada vez más fáciles de controlar, rápidos y poderosos combinados con una demanda de alta eficiencia y sofisticados métodos de control con técnicas de modulación más eficientes y baratas son las principales razones que permitieron en las últimas dos décadas un gran esfuerzo en el desarrollo del control de motores de CA, lo cual ha logrado que hoy en día la aplicación de control de velocidad de motores de CA ofrezca las mismas capacidades de control como los controladores de CD de alto rendimiento [3,30,26].

Además de lo anterior se puede decir que los sistemas digitales han llegado a ser muy confiables y efectivos así como muy útiles para la simulación de los sistemas antes de su implementación [34].

#### **1.4 ANTECEDENTES HISTÓRICOS EN LA SEPI-ESIME**

En la Sección de Estudios de Posgrado e Investigación en Ingeniería Eléctrica de la ESIME-Zacatenco se han realizado algunos trabajos de tesis donde se lleva a cabo la implementación de accionamientos electrónicos para el control de máquinas de inducción [46,47,48]. Sin embargo, debido al continuo avance tecnológico de los dispositivos utilizados en la construcción de dichos sistemas de control se requiere asimismo la actualización de los accionamientos por medio de dispositivos que ofrecen ventajas con respecto a los anteriores.

En 1999 [46] se realizó la implementación de distintas técnicas de modulación de pulsos utilizando la tarjeta de adquisición de datos PCLAB711B, como puente inversor el módulo CPV364MK y como accionamiento de las señales de control el dispositivo IR2130.

En 2001 [47] se realizó un control en lazo abierto de la velocidad de un motor de inducción utilizando PWM con vectores espaciales por medio del módulo inteligente trifásico de POWEREX INTELLIMO PM15CSJ060 en el que se incluye el control del accionamiento así como el accionamiento mismo de un motor de inducción generado a partir del DSP TMS320F240 de Texas Instruments.

En ese mismo año [48] se construye el control directo del par de un motor de inducción sin sensor de velocidad estimándola por medio de una red neuronal artificial utilizando el kit de movimiento de Technosoft MCK240 que hace uso del DSP TMS320F240.

## 1.5 APORTACIONES DE LA TESIS

Las aportaciones que presenta este trabajo de tesis son las siguientes:

- Desarrollo de una interfaz de potencia confiable que permite implementar diferentes tipos de algoritmos de control.
- Manejo de señales de entrada y salida a la PC para un control y monitoreo más directo por medio de la interfaz gráfica de dSPACE®.
- Utilización de la tarjeta DS1103 de dSPACE® en la implementación del control del motor de inducción, con lo que se reduce el tiempo de programación y por lo tanto se disminuye el tiempo de puesta a punto de un prototipo.

## 1.6 ESTRUCTURA DEL TRABAJO DE LA TESIS

En el capítulo 1 se define la descripción del problema, el objetivo de la tesis, el estado del arte, la justificación y la estructura del trabajo de tesis

En el capítulo 2 se presenta el diseño y simulación del sistema de control con los métodos que se utilizan para cada una de las etapas del mismo. (Método directo de control vectorial con orientación del flujo del estator mediante la relación voltaje/frecuencia constante).

En el capítulo 3 se muestra la programación del sistema de control simulado en el capítulo 2 en la tarjeta DS1103 con las señales obtenidas que físicamente controlan el motor de inducción.



En el capítulo 4 se aprecia el diseño de la interfaz de potencia con sus respectivas etapas de aislamiento, control del accionamiento, accionamiento y protecciones.

En el capítulo 5 se observan las lecturas de osciloscopio de algunas de las variables más importantes de la máquina de inducción utilizada así como las señales de control en tiempo real resultantes en cada fase de la construcción de la interfaz de potencia.

En el capítulo 6 se presentan las conclusiones y las recomendaciones para trabajos futuros y las aportaciones de esta tesis.

Finalmente se anexan las referencias que se utilizaron para la recopilación de la información que se requiere para el desarrollo de esta tesis y además los apéndices que incluyen los datos utilizados en la programación del sistema de control y las hojas de especificaciones de los diferentes componentes de hardware que se utilizan.

# CAPÍTULO 2

## SIMULACIÓN DE LA MODULACIÓN DE ANCHO DE LOS PULSOS CON VECTORES ESPACIALES

### 2.1 INTRODUCCIÓN

La necesidad de controlar la potencia eléctrica de los controles industriales impulsados por motores eléctricos ha llevado a la investigación de sistemas de control de la velocidad de los mismos desde hace más de medio siglo llegando a la conclusión de que se requiere controlar el voltaje y la frecuencia de la alimentación suministradas a los motores eléctricos de CA [34,26,2].

Para obtener lo anterior, es necesario realizar una conversión de Corriente directa a corriente alterna por medio de un inversor fuente de voltaje o **VSI** cuya salida de CA se obtiene de la conmutación de dispositivos semiconductores de potencia. Dicha conmutación puede ser controlada en distintas formas pero hoy en día, la solución aceptada como estándar es la técnica de Modulación de ancho de pulso (**PWM**) la cual varía el ciclo de trabajo de los interruptores del **VSI** a una frecuencia muy alta establecida [4,13,33,26,2].

La teoría de modulación de ancho de pulso es simple. Los pulsos en la forma de onda de salida tienen un equivalente a la forma de onda de referencia o portadora como comúnmente se le llama a dicha señal. Anteriormente, este método se realizó con circuitos analógicos, pero en la actualidad las implementaciones digitales son preferidas debido a la reducción de costo y tiempo que se obtiene al realizar ajustes o modificaciones vía lenguaje de programación [33,35].

El primer método **PWM** propuesto en 1964 por Schönung y Stemmler llamado **PWM** basado en una señal portadora (**CB-PWM**) consiste en generar los patrones de conmutación comparando formas de onda senoidal de frecuencia baja con una portadora de alta frecuencia cuya forma de onda es triangular [41,2].

A mediados de 1980, se propuso una forma de **PWM** llamada modulación de ancho de pulso con vectores espaciales (**SVM**) la cual está basada en el concepto de aproximación de un vector espacial de voltaje de referencia rotatorio con cantidades físicamente reales en un inversor **PWM** trifásico y cuyo principal atractivo son las ventajas significativas que ofrece sobre otros métodos de **PWM** en términos de desempeño, facilidad de implementación y máxima tasa de transferencia. Además su implementación es simple ya que contrariamente al **CB-PWM**, no existen

moduladores separados para cada fase, el vector de referencia es muestreado con la frecuencia de muestreo del sistema digital en el que se implementa [13,41,2].

Dentro de la modulación de ancho de pulso con vectores espaciales existen algunas variantes, pero la técnica **SVM** es la más utilizada para controlar el voltaje y la frecuencia suministrada a las máquinas eléctricas de CA [20,33,41].

## 2.2 GENERALIDADES DE LA MODULACIÓN DEL ANCHO DE LOS PULSOS CON VECTORES ESPACIALES

La estrategia **SVM** está basada en la representación en vectores espaciales del voltaje de lado de CA del convertidor y es muy utilizada debido a su simplicidad. Un puente inversor trifásico de voltaje, como el que se usa en este trabajo de tesis, provee ocho posibles estados de conmutación para los dispositivos semiconductores de potencia, que constan de ocho posibles estados de conmutación como se muestra en la figura 2-1, donde dos estados son llamados de conmutación cero (vector 0 y vector 7) debido a que se provoca un cortocircuito entre las tres fases. Dichos estados de conmutación son representados con tres bits lógicos que a su vez representan a fase del VSI con la condición de que solamente un dispositivo de cada rama puede estar en conducción al mismo tiempo [3,20,13].

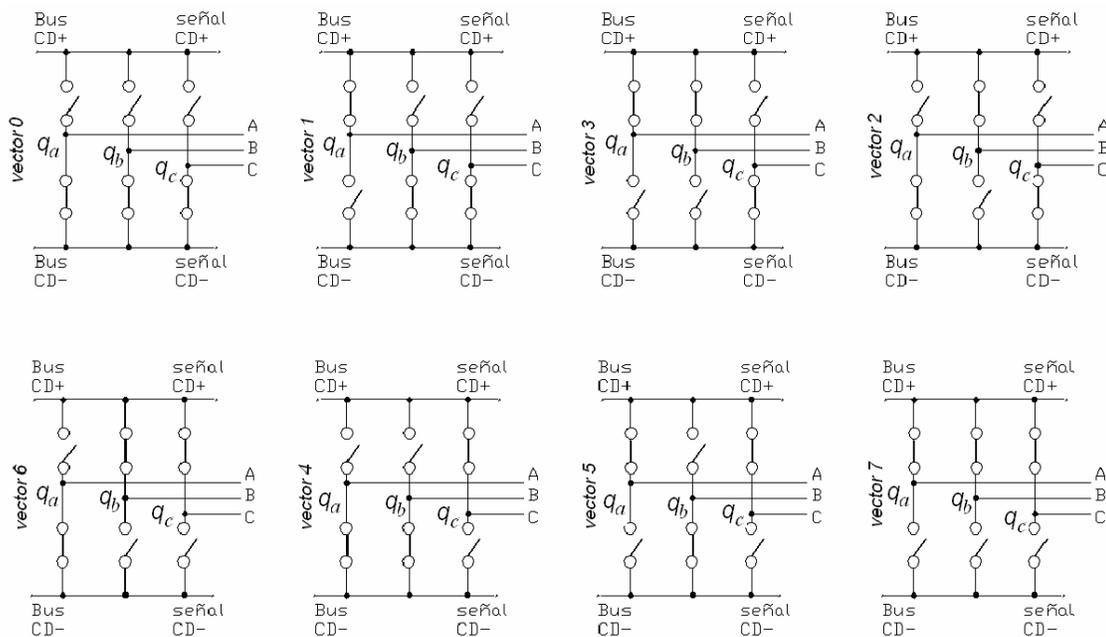


Fig. 2-1 Combinaciones posibles para un VSI trifásico

Cuando el dispositivo semiconductor de la parte de arriba de la rama se encuentra en conducción, el bit correspondiente a cada fase es representado por  $q=1$ , y cuando el dispositivo de la parte inferior es el que conduce, el bit de esa rama

se representa por  $q=0$  donde los subíndices  $a,b,c$  indica la rama a la que corresponde [3,20,13].

Estos seis estados no cero son representados en el plano como vectores activos, donde un vector de referencia  $\vec{v}_s$  es obtenido al activar dos vectores adyacentes [20].

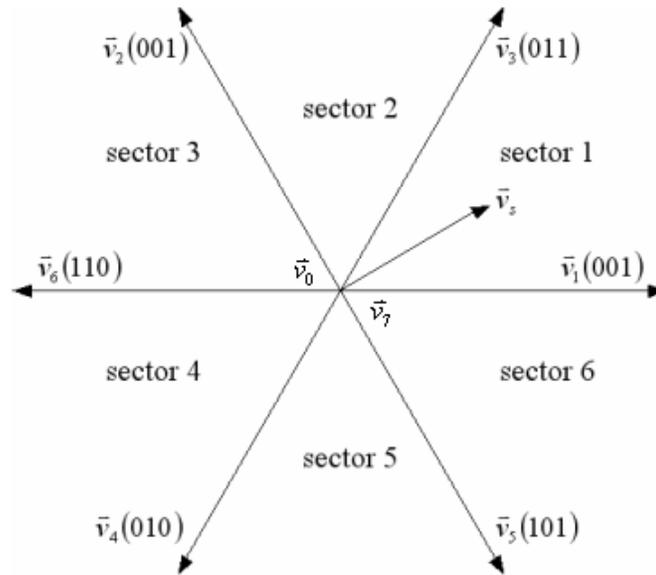


Fig. 2-2 Vectores espaciales de voltaje

Como se aprecia en la figura 2-2, es posible implementar el vector  $\vec{v}_s$  por medio de diferentes secuencias de encendido y apagado de los interruptores mostrados en la figura 2-1 [20].

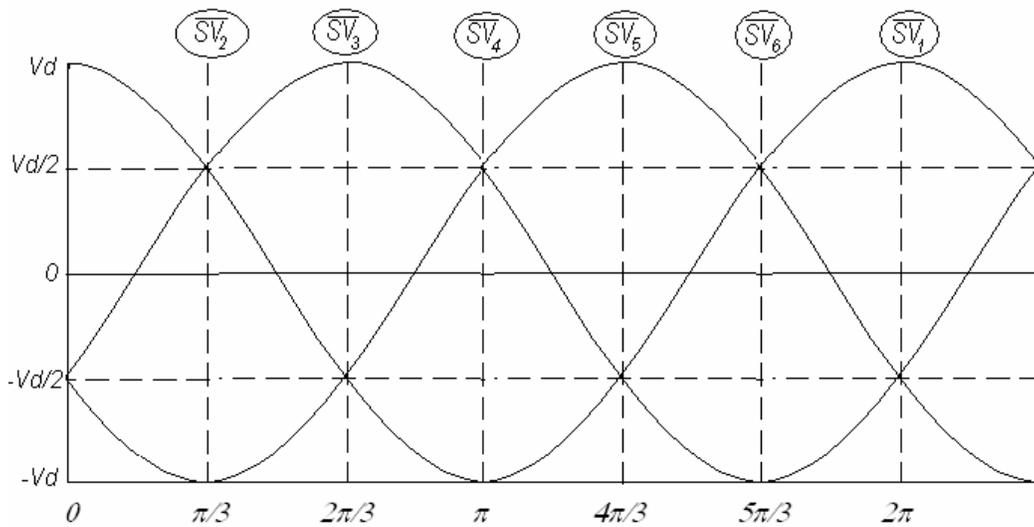


Fig. 2-3 Posiciones angulares del VSI en un ciclo fundamental del vector espacial de voltaje

De acuerdo a la posición angular fundamental del vector espacial representado por los voltajes de fase, como se muestra en la figura 2-3, el valor instantáneo del mismo dadas las ocho combinaciones del VSI posibles está definido por ocho fasores donde en una representación digital, la fase “a” representa el dígito menos representativo y la fase “c” el más representativo. Por ejemplo, el vector resultante de voltaje debido a la combinación 011 en la ecuación 2-1 es representado como  $\bar{v}_3$  [3,13].

$$\begin{aligned}
 \bar{v}_s(000) &= \bar{v}_0 = 0 \\
 \bar{v}_s(001) &= \bar{v}_1 = V_d e^{j0} \\
 \bar{v}_s(010) &= \bar{v}_2 = V_d e^{j2\pi/3} \\
 \bar{v}_s(011) &= \bar{v}_3 = V_d e^{j\pi/3} \\
 \bar{v}_s(100) &= \bar{v}_4 = V_d e^{j4\pi/3} \\
 \bar{v}_s(101) &= \bar{v}_5 = V_d e^{j5\pi/3} \\
 \bar{v}_s(110) &= \bar{v}_6 = V_d e^{j\pi} \\
 \bar{v}_s(111) &= \bar{v}_7 = 0
 \end{aligned} \tag{2-1}$$

Dentro de la modulación con vectores espaciales, se han encontrado distintas variaciones de la misma como lo muestra la Tabla 2.1 pero el método más popular de modulación de ancho de pulso con vectores espaciales es la modulación **SVM** con estados cero simétricos o **ZSS-SVM** la cual como su nombre lo indica, presenta un comportamiento simétrico de los estados cero  $-(1,1,1)$  y  $(0,0,0)$ - [20].

Tabla 2.1 Tipos de modulación de ancho de pulso con vectores espaciales.

Método SVM	Características
SVM con voltaje de neutro igual a cero.	<ul style="list-style-type: none"> <li>• Equivalente a la técnica clásica <b>CB-PWM</b>.</li> <li>• Índice de modulación máximo igual a 0.785</li> <li>• SVM muestreada regular.</li> </ul>
SVM con inyección de 3er armónico	<ul style="list-style-type: none"> <li>• Pocas distorsiones de corriente</li> <li>• Cálculo complejo de los vectores cero.</li> <li>• <math>M= 0.907</math></li> </ul>
SVM Trifásico con estados cero simétricos	<ul style="list-style-type: none"> <li>• Método más usado en microprocesadores</li> <li>• Contenido de armónicos de corriente prácticamente igual al SVM con inyección de 3er armónico.</li> <li>• SVM muestreada naturalmente.</li> </ul>
SVM Bifásico	<ul style="list-style-type: none"> <li>• 33% de reducción de pérdidas por conmutación</li> <li>• Contenido mayor de armónicos de corriente a un bajo índice de modulación</li> <li>• Cálculo simple de los vectores de estado cero.</li> </ul>

En el desarrollo del **PWM** muestreado de forma regular y el **PWM** muestreado de forma natural, la colocación de los pulsos de conmutación para cada rama de fase está estrictamente definido por la estrategia de modulación de tal manera que no hay oportunidad de variar esta colocación dentro de la definición básica del algoritmo. De cualquier forma, la colocación del pulso dentro del máximo voltaje de salida del VSI para una modulación lineal provee la variación de la duración de los tiempos en los que se permanece en cada estado [13]. Es decir, depende únicamente del índice de modulación que para modulación lineal en **SVM** debe ser igual o menor a 0.907 lo cual se explica a detalle más adelante.

### 2.3 OBTENCIÓN DEL VECTOR ESPACIAL DEL VOLTAJE DEL ESTATOR $\vec{v}_s^a$

En términos de voltajes de fase del estator, el vector espacial de voltaje del estator se define [3,13]:

$$\vec{v}_s = v_{as}e^{j0} + v_{bs}e^{j2\pi/3} + v_{cs}e^{j4\pi/3} \quad (2-2)$$

Como se muestra en la figura 2-4, cada voltaje de fase del estator está orientado a  $120^\circ$  uno de otro que se expresa en términos de su equivalente exponencial.

En términos de los voltajes de salida del inversor con respecto al bus negativo de corriente directa e hipotéticamente asumiendo el neutro del estator como una referencia (ver fig. 2-4) se tienen las siguientes ecuaciones [3,13]:

$$v_{as} = v_{aN} + v_N; \quad v_{bs} = v_{bN} + v_N; \quad v_{cs} = v_{cN} + v_N \quad (2-3)$$

Sustituyendo las ecuaciones 2-3 en la ec. 2-2 y reconociendo que no hay línea de retorno de neutro [3,13]:

$$v_{aN} + v_{bN} + v_{cN} = 0 \quad (2-4)$$

El vector espacial de voltaje instantáneo del estator puede ser escrito en términos de los voltajes de salida del inversor de la siguiente manera [3,4,13]:

$$\vec{v}_s^a = v_{aN}e^{j0} + v_{bN}e^{j2\pi/3} + v_{cN}e^{j4\pi/3} \quad (2-5)$$

Por otro lado, el proceso de modulación de ancho de pulso aplicado al inversor se basa en tres referencias senoidales desfasadas en tiempo  $120^\circ$  entre sí, de tal forma que:

$$v_{az}^* = V_o \cos \omega_o t = m_a V_d \cos \omega_o t = m_a v_{az} \quad (2-6)$$

$$v_{bz}^* = V_o \cos(\omega_o t - 2\pi/3) = m_a V_d \cos(\omega_o t - 2\pi/3) = m_a v_{bz} \quad (2-7)$$

$$v_{cz}^* = V_o \cos(\omega_o t + 2\pi/3) = m_a V_d \cos(\omega_o t + 2\pi/3) = m_a v_{cz} \quad (2-8)$$

Donde  $V_o$  es la magnitud del voltaje pico,  $m_a$  es el índice de modulación igual a  $V_o/V_d$  y las formas de onda de referencia están definidas de acuerdo al punto medio del bus de CD llamado  $z$  [13].

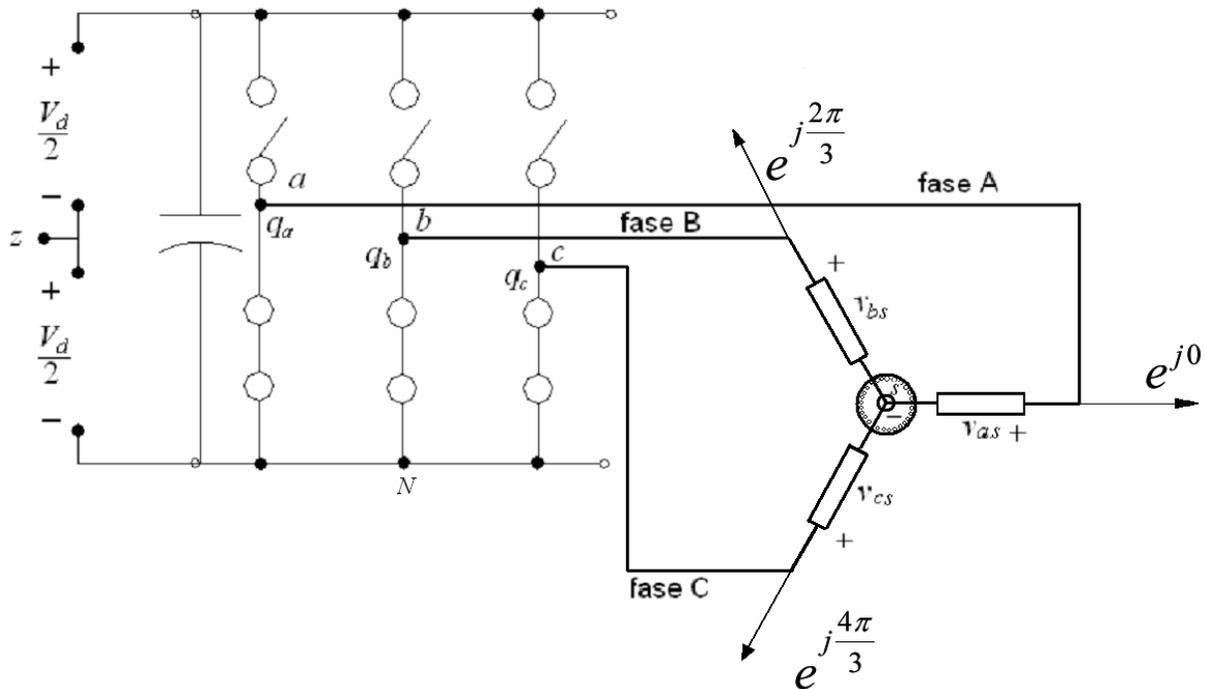


Fig. 2-4 Inversor Trifásico

El objetivo del control **PWM** de los dispositivos de conmutación IGBTs del inversor es obtener el vector espacial de voltaje de referencia deseado del estator para lograr lo siguiente [3,34,20,4,13]:

- Frecuencia de muestreo constante.
- Desviación instantánea muy pequeña del valor de referencia.
- Máxima utilización de los voltajes posibles de CD.
- Rizo pequeño en la corriente del motor.
- Pérdidas mínimas de conmutación en el inversor.

Un IGBT en una rama del inversor se encuentra conectado con la parte de arriba si la función de conmutación  $q$  es igual a uno, de otra forma se encuentra conectado con la parte de abajo si  $q$  es igual a cero. En términos de las funciones de conmutación y el voltaje conectado entre las terminales del bus de corriente directa,  $V_d$ , los vectores espaciales instantáneos de voltaje pueden ser escritos como [3]:

$$\vec{v}_s = V_d (q_a e^{j0} + q_b e^{j2\pi/3} + q_c e^{j4\pi/3}) \quad (2-9)$$

Para obtener un vector espacial promedio  $\vec{v}_s$  con componentes de fase  $v_{aN}$ ,  $v_{bN}$  y  $v_{cN}$ , se realiza la comparación de las señales de referencia contra una razón  $\hat{V}_{tri}$ , la cual representa la amplitud de la señal triangular que se utiliza como portadora llamada  $v_{tri}$  y cuyas formas de onda se muestran en la figura 2-5 [3].

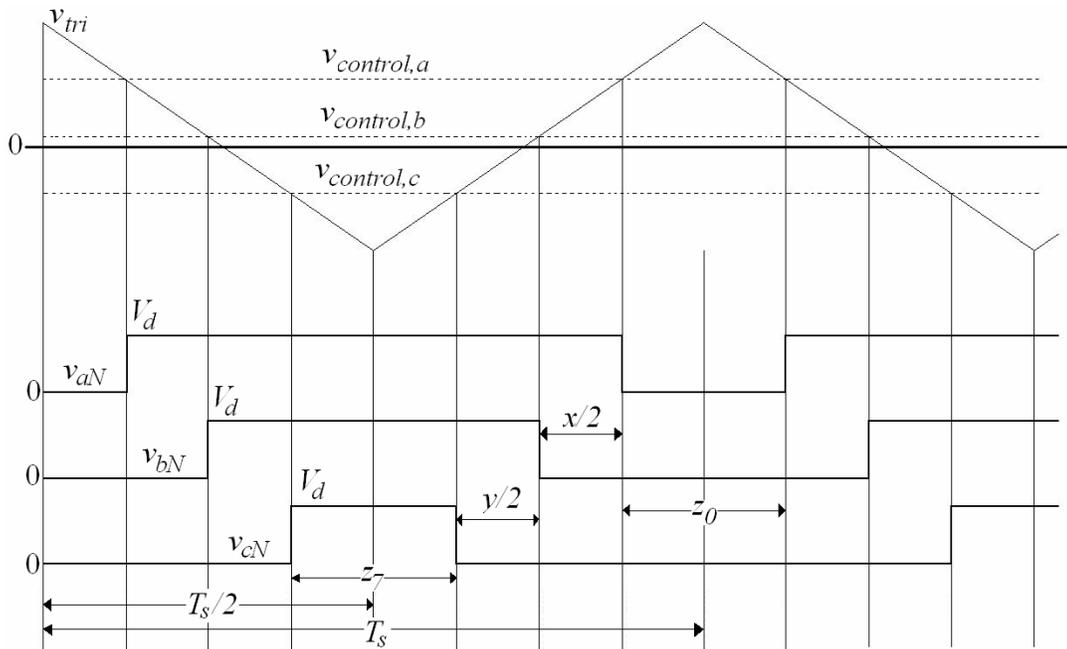


Fig. 2-5 Formas de onda en el sector 1;  $z_0$  es el tiempo para (000) y  $z_7$  para (111)

Los voltajes resultantes tienen un valor promedio que dependen de los voltajes de control de tal forma que su expresión queda de la siguiente manera [28]:

$$\begin{aligned} v_{aN} &= \frac{V_d}{2} + \frac{V_d}{2} \frac{v_{control,a}}{\hat{V}_{tri}} \\ v_{bN} &= \frac{V_d}{2} + \frac{V_d}{2} \frac{v_{control,b}}{\hat{V}_{tri}} \\ v_{cN} &= \frac{V_d}{2} + \frac{V_d}{2} \frac{v_{control,c}}{\hat{V}_{tri}} \end{aligned} \quad (2-10)$$

De la figura 2-5 se observa que en sector 1 con los vectores espaciales no cero  $\vec{v}_1(001)$  y  $\vec{v}_3(011)$ , el voltaje  $v_{cN}$  siempre es cero excepto en el intervalo  $z_7$  correspondiente a  $\vec{v}_7(111)$  donde toma el valor de  $V_d$ . De igual forma, en ese mismo sector, el voltaje  $v_{aN}$  siempre es igual a  $V_d$  excepto en el tiempo  $z_0$  en el su valor es

cero. Considerando en este caso que se desea un **SVM** con estados cero simétricos, el tiempo  $z_7$  se iguala al tiempo  $z_0$ , y se obtiene el valor de tiempo en los que son activos los estados cero [34,21]:

$$z = z_0 + z_7 \quad (2-11)$$

De esta manera, el valor de los voltajes promedio de salida de  $v_{cN}$  y  $v_{aN}$  son:

$$v_{cN} = \frac{z}{2} V_d \quad (2-12)$$

$$v_{aN} = V_d - \frac{z}{2} V_d \quad (2-13)$$

Las expresiones de la ecuación 2-10 resultan de una representación promedio de los voltajes de referencia  $v_{az}$ ,  $v_{bz}$  y  $v_{cz}$  y un voltaje de modo común utilizado para ajustar las señales de fase del estator y cuyo circuito equivalente se muestra en la figura 2-6 de modo que la expresión matemática para los voltajes de fase son [28]:

$$\begin{aligned} v_{aN} &= v_{az}^* + v_{cm} \\ v_{bN} &= v_{bz}^* + v_{cm} \\ v_{cN} &= v_{cz}^* + v_{cm} \end{aligned} \quad (2-14)$$

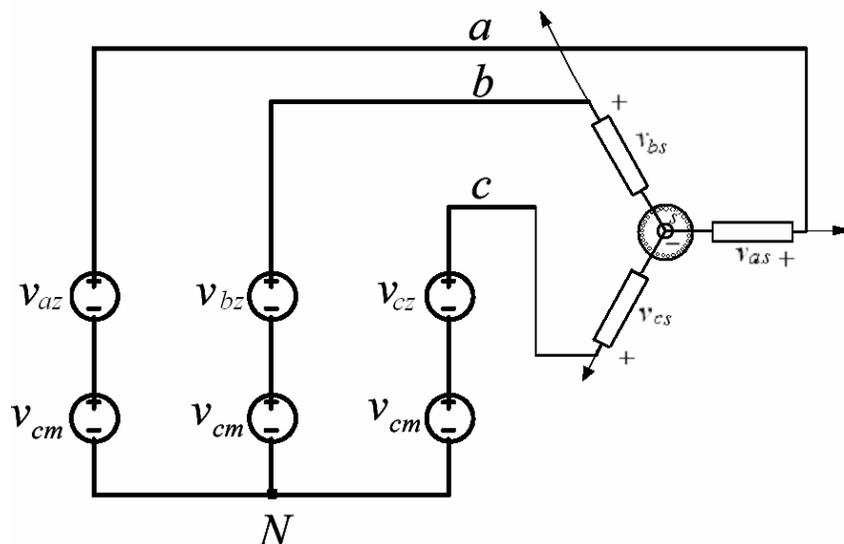


Fig. 2-6 Circuito equivalente del voltaje de modo común

Al igualar las ecuaciones 2-12 y 2-13 con las ecuaciones dadas en 2-14 se obtiene:

$$v_{cz}^* + v_{cm} = \frac{z}{2} V_d \quad (2-14)$$

$$v_{az}^* + v_{cm} = V_d - \frac{z}{2} V_d \quad (2-15)$$

Utilizando el hecho de que tampoco existe retorno de línea de neutro para los voltajes suministrados se tiene la ecuación:

$$v_{az} + v_{bz} + v_{cz} = 0 \quad (2-16)$$

Por lo tanto:

$$v_{az}^* + v_{bz}^* + v_{cz}^* = 0 \quad (2-17)$$

La expresión para el voltaje común se obtiene de resolver las ecuaciones 2-14, 2-15 y 2-17 quedando de la siguiente forma [28]:

$$v_{cm} = \frac{V_d}{2} + \frac{v_{bz}^*}{2} \quad (2-18)$$

Lo cual sólo es válido para el sector 1 dado que es el caso que se está analizando. Para generalizarlo en todos los sectores, la ecuación 2-18 puede ser sustituida por la expresión máxima y mínima de los voltajes de fase como se presenta a continuación [28,32]:

$$v_{cm} = \frac{V_d}{2} - \left( \frac{\max(v_{az}^*, v_{bz}^*, v_{cz}^*) + \min(v_{az}^*, v_{bz}^*, v_{cz}^*)}{2} \right) \quad (2-19)$$

A la expresión máxima y mínima de los voltajes de fase en 2-19 también se le llama voltaje de magnitud envolvente generado por la rectificación de los tres voltajes de fase. Esta magnitud envolvente se escala por 0.5 y entonces se agrega como una compensación a cada voltaje de referencia de tal forma que la comparación realizada en la modulación de ancho de pulso con vectores espaciales resulta tan sencilla como un **PWM** senoidal donde las comparaciones se realizan entre una señal portadora triangular y las señales de referencia senoidales [13].

De esta manera, al sustituir la ecuación 2-19 en 2-14 y a su vez en 2-10, las señales de control pueden ser escritas en términos de los voltajes de referencia como se muestra en la ecuación 2-20 [13,3].

$$\begin{aligned}v_{control,a} &= (v_{az}^* - v_k) \hat{V}_{tri} \\v_{control,b} &= (v_{bz}^* - v_k) \hat{V}_{tri} \\v_{control,c} &= (v_{cz}^* - v_k) \hat{V}_{tri}\end{aligned}\tag{2-20}$$

$$\text{Donde } v_k = \left( \frac{\max(v_{az}^*, v_{bz}^*, v_{cz}^*) + \min(v_{az}^*, v_{bz}^*, v_{cz}^*)}{2} \right)$$

Convencionalmente, la  **SVM**  es un proceso muestreado regularmente, lo que significa que la conmutación se da en la intersección de una forma de onda de referencia y una portadora de alta frecuencia [13].

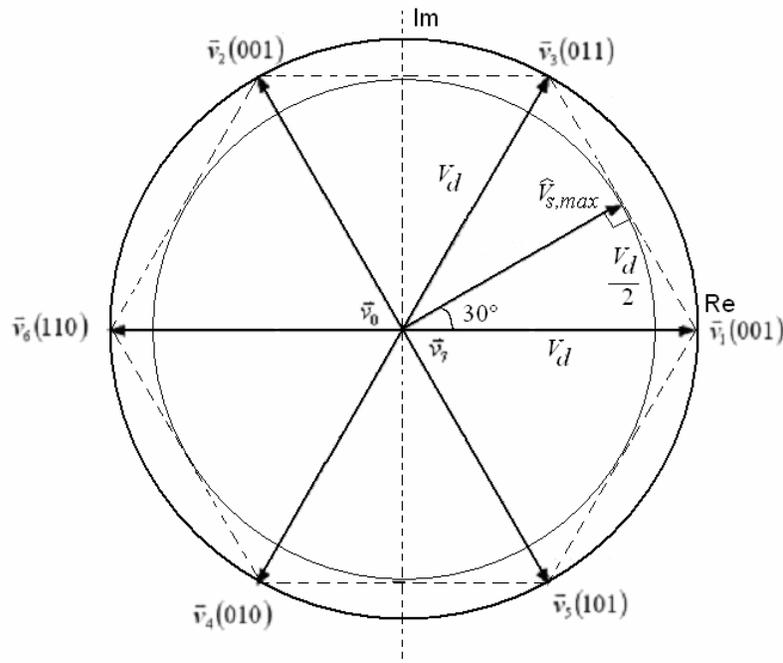
Una principal limitación con el  **PWM**  muestreado naturalmente es la dificultad de su implementación en un sistema de modulación digital debido a que el cruce entre la forma de onda senoidal de referencia y la portadora triangular o diente de sierra es definido por una ecuación compleja de calcular. Para eliminar esta limitación la alternativa más popular es implementar el sistema de modulación utilizando una estrategia de  **PWM**  muestreado regularmente, donde la referencia de frecuencia baja es muestreada y entonces mantenida constante durante cada intervalo de la portadora. Los valores muestreados son comparados contra la portadora triangular para controlar el proceso de conmutación para cada rama de fase en lugar de los valores instantáneos de la referencia sinusoidal común [13].

De cualquier manera, la modulación muestreada naturalmente balancea los componentes armónicos de la banda de compensación de lado alto y bajo de la portadora. Además la modulación muestreada naturalmente no crea componentes fundamentales de bajo orden en el espectro armónico de cada fase. Esto significa que si se sustituyera la forma de onda triangular de la portadora por una tipo diente de sierra, esto no agregaría componentes armónicos de bajo orden [13].

### 2.3.1 Límite de la amplitud del vector espacial del voltaje del estator.

Primero se debe establecer el límite absoluto de la amplitud del vector espacial promedio del voltaje del estator a diferentes ángulos. El límite de la amplitud es igual a  $V_G$  si el vector promedio de voltaje se encuentra en un vector básico de voltaje no cero. Entre los vectores básicos, el límite de la amplitud del vector promedio de voltaje está limitado por los bordes de un hexágono imaginario formado por los vectores básicos como se muestra en la figura 2-7 [3,13].

De cualquier forma, la amplitud del voltaje de salida  $\vec{v}_s$  debe ser limitado al círculo que se encuentra dentro del hexágono para prevenir distorsión en las corrientes resultantes (ver fig. 2-7). Esto puede ser claramente concluido del hecho de que en un estado estable balanceado senoidal, el vector de voltaje  $\vec{v}_s$  rota a una velocidad síncrona con su amplitud constante [13].


 Fig. 2-7 Límite de la amplitud de  $\vec{v}_s$ 

$$\vec{v}_{s,\max}(t) = \vec{V}_{s,\max} e^{j\omega_s t} \quad (2-21)$$

Así, el máximo valor que  $\vec{v}_s$  puede obtener es calculado a partir del teorema de Pitágoras considerando que el radio del círculo que rodea al hexágono de la figura 2-7 es igual al valor de  $V_d$ :

$$\vec{V}_{s,\max} = V_d \cos(30^\circ) = \frac{\sqrt{3}}{2} V_d \quad (2-22)$$

Utilizando la definición de vector espacial en la ecuación 2-22 se puede calcular el voltaje de fase máximo que corresponde al vector  $\vec{V}_{s,\max}$ :

$$V_{fase,\max} = \frac{2}{3} \vec{V}_{s,\max} = \frac{V_d}{\sqrt{3}} \quad (2-23)$$

Entonces el voltaje de línea a línea máximo es:

$$V_{LL,\max}(rms) = \frac{\sqrt{3}}{\sqrt{2}} \hat{V}_{fase,\max} = \frac{V_d}{\sqrt{2}} = 0.707V_d \quad (2-24)$$

Haciendo una comparación con el **PWM** senoidal, se puede observar que se alcanza una mayor amplitud de voltaje en el **PWM** con vectores espaciales así como

un mayor aprovechamiento de la fuente de corriente directa  $V_d$  en un 15.5% ya que el valor máximo en la zona lineal del **PWM** senoidal que se puede obtener es [3,34]:

$$V_{LL,max}(rms) = \frac{\sqrt{3}}{2\sqrt{2}} V_d = 0.612V_d \quad (\text{PWM senoidal}) \quad (2-25)$$

### 2.3.2 Región lineal de modulación.

Se considera región lineal de modulación donde las características de transferencia del inversor son naturalmente lineales. Los voltajes de control de la modulación de un inversor trifásico constituyen un vector espacial rotatorio de voltaje llamado  $\vec{v}_s$  como se muestra en la figura 2-8 [3].

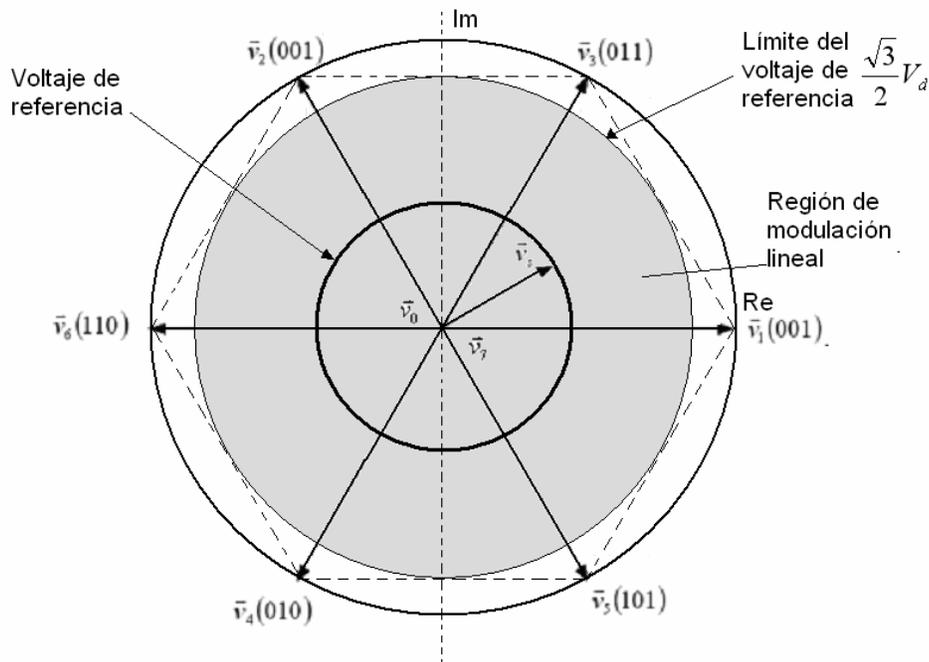


Fig. 2-8 Vectores espaciales del inversor trifásico mostrando la trayectoria del voltaje de referencia y la región de modulación lineal.

En la región de modulación lineal mostrada en la figura 2-8. el vector espacial  $\vec{v}_s$  siempre permanece dentro del hexágono. El modo termina en el límite superior donde  $\vec{v}_s$  describe al círculo inscrito dentro del hexágono [3].

De este modo se redefine el índice de modulación como:

$$m_a = \frac{V_{fase,max}}{\hat{V}_{1sw}} \quad (2-26)$$

Donde  $\hat{V}_{1sw}$  es igual al valor pico de la señal fundamental de la forma de onda cuadrada del voltaje de fase tomando un valor igual a  $2V_d/\pi$  en el caso de PWM con vectores espaciales [3].

Sustituyendo los valores necesarios en la ecuación 2-26 se obtiene el límite del índice de modulación para una modulación lineal quedando:

$$m_a = \frac{0.577V_d}{(2/\pi)V_d} = 0.907 \quad (2-27)$$

Lo cual significa que existe un 90.7% de aprovechamiento del voltaje máximo a la salida del inversor (onda cuadrada), comparado con el 78.55% en el PWM senoidal mostrado en la ecuación 2-28 [3].

$$m_a = \frac{0.5V_d}{(2/\pi)V_d} = 0.7855 \quad (\text{PWM Senoidal}) \quad (2-28)$$

Obsérvese que también se llega a la conclusión de un 15.5% de mayor zona de modulación lineal en el **SVM** que en el PWM senoidal.

## 2.4 SECUENCIA DE CONMUTACIÓN DE LOS IGBTs

La secuencia de conmutación de los dispositivos semiconductores la determina el hexágono mostrado en la figura 2.2.

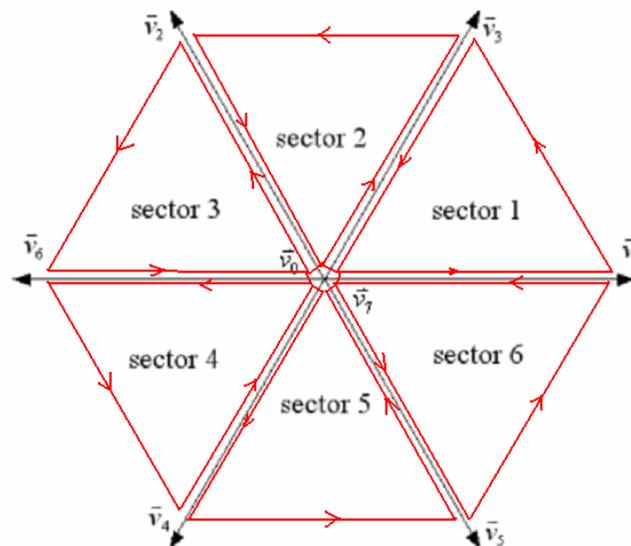


Fig. 2-9 Trayectoria del vector espacial en SVM

En la figura 2-9 se presenta el recorrido que realiza el vector espacial de voltaje dentro del hexágono formado por los vectores espaciales posibles. Nótese que cada sector recorre dos vectores además de los vectores de estado cero. Dichos vectores han sido distribuidos de tal forma que al pasar de un sector a otro, el cambio de estado (encendido o apagado) de los dispositivos semiconductores de potencia se da en una sola rama a la vez, es decir, de los tres bits que representan las tres ramas, dos permanecen iguales de un estado a otro mientras que el bit restante realiza la conmutación.

El sentido del recorrido de los sectores se determina por medio de la colocación de las fases en los tres bits que representan al vector espacial de voltaje. Es decir, si el dígito más representativo es el que representa a la fase C, la fase A se ubica en el lugar del dígito menos representativo y la secuencia es en sentido contrario a las manecillas del reloj. Por otro lado, si la fase A se coloca en el lugar del dígito más representativo y la fase C en el menos representativo, la secuencia será invertida, es decir, en sentido de las manecillas del reloj.

Lo anterior se puede observar con mayor claridad en la figura 2-10 donde se muestra la secuencia de conmutación de cada fase en cada uno de los seis sectores del hexágono colocando la fase A en la posición correspondiente al dígito menos significativo.

Sector 1			Sector 4														
secuencia	$\bar{v}_0$	$\bar{v}_1$	$\bar{v}_3$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_3$	$\bar{v}_1$	$\bar{v}_0$	secuencia	$\bar{v}_0$	$\bar{v}_4$	$\bar{v}_6$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_6$	$\bar{v}_4$	$\bar{v}_0$
fase C	0	0	0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
fase B	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0
fase A	0	1	1	1	1	1	1	0	0	0	0	1	1	0	0	0	0

Sector 2			Sector 5														
secuencia	$\bar{v}_0$	$\bar{v}_2$	$\bar{v}_3$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_3$	$\bar{v}_2$	$\bar{v}_0$	secuencia	$\bar{v}_0$	$\bar{v}_4$	$\bar{v}_5$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_5$	$\bar{v}_4$	$\bar{v}_0$
fase C	0	0	0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
fase B	0	1	1	1	1	1	1	0	0	0	0	1	1	0	0	0	0
fase A	0	0	1	1	1	1	0	0	0	0	0	1	1	1	1	0	0

Sector 3			Sector 6														
secuencia	$\bar{v}_0$	$\bar{v}_2$	$\bar{v}_6$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_6$	$\bar{v}_2$	$\bar{v}_0$	secuencia	$\bar{v}_0$	$\bar{v}_1$	$\bar{v}_5$	$\bar{v}_7$	$\bar{v}_7$	$\bar{v}_5$	$\bar{v}_1$	$\bar{v}_0$
fase C	0	0	1	1	1	1	0	0	0	0	0	1	1	1	1	0	0
fase B	0	1	1	1	1	1	1	0	0	0	0	1	1	0	0	0	0
fase A	0	0	0	1	1	0	0	0	0	0	1	1	1	1	1	0	0

Fig. 2-10 Secuencia de conmutación ABC de cada fase del VS/

## 2.5 GENERACIÓN DEL PWM CON VECTORES ESPACIALES

Una manera de llevar a cabo el **SVM** muestreado naturalmente es utilizando MATLAB<sup>®</sup> Simulink<sup>®</sup> donde la alternativa es implementar un **SVM** muestreado naturalmente de forma analógica programando las ecuaciones 2-10 y 2-11 de manera que se convierta en un modulador analógico parecido al modulador seno-triangular, por medio de la suma del voltaje de compensación  $v_k$  que varía continuamente para obtener un **SVM** con estados cero simétricos [13].

El mayor beneficio del concepto de **SVM** analógico es que la frecuencia de conmutación puede ser determinada por la frecuencia máxima de conmutación de los dispositivos semiconductores de potencia. Además, dado que la estrategia no requiere la suma de un voltaje de compensación de tercer armónico, es particularmente efectiva en situaciones donde el voltaje de fase que requiere el inversor puede cambiar abruptamente de ciclo a ciclo y la determinación del tercer armónico es difícil [13].

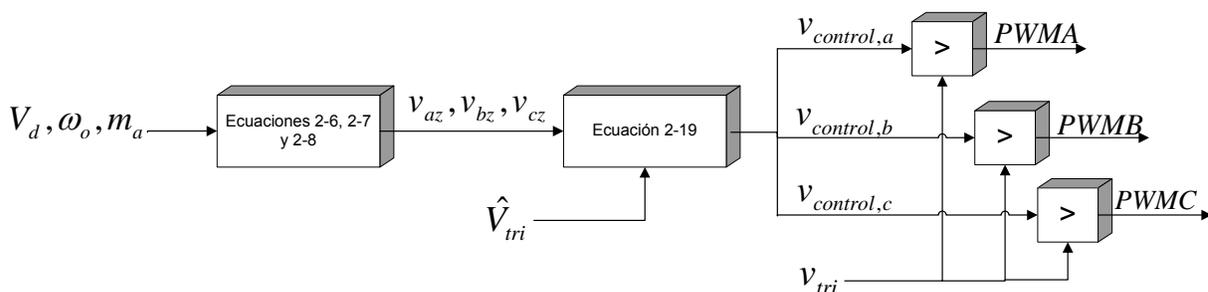


Fig. 2-11 Diagrama de bloques de la programación del **PWM** con vectores espaciales. El programa en Simulink<sup>®</sup> se muestra en el apéndice A

En la figura 2-11 se presenta el diagrama de bloques de la programación del **SVM**. Primero que nada se deben generar las señales virtuales de referencia las cuales requieren la entrada de los parámetros  $V_d$ ,  $\omega_o$  y  $m_a$ . Para efectos de la simulación y para mayor simplicidad de las ecuaciones empleadas en la misma, se determinó la utilización de un valor de  $V_d$  igual a uno mientras que los valores de  $m_a$  y  $\omega_o$  se fijaron en  $\sqrt{3}/2$  y 314.15 respectivamente. De esta manera las señales de referencia generadas  $v_{az}$ ,  $v_{bz}$  y  $v_{cz}$  son introducidas en la ecuación 2-19 junto con el valor pico de la señal triangular portadora  $\hat{V}_{tri}$  que igualmente se le dio un valor igual a uno para obtener las señales de control. Posteriormente se realiza la comparación con la señal triangular cuya frecuencia se fija en 10kHz para obtener las señales **SVM**.

Los datos utilizados para la simulación se encuentran en el apéndice B.

### 2.5.1 Resultados de la simulación del SVM

En la figura 2-12 se muestran las formas de onda de las señales de control de voltaje resultantes de la simulación. Se observan unas formas de onda no senoidales, sin embargo su frecuencia fundamental es igual a la frecuencia de las señales senoidales que se utilizan para generar las señales de control.

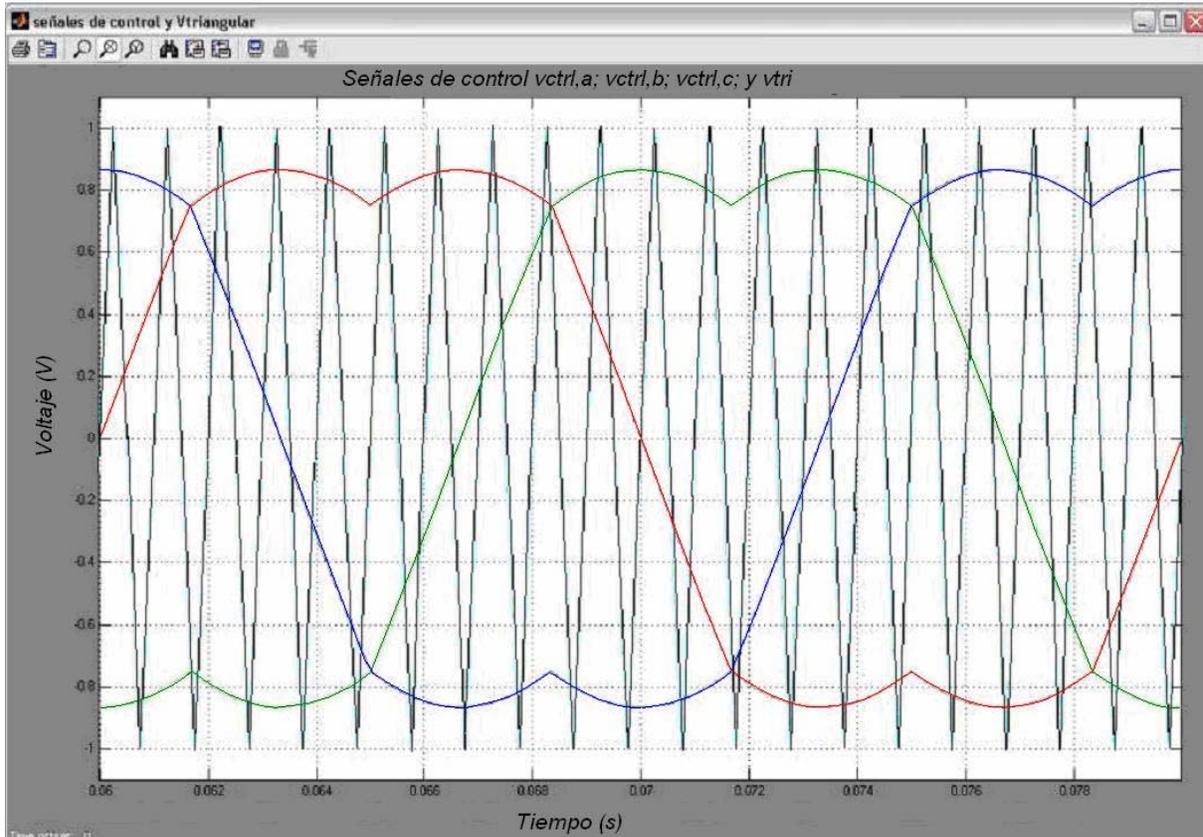


Fig. 2-12 Señales de control

La señal triangular en la simulación se realiza en base al bloque de Simulink® llamado “secuencia de repetición” en la cual se establecen los parámetros de tal forma que se lleve a cabo una secuencia infinita de puntos teniendo un valor de  $\pm 1$  como se aprecia en la figura anterior [29].

La simulación del **SVM** se llevó a cabo con un índice de modulación igual a 1 y se observa que efectivamente, el valor máximo obtenido de las señales de control es igual a  $\frac{\sqrt{3}}{2} V_d$  y dado que el valor de simulación de  $V_d$  es igual a la unidad, el valor de las señales de control oscila entre  $-\frac{\sqrt{3}}{2}$  y  $+\frac{\sqrt{3}}{2}$ , es decir, entre  $-0.866$  y  $0.866$ .

En la figura 2-13 se presentan las formas de onda de las señales **SVM** generadas. Como se puede observar, las señales cuentan con estados cero simétricos y se encuentran desfasadas  $120^\circ$  entre sí en relación a su frecuencia fundamental.

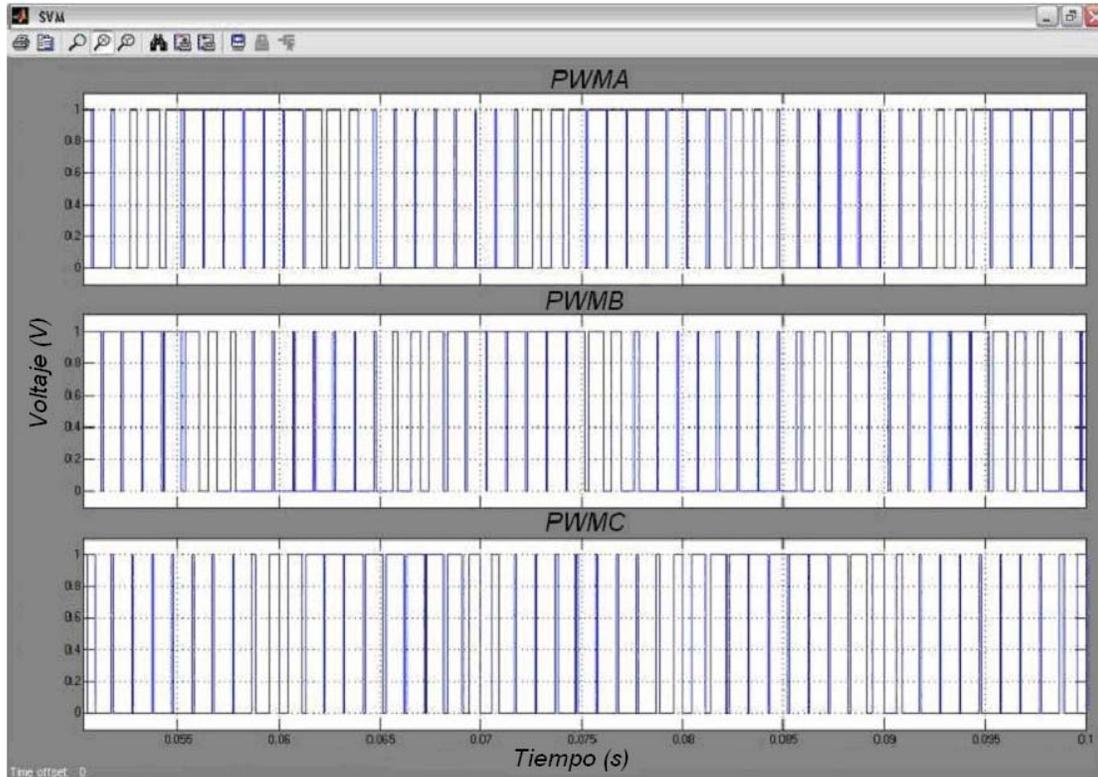


Fig. 2-13 Salidas del **SVM**

Por último en la figura 2-14 se presenta un acercamiento a las señales **SVM** donde se aprecian las formas de onda en el sector 1 del hexágono de vectores espaciales y además se comprueba el funcionamiento de la comparación de las formas de onda al observar la variación del ancho de los pulsos de acuerdo a la comparación entre las formas de onda de control y las señal portadora triangular de alta frecuencia. Se observa claramente que cuando la señal de control es mayor que la señal portadora, el **SVM** correspondiente a dicha fase es igual a uno mientras que cuando la señal portadora posee un valor mayor a la señal de control, la señal **SVM** envía un cero.

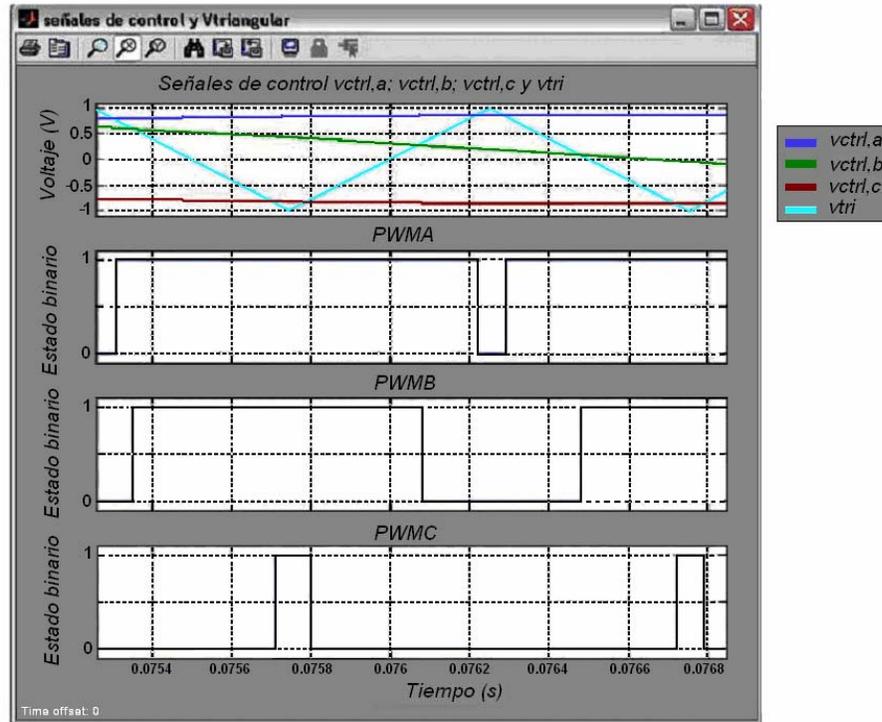


Fig. 2-14 Formas de onda de comparación y salidas **PWM** en el sector 1

# CAPÍTULO 3

## CONTROL DE VELOCIDAD EN LAZO ABIERTO DEL MOTOR DE INDUCCIÓN

### 3.1 INTRODUCCIÓN

El uso de la computadora digital para el procesamiento de las señales tiene muchas ventajas como la accesibilidad y la facilidad de programación ya que el control radica en el software y no en el hardware y por lo tanto con sólo modificar el programa se pueden cambiar los parámetros de la aplicación fácilmente. Particularmente, en la aplicación de control de motores eléctricos, las computadoras son parte importante en la industria debido a que además de proveer control efectivo y confiable, se pueden utilizar para realizar labores relacionadas al proceso de control de manera simultánea al mismo tales como diagnósticos, secuencias de apagado y monitoreo de fallas, en asociación con computadoras se pueden almacenar datos, realizar secuencias complejas de instrucciones para realizar diferentes operaciones utilizando el mismo controlador, etc. [29,34,30,24].

Pero también existen desventajas ya que los tiempos de procesamiento digital son mucho mayores en comparación con los tiempos requeridos en el procesamiento analógico, por lo tanto, es necesario minimizar el número de instrucciones o utilizar procesadores avanzados que permitan un número muy grande de operaciones en poco tiempo [30,24].

En la realización del presente trabajo se utiliza el módulo PPC DS1103 de dSPACE<sup>®</sup> para la obtención de las señales PWM en tiempo real debido a su flexibilidad de uso ya que permite introducir algoritmos de control en MATLAB<sup>®</sup>-Simulink<sup>®</sup> los cuales traduce a lenguaje de máquina una vez que se construye el proyecto necesario.

En este caso se utiliza el modelo de control explicado en el capítulo dos con sus respectivas modificaciones para obtener señales de conmutación para el VSI en tiempo real.

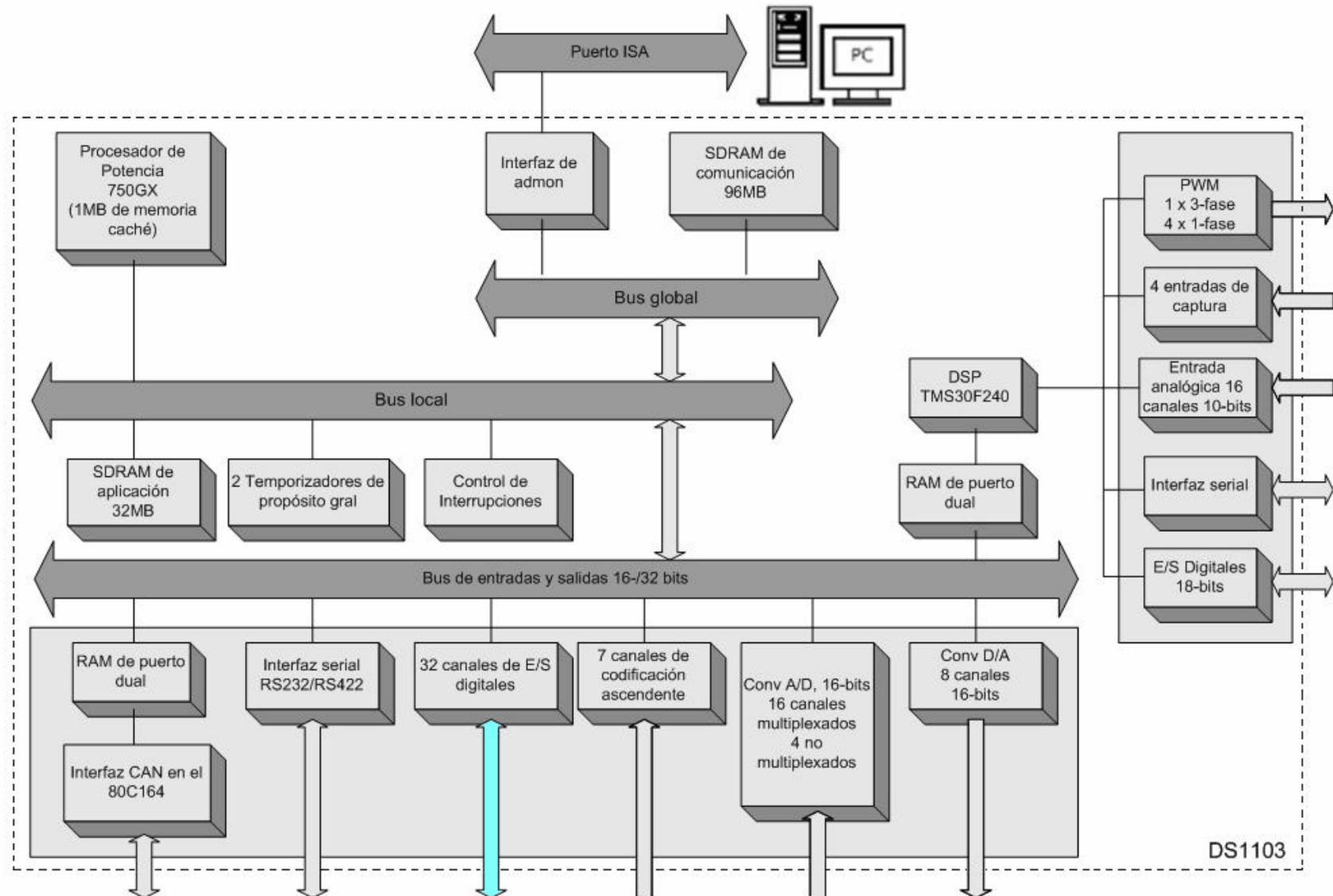


Fig. 3-1 Diagrama interno de la tarjeta DS1103

## 3.2 DESCRIPCIÓN DEL HARDWARE UTILIZADO EN LA OBTENCIÓN DE SEÑALES EN TIEMPO REAL

### 3.2.1. Descripción general de la tarjeta DS1103

La tarjeta de control DS1103 PPC está específicamente diseñada para desarrollar controladores digitales multivariables y simulaciones en tiempo real en distintas áreas. Es un sistema de control en tiempo real basado en el procesador de potencia 604e. Para propósitos avanzados de entradas y salidas, la tarjeta incluye un subsistema esclavo basado en el microcontrolador de Texas Instruments TMS320F240 [10].

En la figura 3-1 se muestra la estructura interna de la tarjeta DS1103. Como se puede observar, la comunicación con la PC se da por medio de un puerto ISA lo cual puede significar una limitación debido a que las computadoras personales comerciales actualmente no cuentan con dicho puerto.

La programación en esta tarjeta puede ir desde lo más sencillo hasta lo más complejo ya que cuenta con un traductor interno que automáticamente realiza la conversión del lenguaje de programación utilizado a lenguaje de máquina y es su microprocesador de potencia lo que permite que un número muy grande de operaciones puedan ser realizados a una velocidad de 1GHz ya que cuenta con dos temporizadores de propósito general, un control de interrupciones y una memoria SDRAM de 32 MB conectados a un bus local que comunica las entradas y salidas del procesador de potencia con el bus global que por medio de una interfaz de administración llega a la tarjeta a través del puerto ISA mencionado anteriormente.

Las entradas con las que se cuenta para la adquisición de datos tanto por el procesador de potencia como por el DSP esclavo:

Por el PPC:

- Interfaz CAN
- Interfaz serial RS232/RS422
- 32 canales de entradas y salidas digitales
- 7 canales de codificación ascendente
- 16 canales multiplexados y 4 no multiplexados para convertidores analógicos-digitales de 16 bits.
- 8 canales de 16 bits para convertidores digital-analógico.

Por el DSP esclavo:

- 1 salida **PWM** trifásico o 4 **PWM** monofásicos.
- 4 entradas de captura
- 16 canales para entrada analógica de 10 bits.

- Interfaz serial.
- 18 bits de entradas y salidas digitales.

### 3.2.2. Conexión entre la tarjeta DS1103 y la interfaz de potencia.

Para tener acceso a las entradas y salidas de la tarjeta DS1103, es necesario la colocación de un panel de conexiones para simplificar el uso de las mismas. Se utilizó el panel compatible CP1103 de dSPACE® el cual se muestra en el apéndice C.

Las terminales utilizadas en la obtención de las señales SVM en tiempo real se ubican marcadas en la figura 3-1 y corresponden a las 32 señales de entradas y salidas de propósito general del procesador maestro las cuales se dividen el cuatro puertos de ocho bits cada uno.

**Nota importante:** La suma de las corrientes que pasan por las terminales del panel de conexiones no debe ser mayor a 1.5A.

## 3.3 DESCRIPCIÓN DEL SOFTWARE

El Software que se requiere para el uso de la tarjeta DS1103 PPC es el dSPACE® ControlDesk el cual es una interfaz gráfica para administrar aplicaciones por medio de la plataforma de administrador donde se pueden generar y poner en marcha los proyectos generados.

Al trabajar con MATLAB®-Simulink® se integran distintas características de dSPACE® tales como:

- RTI o RTI-MP  
Interfaz entre Simulink y el Hardware de dSPACE®. La Interfaz de Tiempo-Real (Real-Time Interface) puede ser usada para construir código en tiempo real y para descargar y ejecutar este código en el hardware de dSPACE®.
- MLIB/MTRACE  
Son las bibliotecas de interfaz MATLAB®-dSPACE®. Las funciones de estas bibliotecas permiten acceso directo al hardware en tiempo real del dSPACE® desde el ambiente de trabajo de MATLAB®.
- ControlDesk para controlar simulaciones de Simulink®  
Ofrece una variedad de instrumentos virtuales para construir y configurar paneles de instrumentación virtuales proveyendo de funciones para realizar estudios de parámetros por medio del editor de parámetros y funciones.

- AutomationDesk  
Ofrece un ambiente de automatización con un editor de secuencias gráfico altamente eficiente

Dado que se desea trabajar en MATLAB®- Simulink® fue necesario instalar las actualizaciones necesarias para la compatibilidad adecuada de las versiones de MATLAB® con la versión de dSPACE®.

### 3.3.1 Compatibilidad de MATLAB® con dSPACE®

En este caso en particular, se siguió un estricto proceso de instalación debido a que la versión del software de la tarjeta corresponde a la versión 6.0 de MATLAB® pero al mismo tiempo se requiere la versión 7.0 que incluye la versión más actual de Simulink® para desarrollar modelos en los que se puedan incluir las librerías necesarias para la obtención y generación de señales reales.

Las actualizaciones de compatibilidad de MATLAB® modifican una versión de dSPACE® desarrollada para una cierta versión de MATLAB® para trabajar con una versión más actual de MATLAB®.

Después de instalar una versión nueva de MATLAB®, la versión de dSPACE® es actualizada para ser compatible con ella y por lo tanto no lo es más con la versión anterior.

Para instalar la actualización de compatibilidad se siguió el proceso siguiente:[11]

1. Descargar la actualización de compatibilidad de la página de dSPACE® en <http://www.dspace.de/goto?support>.
2. Comenzar el programa de instalación y seleccionar Instalar versión de dSPACE® y automáticamente actualizar esta instalación después del próximo inicio de sesión. Debido a que la actualización de compatibilidad de MATLAB® no contiene todos los archivos del software dSPACE®, el programa de instalación avisa cuando se debe insertar el CD de la versión de dSPACE® durante la instalación.
3. Seguir las instrucciones dadas por el programa de instalación.
4. Extraer el CD de dSPACE®.
5. Reiniciar el sistema operativo.

### 3.4 CONTROL DE VELOCIDAD EN LAZO ABIERTO DEL MOTOR DE INDUCCIÓN MANTENIENDO SU RELACIÓN VOLTAJE-FRECUENCIA CONSTANTE

La realización del control de velocidad en lazo abierto del motor de inducción se basó en mantener constante la relación voltaje-frecuencia del mismo, para mantener el flujo del entrehierro constante que se ve afectado por la variación de la frecuencia de operación a un mismo voltaje [3].

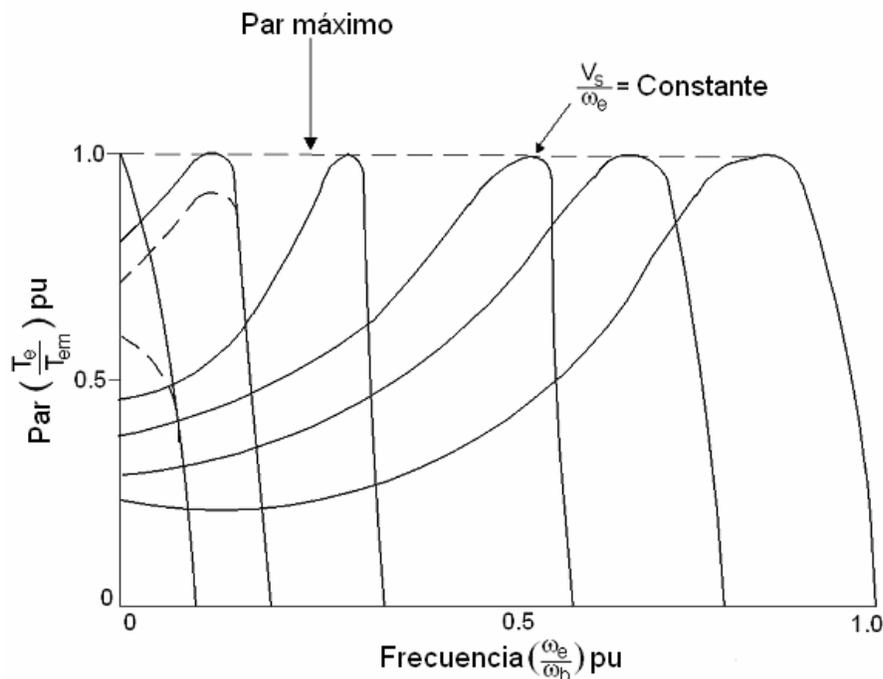


Fig. 3-2 Curvas de par vs. velocidad a voltaje-frecuencia constante

La figura 3-2 muestra la gráfica de las curvas de velocidad-par a una relación V/Hz constante. Nótese que el par de interrupción  $T_{em}$  es válido excepto en la baja frecuencia donde el flujo del entrehierro es reducido por la impedancia del estator. De cualquier manera, en esta región las pérdidas del estator deben compensarse por un voltaje de subida para restaurar el valor de  $T_{em}$ . Si el flujo del entrehierro de la máquina se mantiene constante (como en un motor shunt de CD), en la región de par constante se puede observar que la sensibilidad por ampere de la corriente del estator es alta permitiendo respuesta rápida transitoria del controlador con control de la corriente del estator. En la operación de un sistema de control con frecuencia y voltaje variables, la máquina usualmente tiene características de bajo deslizamiento, brindando alta eficiencia. Además del bajo par de arranque para la operación en la frecuencia de base, la máquina puede ser siempre iniciada en el par máximo. La ausencia de una corriente de arranque en un controlador de inicio directo reduce el estrés y mejora la vida efectiva de la máquina. De hecho, la mayoría de los controladores de CA de velocidad variable operan con una alimentación de voltaje y frecuencia variables [3].

La velocidad síncrona del motor de inducción depende directamente del número de polos del mismo y se define de la siguiente manera:

$$n_s = \frac{120f}{p} \quad (3-1)$$

Donde  $p$  es igual al número de polos.

De acuerdo a lo anterior, el voltaje de línea a línea requerido para cierta velocidad síncrona deseada se calcula de manera lineal por medio de la relación directa existente entre los parámetros de la máquina quedando su expresión de la siguiente forma:

$$V_{LL,rms} = \frac{V_{LL,rms(nom)} n_{deseada}}{n_s} \quad (3-2)$$

De esta manera se puede encontrar la relación voltaje frecuencia del motor que se desea controlar.

$$V / Hz = \frac{V_{LL,rms(nom)}}{f_{nom}} \quad (3-3)$$

De acuerdo a la ecuación (2-23) presentada en el capítulo dos, el valor rms máximo del voltaje de línea a línea obtenido con la modulación de ancho de pulso con vectores espaciales es igual a 0.707 veces el valor de  $V_d$  donde  $V_d$  en este caso representa al voltaje de CD suministrado en las terminales del bus de CD del VS/ [3].

Por otro lado, se mencionó en el capítulo anterior que el ancho de los pulsos determina el valor del voltaje aplicado en las fases del motor y que dicho ancho depende únicamente del índice de modulación [13], el cual se calcula por definición como el voltaje aplicado entre el voltaje máximo que se puede aplicar y cuya expresión es la siguiente:

$$m_a = \frac{V_{LL,rms}}{V_{LL,rms(max)}} \quad (3-4)$$

Por último se obtiene el valor de la frecuencia fundamental de operación del motor utilizando la relación voltaje-frecuencia calculada en la ecuación (3-3) de tal forma que esta frecuencia se utiliza para cambiar la frecuencia fundamental de las señales de referencia  $v_{az}$ ,  $v_{bz}$  y  $v_{cz}$  [3].

$$frec = \frac{V_{LL,rms}}{V / Hz} \quad (3-5)$$

Para el cálculo de tales valores se agregó en el programa realizado en MATLAB<sup>®</sup>-Simulink<sup>®</sup> una serie de bloques que hacen los cálculos necesarios a partir de los datos introducidos desde una PC que utiliza una interfaz gráfica diseñada para dicho fin. Dichos bloques se muestran en el diagrama de la figura 3-3.

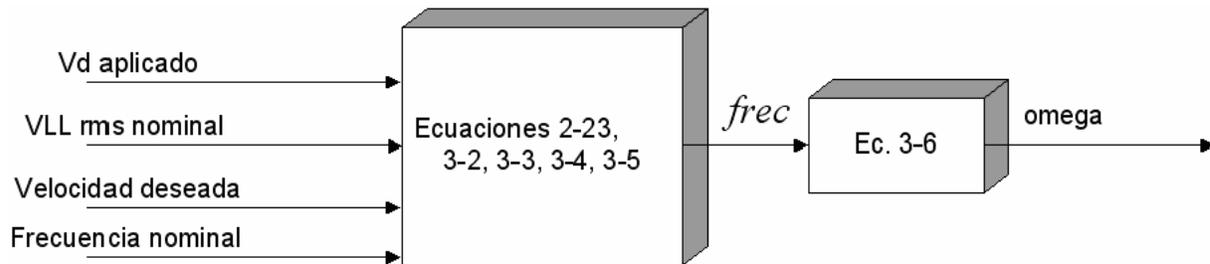


Fig. 3-3 Diagrama de bloques del cálculo de los valores necesarios para el control de velocidad a partir de los parámetros del motor y la velocidad deseada.

Dado que la frecuencia fundamental de las señales de referencia debe variar, se calcula la frecuencia en rad/s que debe introducirse en los parámetros de los bloques de Simulink<sup>®</sup> que generan las señales senoidales de referencia ya que dichos parámetros se fijan una vez que el programa es compilado y cargado en la tarjeta DS1103 para su ejecución en tiempo real. Por lo tanto, se requiere la creación de un bloque auxiliar que calcula los valores de los parámetros de los bloques de Simulink<sup>®</sup> de acuerdo a la frecuencia fundamental obtenida para luego actualizarlos desde la interfaz gráfica ControlDesktop de dSPACE<sup>®</sup>.

La expresión matemática auxiliar programada en dicho bloque es la siguiente:

$$\omega = 2\pi f_{rec} \quad (3-6)$$

### 3.5 OBTENCIÓN DE LAS SEÑALES SVM EN TIEMPO REAL.

Para utilizar la programación en tiempo real de las simulaciones presentadas en el capítulo anterior fue necesario realizar algunos ajustes que permitieran la generación de los archivos necesarios para la obtención de señales en tiempo real.

En la figura 3-4 se muestra el diagrama de bloques del programa completo realizado en Simulink<sup>®</sup> donde el **SVM** es generado utilizando las ecuaciones presentadas en el capítulo 2.

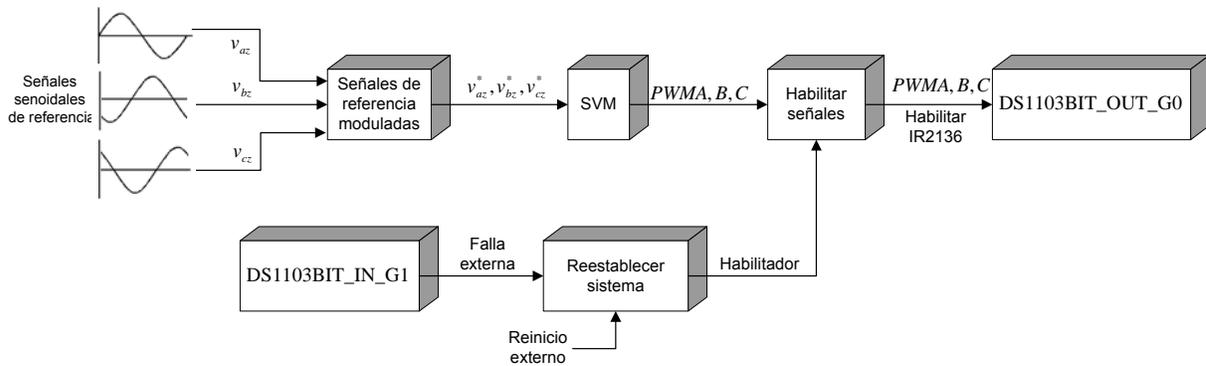


Fig. 3-4 Diagrama de bloques de la programación del **SVM** en Simulink<sup>®</sup> utilizando los bloques de dSPACE<sup>®</sup> para la obtención de señales en tiempo real.

Además de la adición de los bloques especiales de entradas y salidas de propósito general de la tarjeta DS1103 (DS1103BIT\_OUT\_G0 y DS1103BIT\_IN\_G1) se agregaron otros bloques que complementan el funcionamiento deseado del control en lazo abierto.

DS1103BIT\_OUT\_G0 y DS1103BIT\_IN\_G1 representan dos de los cuatro puertos que se pueden utilizar para entrada o salida de bits individualmente los cuales representan unos o ceros lógicos por medio de 0V para cero lógico y +5V para un uno lógico.

Al configurar el bloque DS1103BIT\_OUT\_G0 como salida, los ocho bits que contiene sólo pueden ser utilizados como tal, por lo tanto, si se desea utilizar un bit de entrada, se debe configurar otro bloque como tal por lo que es necesaria la inclusión del bloque DS1103BIT\_IN\_G1 configurado como puerto de entrada.

El detalle de la programación en tiempo real consiste en la sincronización de la frecuencia de muestreo del Simulink<sup>®</sup> y la velocidad máxima a la que puede trabajar el tiempo real de la tarjeta DS1103. Dado que se desean obtener señales reales se cuentan con ciertas limitantes que no existen en una simulación.

Debido a que la velocidad máxima a la que trabaja el temporizador de la tarjeta en tiempo real es igual a 1 MHz y la velocidad a la que se desea realizar el muestreo de MATLAB<sup>®</sup> para obtener una precisión alta es de 100 kHz para obtener las señales con frecuencia igual a 10 kHz. Para definirle al programa que se desea trabajar en tiempo real se debe cambiar la opción 'Execution mode' y definirla como "As fast as possible" en el menú principal → Simulation → Simulation Parameters → Real Time Workshop → RTI Simulation Options. Si lo anterior no es llevado a cabo, cuando se desea generar el código a implementar en la tarjeta de potencia surgen errores de sobremarcha ya que para simulación, el software tiene una mayor capacidad de marcha en cuanto a tiempos de trabajo.

### 3.5.1 Generación del SVM

En la figura 3-5 se presenta el diagrama de bloques de la generación de la modulación de ancho de los pulsos con vectores espaciales donde se incluyen las ecuaciones para la obtención de dichos pulsos explicadas en el capítulo dos.

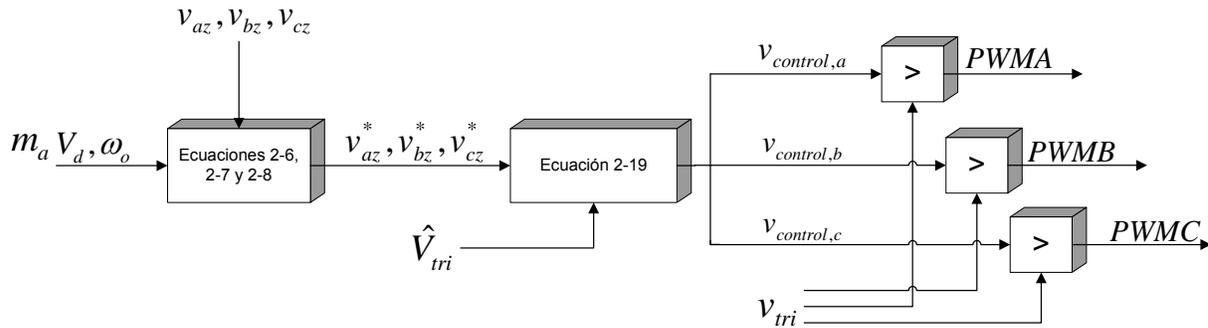


Fig. 3-5 Diagrama de bloques de la generación del SVM.

Para la obtención de las tres señales de referencia presentadas en el capítulo dos  $v_{az}$ ,  $v_{bz}$  y  $v_{cz}$  es necesario conocer la frecuencia a la que oscilan ( $\omega_o$ ). Las señales senoidales de referencia  $v_{az}$ ,  $v_{bz}$ ,  $v_{cz}$  desfasadas  $120^\circ$  entre sí son multiplicadas en amplitud por el índice de modulación calculado para así generar las señales de referencia modificadas  $v_{az}^*$ ,  $v_{bz}^*$ ,  $v_{cz}^*$ . Dichas señales son utilizadas en el cálculo de las señales de control para la generación del SVM de acuerdo al índice de modulación  $m_a$  ya que de éste depende el ancho de los pulsos.

Posteriormente las señales de control son generadas a partir de la ecuación 2-19 y más adelante dichas señales son comparadas con la forma de onda de la señal portadora triangular [20].

### 3.5.2 Detección de fallas y reestablecimiento de las señales

Cuando se envía al programa un pulso indicador de falla al sistema, éste suspende el envío de las señales PWM así como el pulso de habilitación del controlador. Esto es debido a que si bien la mayoría de los circuitos controladores de accionamientos electrónicos cuentan con circuitos de detección de fallas puede suceder que el tiempo de reestablecimiento con el que cuentan sea muy corto como para que el usuario detecte la misma. Es por eso que se creó un circuito de detección de fallas que inhabilita el sistema cuando una falla externa es recibida hasta que un pulso externo de reinicio es enviado de nuevo a la tarjeta (ver fig. 3-6).

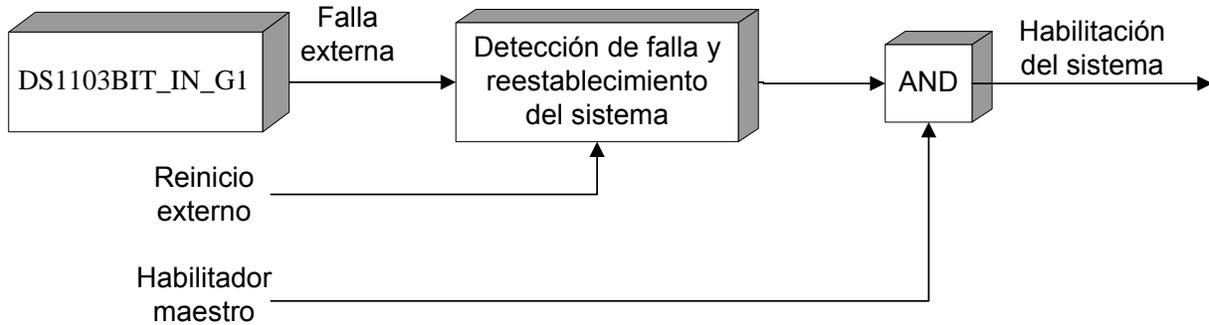


Fig. 3-6 Diagrama del bloque de detección de fallas y reestablecimiento del sistema

La falla externa es introducida al programa por medio del puerto DS1103BIT\_IN\_G1 explicado anteriormente la cual no necesariamente es un pulso sostenido. Además de esto se cuenta con un habilitador maestro útil en el control y monitoreo desde la interfaz gráfica.

### 3.5.3 Habilitación de las señales *PWM*

Además de las señales *SVM* generadas, se requiere una señal de habilitación del controlador para que dichas señales puedan ser enviadas al VSI. Para mayor seguridad del circuito al que son enviadas las señales *PWM* primero se debe tener la certeza de que éstas se encuentran listas para ser enviadas, es decir, primero se debe habilitar su envío. Posteriormente se activa el controlador por medio de un pulso que depende del bloque de falla y reestablecimiento del sistema mencionado anteriormente y cuya activación se da desde la interfaz con el usuario.

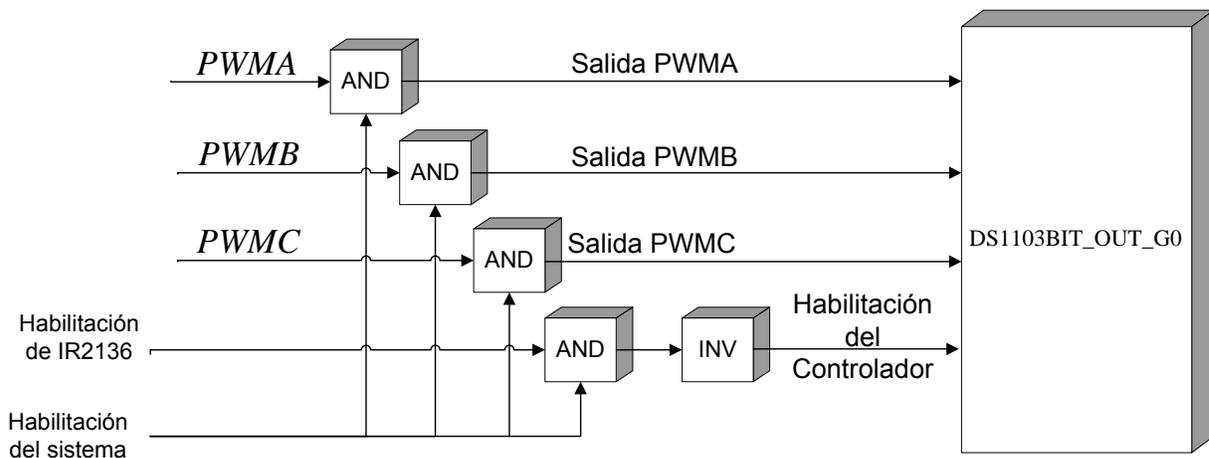


Fig. 3-7 Diagrama de bloques de la habilitación de las señales *PWM* y del pulso de habilitación del controlador

Para la habilitación de las señales y el controlador se realizó un arreglo con compuertas lógicas ANDs las cuales entregan un uno lógico a la salida si ambas entradas son iguales a uno y un cero lógico si las entradas cuentan con un cero a la salida. Nótese además en la figura 3-7 que después de obtener la salida de la compuerta AND correspondiente a la habilitación del controlador, se le realiza una inversión ya que dicha señal al ser enviada desde la computadora pasa por otro proceso de inversión debido al hardware de aislamiento que le es conectado antes de ser introducido al controlador.

### 3.6 INTERFAZ GRÁFICA

Se diseñó una interfaz gráfica donde se aprecian las principales variables de entrada que se deben ingresar para el funcionamiento del sistema. Dicha interfaz se muestra en la figura 3-8.

En la ventana llamada Datos del Motor se ingresan la velocidad síncrona de operación, la frecuencia nominal y el Voltaje nominal de línea a línea a los cuales trabaja el motor. Estos datos se encuentran en la placa del mismo.

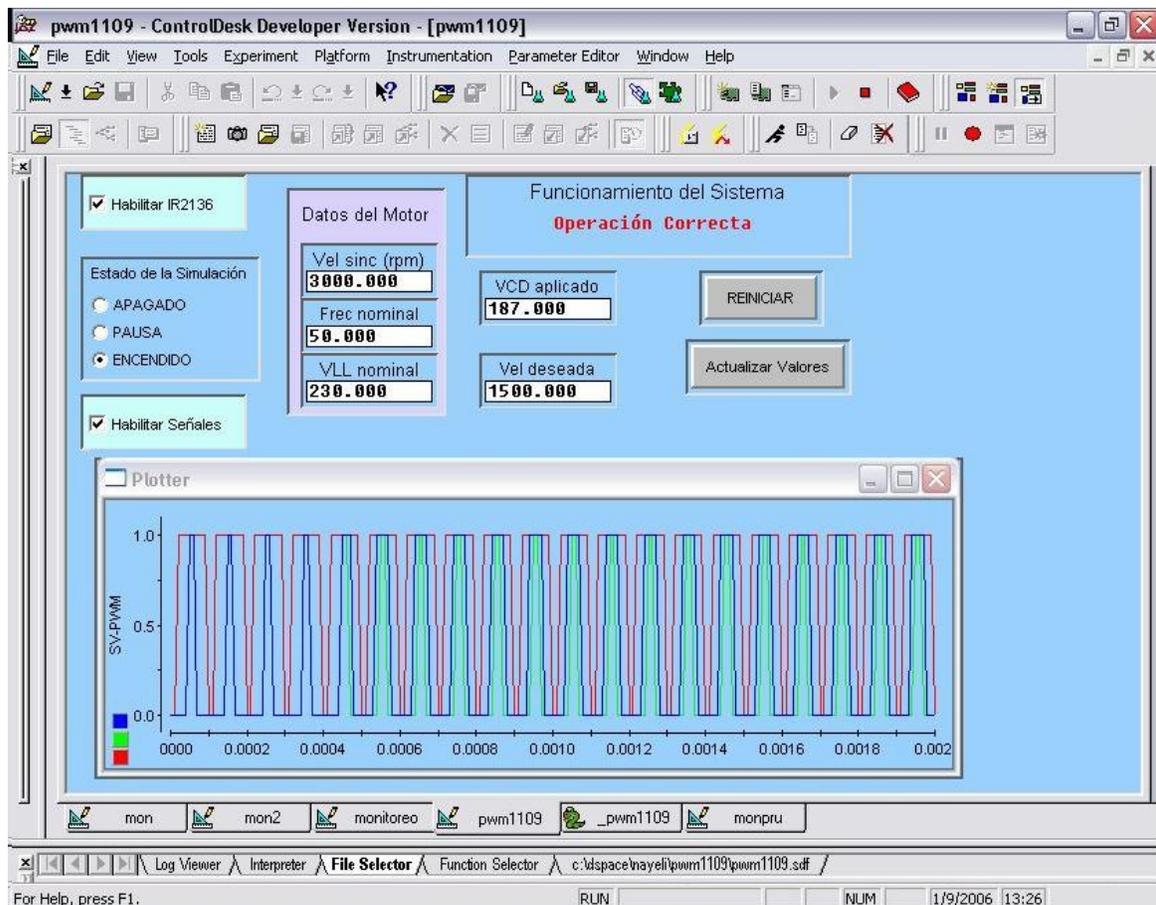


Fig. 3-8 Interfaz gráfica para la variación de velocidad del motor de inducción

Una vez ingresados estos datos se deben también introducir el valor de voltaje de CD aplicado al bus de CD así como la velocidad deseada en rpm.

Después de que se tienen todos los datos anteriores se debe presionar el botón *Actualizar Valores* para realizar los cálculos en el programa y una vez hecho esto se pueden habilitar las salidas en los recuadros *Habilitar Señales* y *Habilitar IR2136*.

Para modificar uno o varios parámetros requeridos, se realiza introduciendo los nuevos valores en las casillas correspondientes pero cada vez que se realice algún cambio se debe presionar de nueva cuenta el botón *Actualizar Valores* para introducir los valores actuales a los parámetros de los bloques de Simulink® como se explicó en el capítulo tres.

Nótese que en la parte superior derecha de la ventana principal llamada PWM1109 se encuentra un mensaje de texto que indica si la operación es correcta o si existe alguna falla cuando el IR2136 envía el pulso de falla. Este dispositivo cuenta con cierto tiempo de recuperación establecido por la constante de tiempo del circuito RC conectado a la terminal *FAULT* pero se considera que ese tiempo puede ser o no suficiente para que el usuario analice el sistema y ubique la falla, por lo tanto, el sistema no es reiniciado a menos que se presione el botón *REINICIAR* siempre y cuando la falla ya haya sido eliminada. De otra manera, el sistema seguirá sin enviar la habilitación del IR2136.

# CAPITULO 4

## DISEÑO DE LA INTERFAZ DE POTENCIA

### 4.1 INTRODUCCIÓN

En el diseño de la interfaz de potencia se establecieron distintas etapas las cuales se elaboraron y probaron por separado con las señales **SVM** del DS1103 antes de incorporar el control del motor.

Las etapas que componen la interfaz de potencia son: aislamiento, accionamiento, módulo de potencia y protecciones.

En la figura 4-1 se presenta el esquema general con las conexiones necesarias para la unión de las distintas etapas así como los valores de los dispositivos y los circuitos integrados empleados en el desarrollo de las mismas con excepción de la etapa de protecciones la cual por ser opcional no es indispensable para el funcionamiento de la interfaz de potencia pero si para la seguridad del usuario y de la misma y cuyos diagramas eléctricos se muestran por separado más adelante en este mismo capítulo.

Para el diseño de la interfaz de potencia se realizó un análisis de los tiempos de ascenso y descenso de las señales de entrada y salida de cada módulo tomándose en cuenta cualquier requerimiento en tiempo para evitar el traslape de señales. Si esto sucediera existiría una muy alta probabilidad de que algún dispositivo de conmutación pudiera dañarse. Lo anterior se puede ver más ampliamente en la figura 4-2 en la cual se describe el análisis realizado.

Además de lo anterior se muestran detalladamente los cálculos necesarios para la obtención de los valores comerciales de los dispositivos que fueron requeridos en el diseño de la interfaz y en las protecciones así como gráficas de pruebas realizadas a los módulos conectando únicamente el **SVM** antes y después de cada módulo para verificar el buen desempeño de ellos.

Las hojas de datos y especificaciones de cada circuito y dispositivo utilizado son incluidos en los anexos.

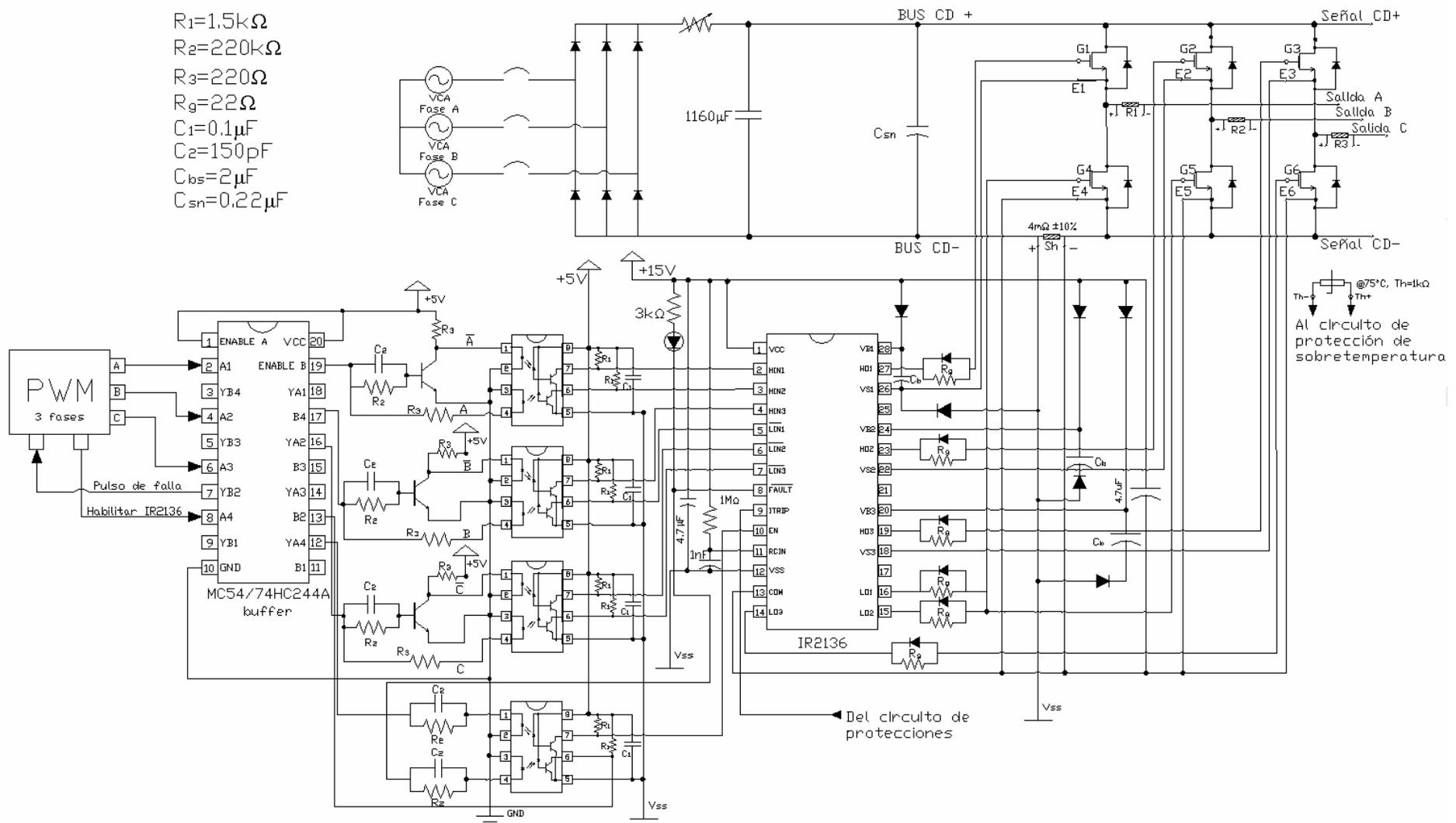


Fig. 4-1 Esquema general de la Interfaz de Potencia sin protecciones

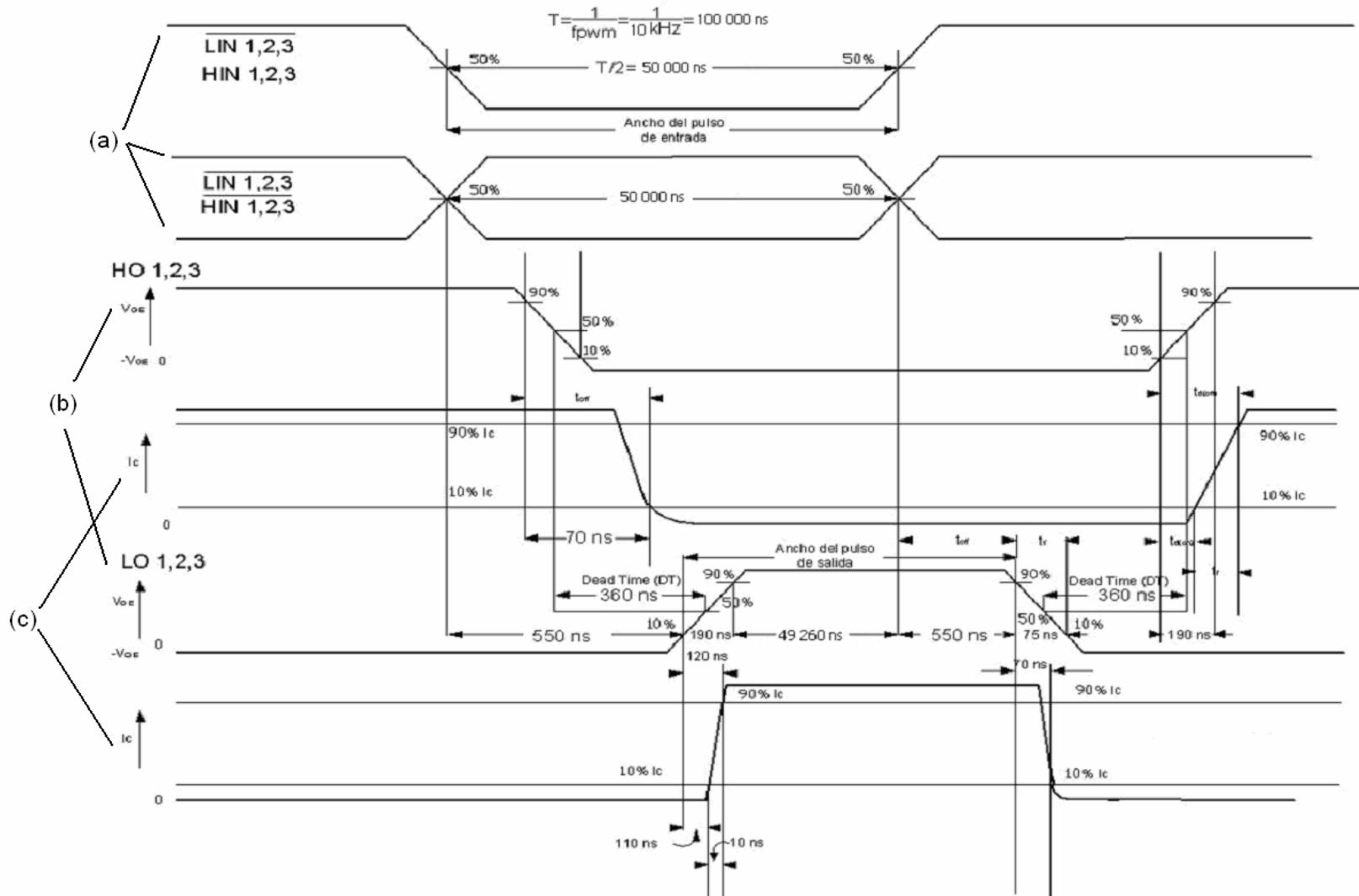


Fig. 4-2 Diagrama de tiempo de **(a)** Señales de salida del aislamiento, **(b)** señales de salida del IR2136 y **(c)** formas de onda de la corriente a través de los IGBTs del módulo EMP25P12B (c).

## 4.2 INVERSIÓN DE LAS SEÑALES

Dado que la configuración de un *VS*/ trifásico consta de tres ramas, cada una con dos dispositivos de conmutación cuyas señales son complementarias, se requiere una inversión de las señales *PWM* donde el tiempo de retraso debido a la inversión sea mínimo ya que la adición de tiempos de retraso pueden representar un peligro para el funcionamiento adecuado del *VS*/ debido a que el diseño de los convertidores CA-CD establece cada rama de conmutación como un interruptor ideal donde sólo uno de los IGBTs de la misma rama puede estar encendido al mismo tiempo. Si esto no se cumpliera, se ocasionaría un cortocircuito ya que cada rama de conmutación está conectada en paralelo con el bus de CD y al estar ambos dispositivos en conducción se cerraría el lazo conectando la parte positiva del bus de CD con su referencia negativa [34].

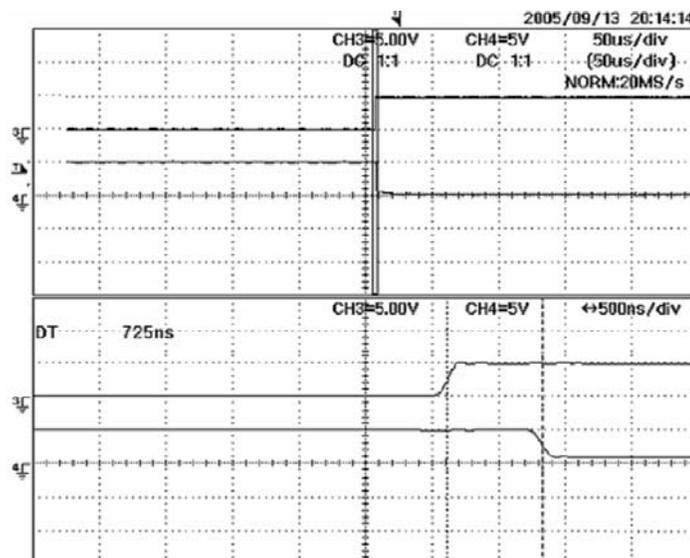


Fig. 4-3 Acercamiento a las señales de conmutación del IGBT superior (canal 3) e IGBT inferior (canal 4) de una fase.

En la figura 4-3, se presenta la señal de control del IGBT superior de la fase A en el canal 3 del oscilograma, y en el canal 4 se muestra la inversión vía software de dicha señal cuya función es controlar el IGBT inferior de la rama correspondiente a la misma fase. Como se puede observar de acuerdo a las líneas de medición ubicadas en la parte inferior de la figura, es decir, en el acercamiento de las señales, existe un tiempo de aproximadamente 725ns donde ambos dispositivos estarían en conducción al mismo tiempo y lo que ocasionaría un cortocircuito peligroso para el usuario y los dispositivos utilizados.

La solución propuesta para este problema es realizar la inversión de las señales vía hardware por medio de un arreglo de transistores BJT como se aprecia

en la figura 4-4, y dada la frecuencia de conmutación que se maneja ( $f_s=10\text{kHz}$ ), el tiempo de retraso entre las señales se reduce considerablemente (ver Fig. 4-6).

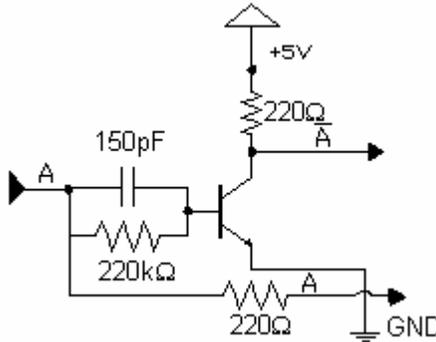


Fig. 4-4 Circuito de inversión de las señales

Además de lo anterior, se debe cuidar que la corriente requerida en la etapa de aislamiento de la interfaz de potencia sea la necesaria y al mismo tiempo no exceder la corriente que soportan las terminales que se utilizan. Si la corriente provista no es suficiente, se corre el riesgo de que las señales no se generen adecuadamente en la siguiente etapa. Por otro lado, si se excede la corriente soportada por el hardware donde se generan las señales a fin de efectuar un buen aislamiento de las señales, dicho hardware podría presentar fallas de sobrecorriente o hasta dañarse.

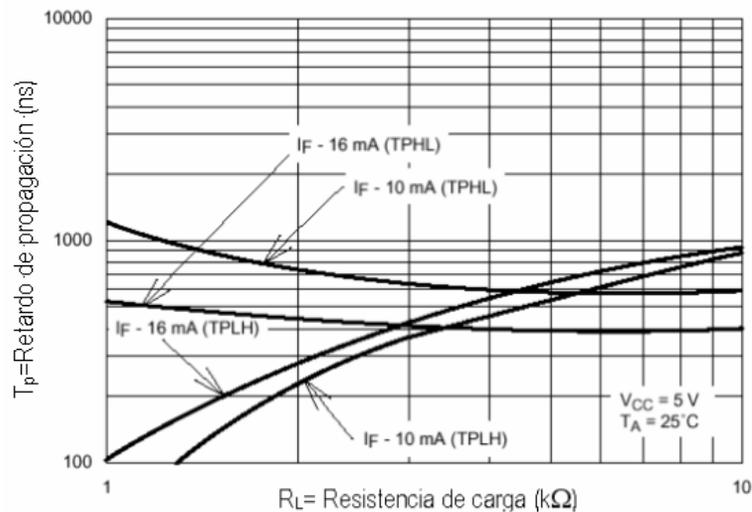


Fig. 4-5 Retardo de propagación vs. Resistencia de Carga (NTE3095)

Los puertos de entrada y/o salida de propósito general de la tarjeta DS1103 únicamente soportan señales de 10mA [10] y la corriente típica requerida en la primera fase de la interfaz de potencia por parte de los optoaisladores duales NTE3095 ( $I_F$ ) es de 16mA para un funcionamiento de acuerdo a las tablas de operación y para un tiempo de retardo de propagación menor (figura 4-5)



El buffer utilizado en este caso es el MC54/74HC244A utilizando comúnmente en este tipo de aplicaciones debido a su sencillez y características: Salida de tres estados, no inversor y cuenta con una capacidad de corriente de salida de hasta 24mA.

Para calcular las resistencias limitadoras de corriente se obtiene la caída de potencial del diodo del optoaislador que corresponde a 1.7V [45]

$$5V - 1.7V = 3.3V$$

$$V_{IN} = 3.3V, I_{IN} = 16mA$$

Utilizando la ley de Ohm se obtiene lo siguiente:

$$R_1 = \frac{V_{IN}}{I_{IN}} = \frac{3.3V}{16mA} = 206.25\Omega \quad (3-1)$$

Por lo que se consideró colocar una resistencia con valor de 220Ω.

El cálculo de los capacitores se llevó a cabo por medio práctico partiendo de los circuitos de prueba de las hojas de datos del optoaislador NTE3095 y se llegó a la conclusión de que un capacitor cerámico de 150pF es el más apropiado debido a que acelera los tiempos de cambio de estado de las señales de conmutación sin provocar una oscilación significativa como se observa en la figura 4-6.

Por último, en la figura 4-6 se pueden apreciar la señal original (canal 1) y la misma invertida por hardware (canal 2) donde se observa un tiempo de retraso entre ellas de 188ns. También se observan las señales original (canal 3) e invertida por software medidas directamente a la salida de la tarjeta DS1103 (canal 4). Haciendo una comparación de las señales se puede ver que existe un traslape de señales en los canales 3 y 4 de aproximadamente 400ns mientras que las señales de los canales 1 y 2 tienen un traslape de 25 ns.

Considerando que el tiempo muerto introducido por el circuito integrado accionador de las compuertas de los IGBTs es de 300ns el tiempo de retraso se incluye dentro del tiempo muerto evitando así el cortocircuito por estar en conducción al mismo tiempo los dos IGBTs de la misma fase.

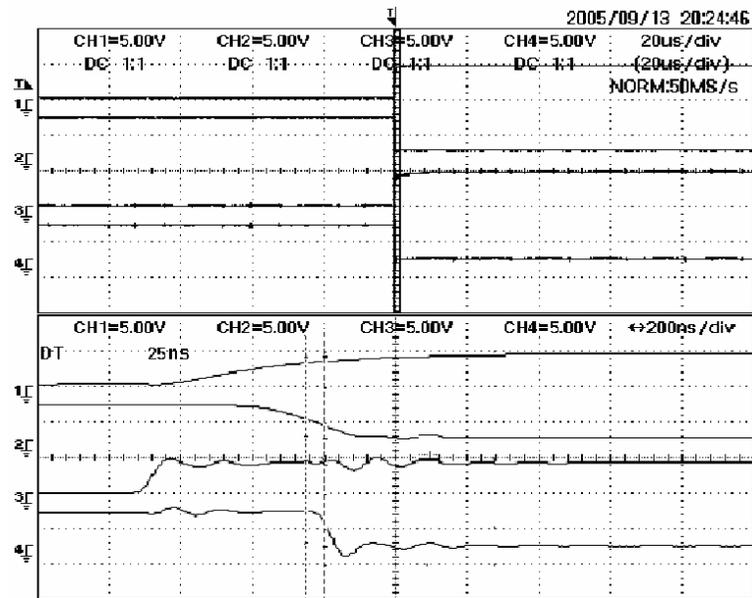


Fig. 4-6 Ampliación de las señales original e invertida por hardware (ch1,2) medidas a la entrada de la etapa de aislamiento y por software (ch3,4) medidas a la salida de la tarjeta DS1103.

## 4.2 AISLAMIENTO DE LAS SEÑALES

La interfaz de potencia inicia con la etapa de aislamiento debido a que las señales **SVM** obtenidas por medio de la tarjeta de desarrollo DS1103 cuentan con una referencia interna de la computadora y dicha referencia se encuentra conectada internamente a tierra física y dado que en la construcción de la interfaz de potencia las referencias establecidas no se encuentran conectadas a tierra física, es necesario aislar las señales eléctricamente pero sin perder su forma de onda y características de amplitud y frecuencia.

El aislamiento se realiza por medio de dispositivos llamados optoacopladores u optoaisladores, los cuales basan su funcionamiento en el empleo de un haz de radiación luminosa para pasar señales de un circuito a otro sin conexión eléctrica. Regularmente este dispositivo está formado por una fuente emisora de luz, y un receptor que puede ser un optotransistor, triac o tiristor que se adaptan a la sensibilidad espectral del emisor luminoso.

Las señales **PWM** se encuentran referidas a tierra física por lo que es necesario eliminar cualquier línea por la cual se cierre un circuito en el que se involucre la misma. Dado que el motor de inducción a controlar es trifásico se debe excluir la posibilidad de conexiones a tierra y así evitar cortocircuitos [15].

Las señales obtenidas de la tarjeta de desarrollo se hacen pasar por medio de los optoacopladores duales NTE3095 los cuales funcionan con un voltaje y corriente de alimentación de 5 Volts y 16mA respectivamente.

Además de las señales **SVM** se requieren otras dos señales, una que habilita el controlador IR2136 y otra que recibe en la computadora la señal de falla del mismo circuito integrado.

Dichas señales también deben ser aisladas ya que comunican la PC con la interfaz de potencia y su conexión se encuentra también en la figura 4-7.

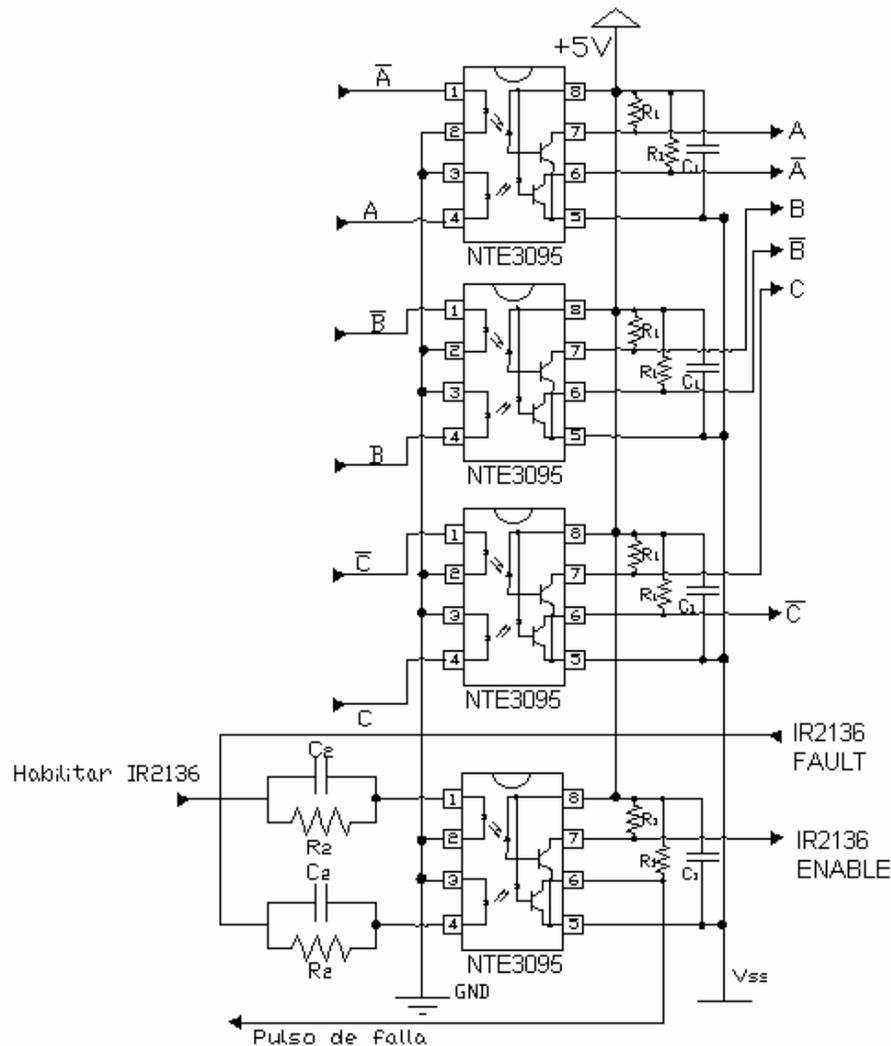


Fig. 4-7 Diseño de la etapa de aislamiento utilizando NTE3095 Optoacopladores

$R_1$  y  $R_2$  se utilizan como limitadoras de corriente la cual se calcula tomando en cuenta las especificaciones del NTE3095.

Como se mencionó anteriormente en el capítulo dos para el cálculo de las resistencias en la parte de inversión de las señales **PWM**, la caída de potencial del diodo es de 1.7V [45]

$$5V - 1.7V = 3.3V$$

$$V_{OUTmin} = 3.3V, I_{OUTmax} = 1.6mA$$

Si se aplica la ley de Ohm para encontrar el valor de la resistencia de salida del optoaislador se obtiene:

$$R_2 = \frac{V_{OUT}}{I_{OUT}} = \frac{3.3V}{1.6mA} = 2062.5\Omega \quad (4-1)$$

Partiendo de estos valores se realizaron pruebas con distintos valores de resistencias, lo cual entregó como resultado una resistencia igual a 1.5k $\Omega$ .

C<sub>2</sub> se utiliza como acoplamiento y el valor más adecuado de acuerdo a pruebas físicas en este caso es de 0.1 $\mu F$ .

#### 4.4 CIRCUITO INTEGRADO ACCIONADOR DE LAS COMPUERTAS DE LOS IGBTs

La mayoría de los circuitos integrados que accionan los dispositivos semiconductores de potencia utilizan un voltaje de operación para activar los mismos con las siguientes características: Amplitud de 10V a 15V, una resistencia pequeña de compuerta a la salida para una carga y descarga rápida de la capacitancia de entrada a los IGBTs y una salida flotante para control de los IGBTs superiores [17].

El control del accionamiento debe ser capaz además de utilizar diferentes configuraciones para controlarlo así como brindar pocas pérdidas internas a altas frecuencias de conmutación y tener la opción de desactivarse al presentarse una situación de riesgo para la interfaz de potencia.

El controlador que se utilizó en este diseño es el IR2136 de Internacional Rectifier<sup>®</sup> cuyas hojas de datos se encuentran en el apéndice E.

La figura 4-8 muestra la configuración del control del accionamiento de la máquina de inducción con todos los elementos que se requieren para el funcionamiento adecuado. Como se puede apreciar, el IR2136 consta de seis salidas de control las cuales reciben las entradas del generador de señales **PWM** en donde las partes bajas son negadas de las partes altas.

Además de lo anterior, el IR2136 cuenta con una entrada ITRIP que regularmente obtiene su señal de un sensor de corriente que se compara con una referencia de 0.5 V y que automáticamente inhibe la generación de las señales de salida cuando se le aplica un voltaje mayor a la referencia.

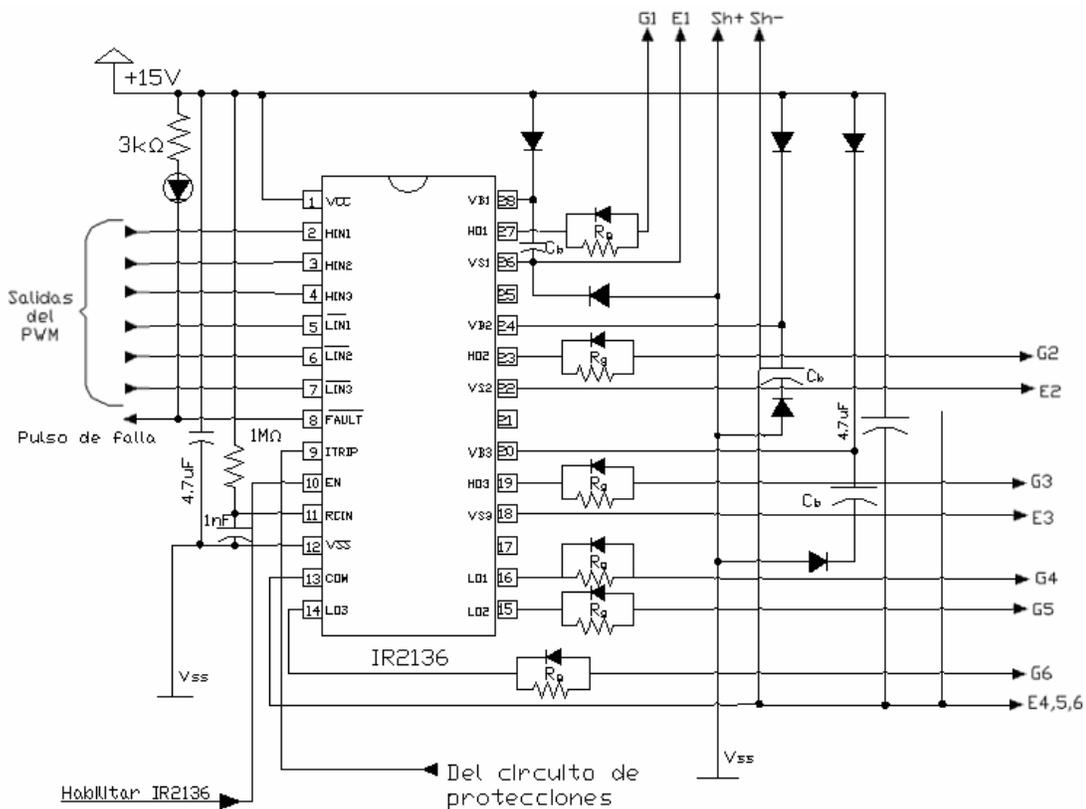


Fig. 4-8 Diseño del control del accionamiento utilizando el controlador IR2136.

Una de las ventajas que tiene este controlador respecto a otros es que cuenta con una entrada RCIN la cual sirve como reinicio de la señal de falla y además las señales de salida cuentan con un tiempo muerto muy pequeño.

Como muchos dispositivos se tiene también una señal de habilitación la cual debe ser alimentada con un voltaje de +5V a diferencia del voltaje de alimentación el cual debe ser igual a +15V.

#### 4.4.1 Entradas y Salidas de señales de protecciones y señalización de fallas.

RCIN: Debido a que el tiempo máximo de recuperación de falla de este dispositivo es de 2ms, se establece un circuito RC cuyos valores son 2MΩ Y 1nF respectivamente para obtener una constante de tiempo igual a 2ms.

FAULT: La salida de falla siempre se encuentra con un valor igual a +V<sub>CC</sub> así que cuando ocurre una falla, la salida FAULT cambia su estado a bajo.

ITRIP internamente inhabilita el dispositivo al recibir una señal de entrada mayor a 0.5V. La duración de la inhabilitación se establece por medio de la constante de tiempo del circuito RCIN.

#### 4.4.2 Circuitos de Bootstrap y Desacople.

La diferencia de potencial entre las terminales  $V_b$  y  $V_s$  es la que suministra la energía necesaria para la parte alta de cada rama del módulo de potencia. A este voltaje se le conoce como  $V_{bs}$  y es el voltaje flotante del controlador. Existen distintas formas de generar el voltaje  $V_{bs}$  y la más común además de simple y barata es conectar un suministro de voltaje a través de un circuito llamado *circuito de bootstrap* que se forma por la combinación de un diodo y un capacitor como se muestra en la figura 4-9 [18].

La operación del circuito de bootstrap es la siguiente. Cuando  $V_s$  es conectado a  $V_{ss}$ , el capacitor de bootstrap se carga a través del diodo de bootstrap desde la alimentación del controlador IR2136 (+15V) así alimentando a  $V_{bs}$  [18,31].

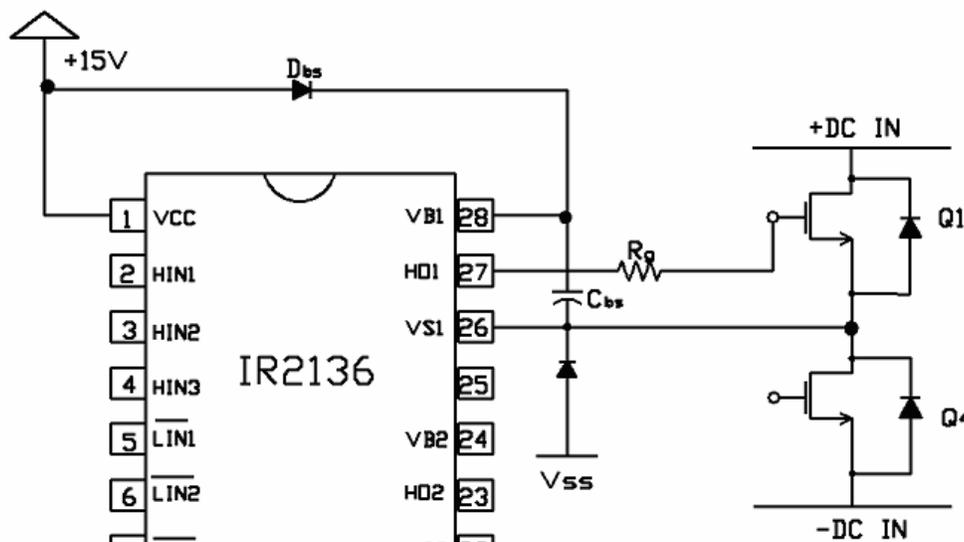


Fig. 4-9 Circuito de Bootstrap

#### Cálculo del capacitor de bootstrap

Existen cinco factores que influyen en el cálculo del capacitor  $V_{bs}$ . Éstos son:

1. La carga requerida para activar los IGBTs.
2. Corriente quieta para la circuitería del lado alto -  $I_{qbs}$ .
3. Corrientes dentro del cambio de nivel del controlador.
4. Corriente de fuga de ida a la entrada de los IGBTs
5. Corriente de fuga del capacitor de bootstrap -  $I_{cbs(leak)}$

La carga mínima que necesita ser suministrada por el capacitor de bootstrap se puede calcular de la siguiente manera [18,31]:

$$Q_{bs} = 2Q_g + \frac{I_{qbs(max)}}{f_s} + Q_{ls} + \frac{I_{Cbs(leak)}}{f_s} \quad (4-3)$$

Donde:

- $Q_{bs}$  = Carga de compuerta del IGBT de la parte alta
- $Q_g$  = Carga total de compuerta del IGBT
- $I_{Cbs(leak)}$  = Corriente de fuga del capacitor de bootstrap
- $Q_{ls}$  = Carga de cambio de nivel requerida por ciclo
- $f_s$  = Frecuencia de conmutación
- $I_{qbs}$  = Corriente quieta de la circuitería de lado alto.

El capacitor de bootstrap debe ser capaz de suministrar esta carga y retener el voltaje completo, de otra manera habrá un rizo significativo en el voltaje  $V_{bs}$  el cual puede caer por debajo del límite del controlador y hacer que dejen de funcionar las salidas de la parte alta. Por lo tanto, la carga en el capacitor  $C_{bs}$  debe ser por lo menos el doble del valor mencionado anteriormente. El valor mínimo del capacitor puede ser calculado de la siguiente ecuación [18]:

$$C \geq \frac{2 \left[ 2Q_g + \frac{I_{qbs(max)}}{f_s} + Q_{ls} + \frac{I_{Cbs(leak)}}{f_s} \right]}{V_{cc} - V_f - V_{LS} - V_{Min}} \quad (4-4)$$

Donde:

- $V_{cc}$  = Voltaje de alimentación de la red de bootstrap
- $V_f$  = Voltaje directo a través del diodo de bootstrap
- $V_{LS}$  = Voltaje a través del IGBT del lado bajo .
- $V_{Min}$  = Voltaje mínimo entre  $V_b$  y  $V_s$

Debido a que la corriente de fuga del capacitor de bootstrap puede ser despreciada si se utiliza un capacitor no electrolítico (cerámico o de tantalio)[17], se elimina de la ecuación quedando:

$$C \geq \frac{2 \left[ 2Q_g + \frac{I_{qbs(max)}}{f_s} + Q_{ls} \right]}{V_{cc} - V_f - V_{LS} - V_{Min}} \quad (4-5)$$

Los valores que se sustituyen en la ecuación 4-5 se obtienen de las hojas de datos y de notas de aplicación.

- $Q_g$  = 254nC (máx) [43]
- $Q_{bs}$  = 29nC (máx) [43]
- $Q_{ls}$  = 5nC[16]
- $f_s$  = 10 000 Hz

$$\begin{aligned}
 I_{qbs} &= 2.3\text{mA (máx)}[42] \\
 V_{cc} &= 15\text{V} \\
 V_f &= 1.5\text{V (máx) [44]} \\
 V_{LS} &= 2\text{V} \cdot [43]\text{Fig 3} \\
 V_{Min} &= 0\text{V (mín)}
 \end{aligned}$$

$$C \geq \frac{2 \left[ 2(254\text{nC}) + \frac{(2.3\text{mA})}{10\text{kHz}} + 5\text{nC} \right]}{15\text{V} - 1.5\text{V} - 2\text{V}} = 0.129217391304\mu\text{F}$$

Debido a la naturaleza de la operación del circuito de bootstrap un valor menor de este capacitor no es capaz de almacenar la carga suficiente del sistema y para minimizar el riesgo de sobrecarga y reducir el rizado en el voltaje  $V_{bs}$ , el valor obtenido de la ecuación anterior debe ser multiplicado por un factor de 15.[18]

$$C_{bs} = 15 \cdot C = 15(0.129217391304\mu\text{F}) = 1.93826\mu\text{F} \approx 2\mu\text{F}$$

### Selección del diodo de bootstrap

El diodo de bootstrap ( $D_{bs}$ ) debe ser un dispositivo de recuperación rápida para minimizar la cantidad de carga retroalimentada por el capacitor de bootstrap a la alimentación  $V_{cc}$ . La corriente que debe soportar el diodo de bootstrap es el producto de la carga calculada en la ecuación (4-3) y la frecuencia de conmutación.[18]

$$I_F = Q_{bs} \cdot f_s \quad (4-6)$$

Sustituyendo los valores reales en la ecuación (4-6) tenemos que:

$$I_F = (7.4300e - 007)(10000) = 7.4\text{mA}$$

Por las características y facilidad de compra se decidió utilizar el diodo NTE575 de recuperación rápida el cual soporta una corriente máxima promedio de 1A y además cuenta con un tiempo de recuperación máximo de 70ns.

### Capacitores de desacople.

Se conectaron dos capacitores de desacople de aproximadamente 10 veces el valor del capacitor de bootstrap de  $V_{cc}$  a  $V_{ss}$  y de  $V_{cc}$  a COM para proveer una corriente de carga adecuada para el capacitor de bootstrap y para minimizar los transitorios de voltaje en la alimentación  $V_{cc}$  resultantes de esas corrientes [16].

## 4.5 MÓDULO DE POTENCIA

El accionamiento de la máquina de inducción se compone de dispositivos que puedan ser capaces de ser controlados sin importar el tipo de control y la configuración de la modulación de ancho de pulsos que se desean utilizar.

En este caso se utilizan IGBTs debido a que poseen las características de conmutación de salida y las características de conducción de los transistores bipolares pero son controlados por voltaje como los MOSFETs, además en la práctica son comúnmente utilizados para control de motores con una frecuencia menor a 20kHz lo cual satisface las necesidades del presente trabajo [1].

El módulo que se utiliza para el accionamiento del motor de inducción es el EMP25P12B de Internacional Rectifier mostrado en la figura 4-10.

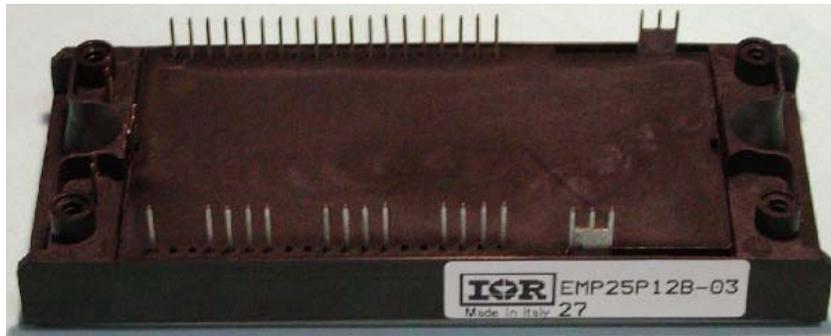


Fig. 4-10 Módulo integrado de potencia EMP25P12B.

El EMP25P12B contiene seis IGBTs con sus respectivos diodos en configuración inversa estándar. Gracias a su diseño, estos dispositivos no necesitan voltaje negativo de entrada para su apagado completo de tal forma que el efecto tail se reduce significativamente además de que cuenta con tres resistencias sensoras en la salida de cada fase lo cual es muy útil para monitorear la corriente que atraviesa cada rama [43].

El principal requerimiento para el diseño de los circuitos que acompañan al funcionamiento de este módulo de potencia es el nivel de potencia de entrada de los IGBTs. Durante la conmutación, los IGBTs toman su potencia de la alimentación de entrada del bus de CD. La cantidad de la potencia utilizada se encuentra en función de la frecuencia de operación y de los voltajes de encendido y apagado [31].

El diseño de los valores de la resistencia de compuerta se realizó verificando el acoplamiento de los tiempos del controlador del accionamiento (IR2136) y de los valores típicos de los tiempos de encendido y apagado del accionamiento EMP25P12B como se muestra en la gráfica de la figura 4-11 proporcionada por el fabricante.

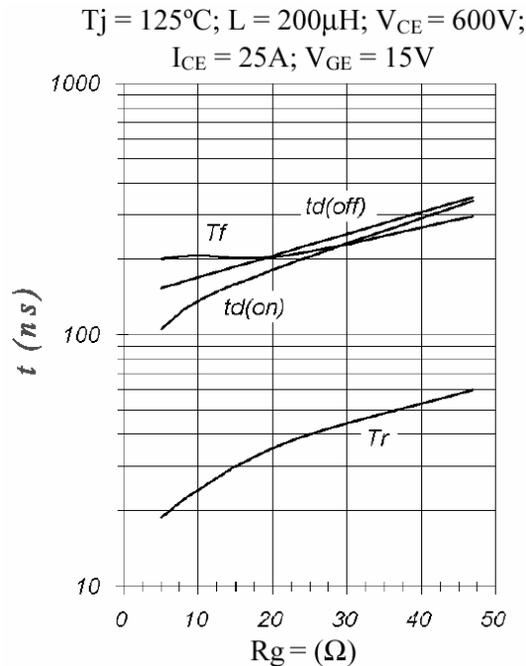


Fig. 4-11 Tiempos de conmutación típicos vs.  $R_g$ .

Donde  $R_g$  es la resistencia de compuerta,  $T_f$  el tiempo de caída,  $T_r$  el tiempo de subida,  $t_{d(off)}$  el tiempo de retardo de apagado y  $t_{d(on)}$  el tiempo de retardo de encendido.

Dado que :

$$t_{on} = t_{d(on)} + T_r \quad (4-6)$$

$$t_{off} = t_{d(off)} + T_f \quad (4-7)$$

Se establece una  $R_g=22 \Omega$  para:

$$t_{on} = 170\text{ns} + 35\text{ns} = 205\text{ns} \quad (4-8)$$

$$t_{off} = 200\text{ns} + 200\text{ns} = 400\text{ns} \quad (4-9)$$

Haciendo un análisis comparativo de los tiempos de retardo y tiempos muertos de ambos módulos (IR2136 y EMP25P12B) se puede observar que el tiempo de encendido requerido de los IGBTs es lo suficientemente pequeño como para no ocasionar traslapes con el encendido del siguiente IGBT pero el tiempo de apagado de ellos es relativamente grande por lo que fue necesario colocar un diodo de recuperación ultrarrápida a 70ns para reducir el tiempo de descarga y así asegurar el funcionamiento adecuado sin ocasionar cortocircuitos debido a traslape de tiempos

de encendido. Además la red compuesta por ese diodo es muy útil para reducir el pico de corriente durante el tiempo de recuperación inversa [16].

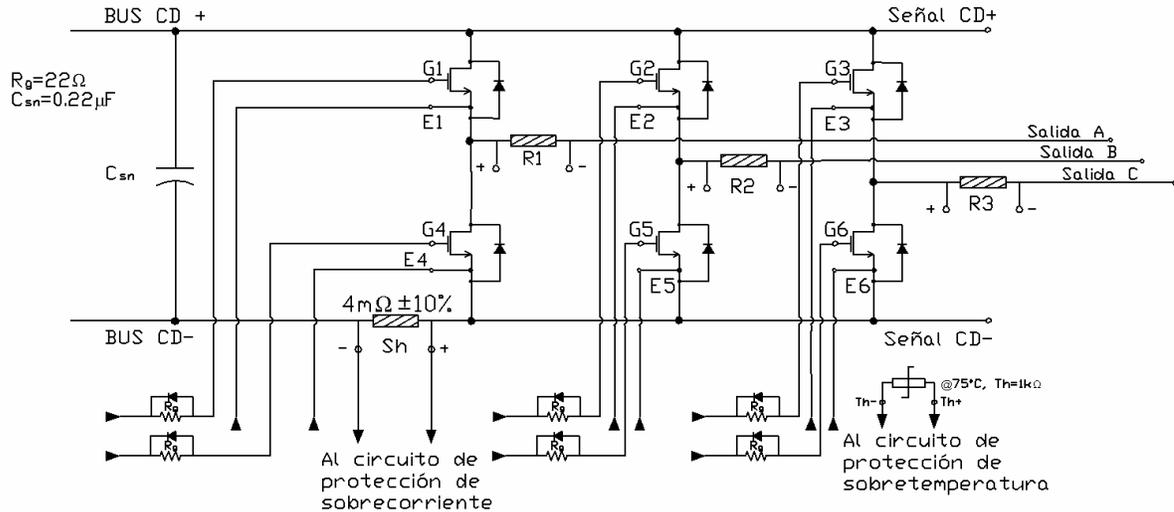


Fig. 4-12 Diagrama eléctrico del accionamiento de la máquina de inducción.

En la figura 4-12 se tienen las conexiones necesarias para el buen funcionamiento del accionamiento EMP25P12B, las entradas no especificadas provienen del control del accionamiento y las salidas no especificadas van hacia los circuitos de protección de sobrecorriente.

## 4.6 CIRCUITOS DE PROTECCION

Como en cualquier sistema eléctrico se deben tomar en cuenta circunstancias de falla que se puedan presentar y es por eso que se hace énfasis en realizar circuitos que protejan al accionamiento de un incremento brusco de corriente, temperatura o voltaje.

### 4.5.1 Protecciones de sobrecorriente.

Para el circuito de protección de sobrecorriente se utilizó la resistencia shunt provista por el módulo de IGBTs EMP25P12B, la cual tiene un valor de  $4m\Omega$ . Dado que el voltaje de umbral para que la terminal de entrada de falla ITRIP del IR2136 se active, es de  $370mV$  [E.7], se diseñó un arreglo de resistencias y amplificadores operacionales que generan ese voltaje cuando una corriente determinada pase por ella.

Para realizar lo anterior fue necesaria la colocación de la configuración básica del amplificador de instrumentación a partir de amplificadores operacionales mostrada en la figura 4-13 para retirar el ruido ya que se requiere de un voltaje de

orden de milivolts y el ruido debido al medio ambiente es de aproximadamente 10mV lo cual puede afectar los resultados deseados.

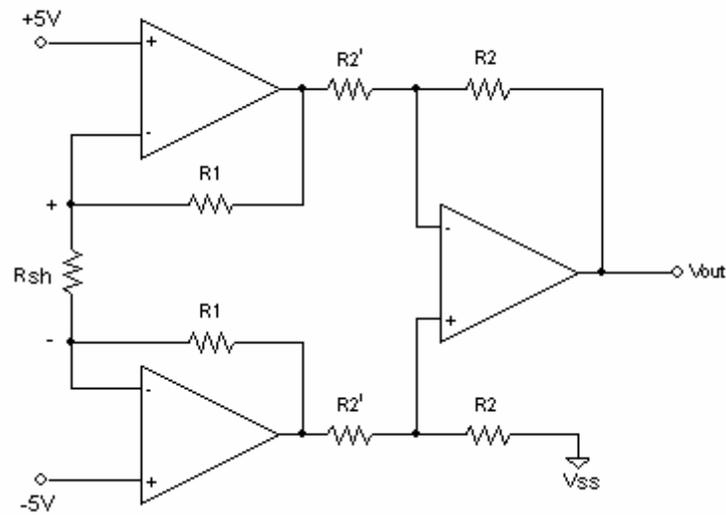


Fig. 4-13 Diseño del circuito de protección de sobrecorriente.

La ganancia de los amplificadores operacionales depende de los valores de las resistencias, principalmente de la resistencia shunt, pero debido a que ésta se encuentra fija, la ganancia depende de la resistencia  $R_1$ ,  $R_2$  y  $R_2'$ .

La ganancia de esta configuración se define como [6]:

$$V_{out} = (V_2 - V_1) \left( 1 + \frac{2R_1}{R_{sh}} \right) \quad (4-10)$$

Como se puede observar en la Figura 4-13, la última parte del arreglo de amplificadores operacionales en configuración como amplificador de instrumentación, equivale a la configuración típica de un amplificador diferencial cuya ganancia está dada por [6]:

$$V_{out} = (V_2 - V_1) \left( \frac{R_2}{R_2'} \right) \quad (4-11)$$

Por lo tanto, si el valor de  $R_2$  y  $R_2'$  es el mismo, su valor no influye en la ganancia total y el valor del voltaje de salida depende únicamente de  $R_1$  como lo señala la ecuación 4-10 [6].

#### 4.5.2 Protecciones de sobrevoltaje.

Cuando un dispositivo de potencia es apagado o encendido abruptamente, la energía almacenada en las inductancias parásitas se disipa causando así un sobrevoltaje a través del dispositivo de conmutación lo cual puede dañarlo [40].

Una forma fácil y rápida de disminuir este sobretiro de voltaje inicial es colocando una Resistencia de compuerta muy grande pero esto ocasionaría pérdidas en el sistema ya que se presentan oscilaciones de voltaje que aunque son mínimas se pueden reducir implementando una red de snubber que ofrece protección optimizada en contra de los voltajes transitorios durante el encendido y apagado de los dispositivos de conmutación [38,14].

La función básica de una red de snubber es absorber energía de las reactancias en el circuito de potencia. En este caso se requiere absorber el excedente de voltaje pero debido a la dualidad de la operación de las redes de snubber en algunos casos puede resultar contraproducente ya que al controlar el transitorio de voltaje al encendido se crea un pulso de corriente en el apagado de los dispositivos de conmutación debido a la alta impedancia a la entrada de los mismos ocasionada por la inductancia de dispersión [38,14].

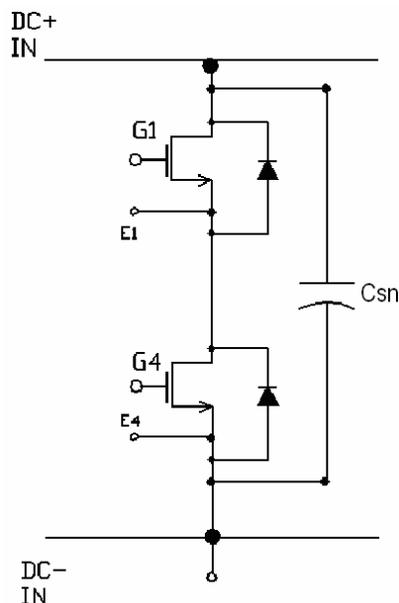


Fig. 4-14 Capacitor de desacople conectado en el bus de CD del Módulo de Potencia.

En la práctica se ha comprobado que cuando se maneja una cantidad de corriente menor a 100A no es necesario la colocación de una red RC o RCD. En lugar de esto se utiliza normalmente un capacitor que realiza la función de la red de snubber al cual se le llama capacitor de desacople [8]. De esta manera un capacitor colocado en paralelo con otros elementos del circuito controlará el voltaje a través de dichos elementos [38]. Ver figura 4-14.

El valor de la capacitancia necesaria para una aplicación de desacople depende de las inductancias parásitas, máxima corriente de conmutación, voltaje pico permisible y voltaje del bus de CD. La capacitancia de Snubber necesariamente puede ser aproximada de la siguiente manera [38,14]:

$$C_{sn} = L_s \cdot I_o^2 / (V_{pk} - V_{CC})^2 \quad (4-12)$$

La dificultad en aplicar esta fórmula radica en que la inductancia del bus de CD es regularmente difícil de determinar aunque existen métodos complejos que llevan a obtener un resultado. Por otro lado se ha observado en la práctica que una buena aproximación a esta fórmula es utilizar 1 $\mu$ F por cada 100A de IGBT si la inductancia no es posible de determinar directamente [37].

Por lo tanto, debido a que la corriente máxima que puede soportar el módulo de potencia en cada rama es de 25A, se utilizará un capacitor de desacople de 0.25 $\mu$ F

#### 4.6.3 Protecciones de sobretemperatura.

Además de las protecciones establecidas anteriormente, el Módulo de IGBTs cuenta con una resistencia térmica cuyo valor se modifica de una manera no lineal pero directamente proporcional a la temperatura de la placa de base y cuyo comportamiento se muestra en la figura 4-15.

El diseño de la protección de sobretemperatura se realiza de acuerdo al límite establecido por el diseñador. En este caso, se estableció arbitrariamente que si la temperatura de la placa de base del módulo de IGBTs alcanza los 75°C, la protección envía un pulso que acciona el ITRIP del IC IR2136. De esta manera suspendiendo el envío de las señales de control.

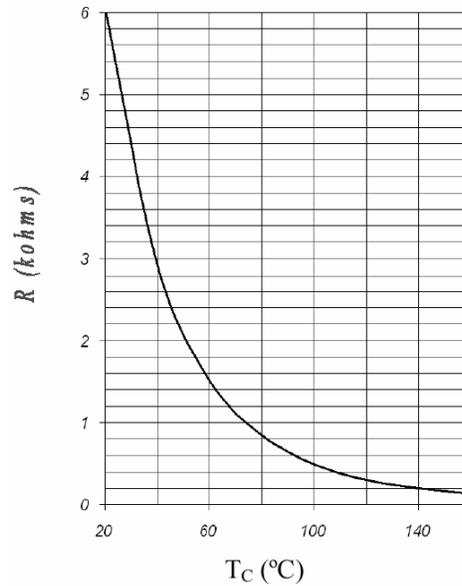


Fig. 4-15 Valor de la termoresistencia sensora vs. Voltaje de la base.

En base a la figura 4-15 tomada de las hojas de datos del módulo de IGBTs (EMP25P12B), se observa que la termoresistencia tiene un valor igual a  $1\text{k}\Omega$  cuando la temperatura de la placa de base es  $75^{\circ}\text{C}$  por lo que se diseña el circuito en base a lo anterior.

El diseño del circuito de protección de sobretemperatura se realiza con un divisor de voltaje el cual se muestra en la figura 4-16 que dará un voltaje igual a  $0.5\text{V}$  cuando la termoresistencia alcance el valor de  $R_{th} = 1\text{k}\Omega$ . Dicho voltaje es el necesario para activar la terminal ITRIP, establecido en las hojas de datos del accionamiento IR2136.

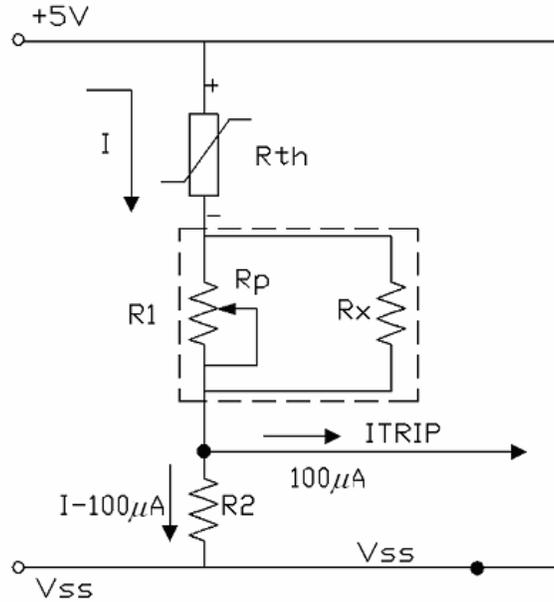


Fig. 4-16 Diseño propuesto de la protección de sobretemperatura.

$R_2$  se utiliza como referencia para obtener el voltaje de 0.5V con respecto a  $V_{ss}$ . Debido a que la corriente máxima de entrada al ITRIP establecida en las hojas de datos del IR2136 es de  $100\mu A$  cuando se encuentra activado, se toma en cuenta este dato para la realización de los cálculos en los que se obtienen las demás resistencias.

Se propone un valor de  $R_2$  igual a  $330\Omega$  y en base a este valor se realizan los cálculos necesarios.

$R_p$  y  $R_x$  son utilizadas para el divisor de voltaje y utilizando las leyes de Kirchoff y Ohm se establecen la siguientes ecuaciones a partir del circuito equivalente de la figura 4-16 [6].

$$V_{R_{th}} + V_{R_1} + V_{R_2} = 5V \quad (4-13)$$

$$V_{R_{th}} = R_{th} I \quad (4-14)$$

$$V_{R_1} = R_1 I \quad (4-15)$$

$$V_{R_2} = R_2 (I - 100\mu A) \quad (4-16)$$

Se sabe que:  $V_{R_2} = 0.5V$  y  $R_2 = 330\Omega$ , por lo tanto, de la ecuación 4-14 se obtiene  $I$ .



$$I = \frac{0.5}{330} + 100\mu A = 1.6mA$$

Sustituyendo las ecuaciones 4-14 y 4-15 y el valor de  $V_{R_2}$  en 4-13 se tiene:

$$(1k\Omega)(1.6mA) + R_1(1.6mA) + 0.5 = 5V$$

Por la fórmula de dos resistencias en paralelo se sabe que:  $R_1 = \frac{1}{\frac{1}{R_x} + \frac{1}{R_p}}$  lo

cual se sustituye en la ecuación anterior. Para obtener el valor de la resistencia que representa al potenciómetro  $R_p$ .

Haciendo uso de la ley de Ohm, la ecuación 4-14 queda de la siguiente manera:

$$\begin{aligned} R_{th} &= 1k\Omega @ 75^\circ C \\ R_2 &= 330\Omega \\ R_p &= 10k\Omega \text{ fijo a } 8k\Omega \\ R_x &= 39k\Omega \end{aligned}$$

## 4.7 ALIMENTACIÓN DE CD DEL SISTEMA

Por último se presenta la fuente de voltaje de CD que de acuerdo a las características del motor, se requiere un voltaje rectificado de 320 Volts el cual puede ser obtenido de una alimentación trifásica de CA. Si se realiza una rectificación adecuada de las líneas, es decir, con un rizo muy pequeño, éste se puede despreciar ya que proporcionalmente es mínimo.

El diseño de la fuente trifásica de voltaje es importante debido a que se utilizan voltajes elevados en comparación con las etapas de control y aislamiento por lo que se deben tomar las medidas necesarias para evitar situaciones que pongan en riesgo al usuario.

Para la realización de la alimentación del sistema se utilizó un rectificador trifásico de uso común en aplicaciones de alta energía como el que se muestra en la figura 4-17.

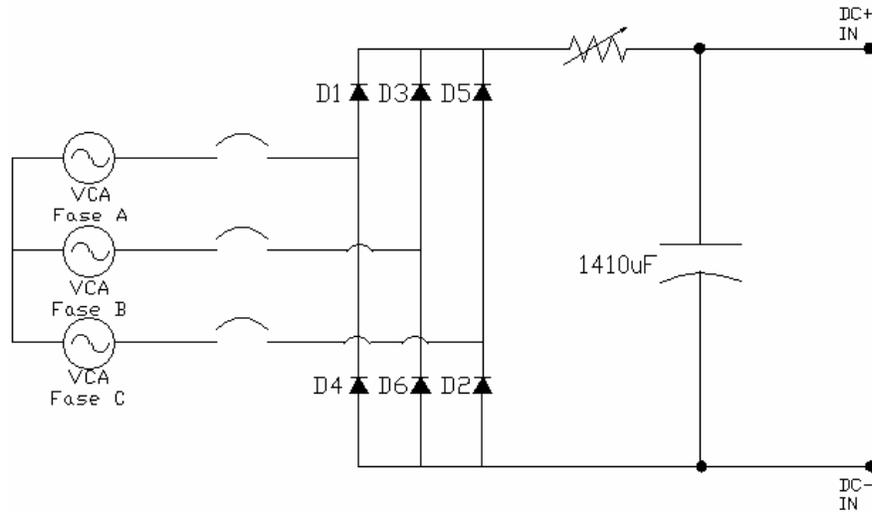


Fig. 4-17 Diagrama eléctrico de la alimentación trifásica.

Este rectificador es de onda completa y genera componentes ondulatorias de seis pulsos en el voltaje de salida. Los diodos están numerados en orden de secuencia de conducción, cada uno de ellos conduce durante  $120^\circ$ . La secuencia de la conducción de los diodos es 12, 23, 34, 45, 56 y 61. El par de diodos conectados entre el par de líneas de alimentación que tengan la diferencia de potencial más alta serán los que conduzcan. En una fuente conectada en estrella trifásica como en este caso, el voltaje de línea a línea es  $\sqrt{\frac{3}{2}}$  veces el voltaje de fase [34].

El voltaje promedio de salida se encuentra a partir de:

$$V_{do} = \frac{2}{2\pi/6} \int_0^{\pi/6} \sqrt{2} V_{LL} \cos \omega t d(\omega t) = \frac{3\sqrt{2}}{\pi} V_{LL} = 1.35V_{LL} \quad (4-17)$$

donde  $V_{LL}$  es el voltaje pico de línea a línea y el voltaje rms de salida es

$$V_{rms} = \sqrt{\frac{2}{2\pi/6} \int_0^{\pi/6} 3V_m^2 \cos^2 \omega t d(\omega t)} = \sqrt{\frac{3}{2} + \frac{9\sqrt{3}}{4\pi}} V_m = 1.6554V_m \quad (4-18)$$

o  $V_{rms} = 1.3516V_{LL}$

Por lo tanto, si se tienen voltajes de fase de 181V, los voltajes promedio y de salida de la fuente requerida son 299.374V y 299.6274V respectivamente.

De esta manera se construyó la fuente necesaria utilizando los módulos SL32 OR530 y MDS303800V de Santry. Además de lo calculado en las ecuaciones 4-11 y 4-12, se colocó un filtro capacitivo para hacer aún menor el rizo de la rectificación.



Considerando la corriente descrita por las características de la máquina de inducción propuesta,  $R_L$  tendría un valor de:

$$R_L = \frac{300V}{8A} = 37.5\Omega \quad (4-13)$$

La aproximación de un voltaje constante de CD  $v_d(t)=V_d$  puede lograrse si la capacitancia conectada en paralelo con la fuente es grande. Esto quiere decir que si la carga fuese reemplazada por una resistencia equivalente en este caso  $R_L$ , la constante de tiempo  $C_d R_L$  es mucho mayor que el periodo correspondiente a la frecuencia de línea por lo tanto el rizo en  $v_d$  resulta muy pequeño [34].

En este caso, se determinó un arreglo de capacitores que brindan una constante de tiempo igual a:

$$\tau = C_d R_L = (1410\mu F)(37.5) = 0.052875 \quad (4-14)$$

El valor del capacitor se tomó en base a que el periodo correspondiente a la frecuencia de línea suministrada es igual a 1/60Hz igual a 0.01666 entonces el valor de la constante de tiempo de la fuente es de aproximadamente 3.17 veces más.

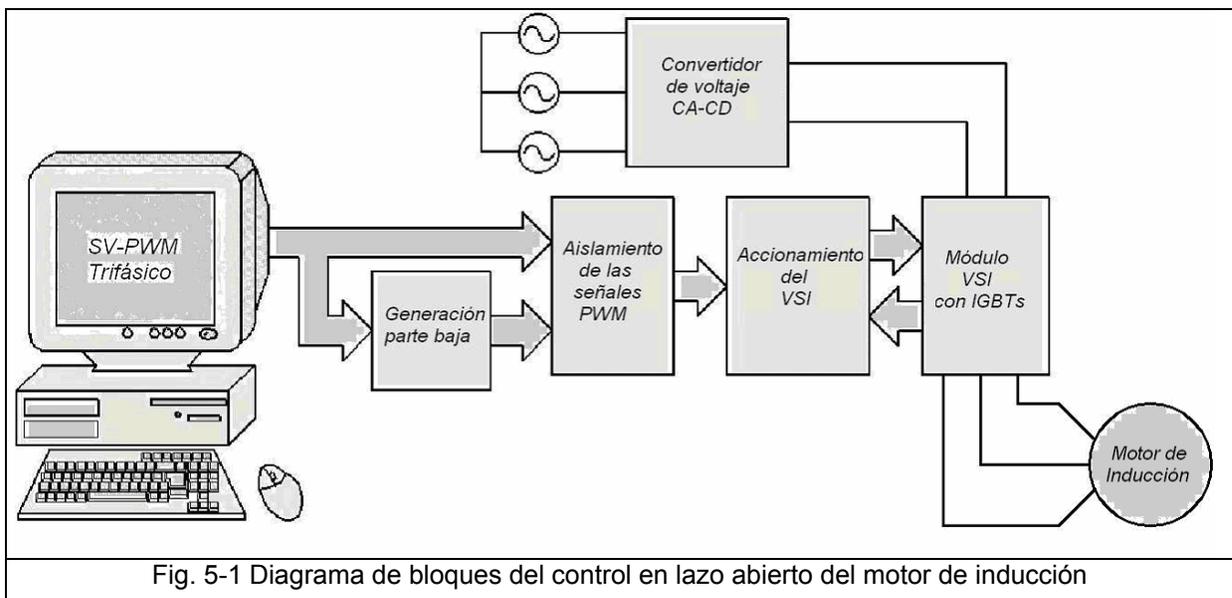
# CAPITULO 5

## ANÁLISIS DE RESULTADOS

### 5.1 INTRODUCCIÓN

En los capítulos anteriores se exponen las distintas etapas que conforman el control en lazo abierto del motor de inducción que se presenta en este trabajo de tesis (Ver figura 5-1). En primer lugar, en el capítulo dos se presentan los detalles teóricos de la técnica de modulación de ancho de pulso con vectores espaciales que se utilizó para el control del motor de inducción así como las gráficas que se obtienen a través de su simulación en MATLAB®-Simulink®. Posteriormente en el capítulo tres se realiza una breve descripción de la tarjeta de desarrollo que se utiliza para obtener las señales **SVM** en tiempo real así como su inversión vía hardware para generar las seis señales que accionan los IGBTs de cada rama del VSI. Finalmente en el capítulo cuatro se muestra el diseño de la Interfaz de Potencia requerida para relacionar la parte digital con el motor de inducción con todas sus etapas necesarias a partir de que se tienen las seis señales accionadoras del control.

El objetivo de este capítulo es presentar las lecturas de osciloscopio de las formas de onda más importantes del sistema, principalmente del comportamiento de las señales de control a lo largo de las distintas etapas y posteriormente de las señales de salida del motor de inducción.



### 5.3 SALIDA DE LA TARJETA DS1103 E INVERSIÓN

En la figura 5-2 se muestran las señales de control de los IGBTs de la parte superior de cada fase a la salida de la tarjeta DS1103 y como se puede apreciar, corresponde a un comportamiento típico de la modulación de ancho de pulso con vectores espaciales en el sector 1 como se muestra en la figura 2-9. Así mismo se puede observar en la lectura del osciloscopio una frecuencia de salida de 10kHz y una amplitud de las señales de 4.8 V lo cual es suficiente para introducir las señales a la interfaz de potencia.

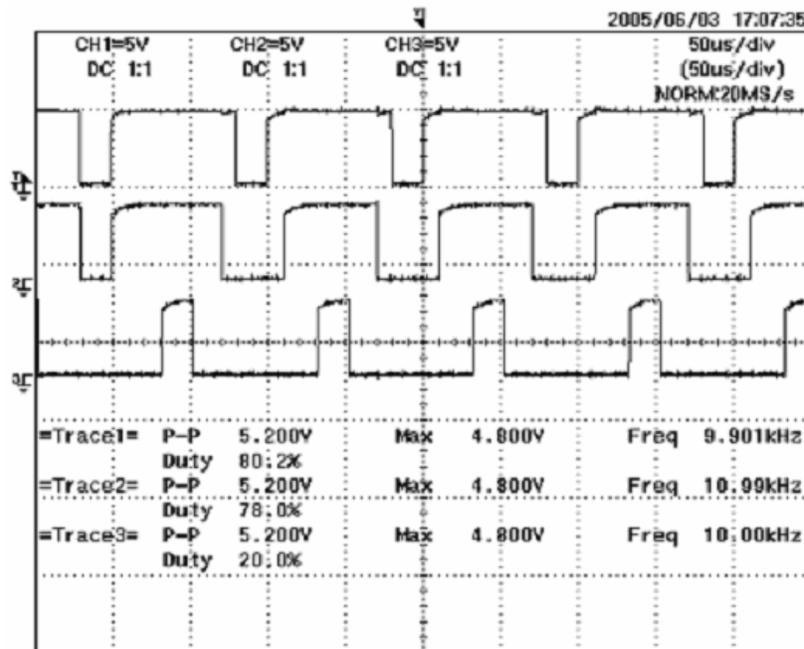


Fig. 5-2 Lecturas de osciloscopio del **SVM** trifásico a la salida de la tarjeta DS1103.

En la figura 5-3 se presenta la lectura de osciloscopio de la señal del control del IGBT superior de la fase A tal y como sale de la tarjeta DS1103 (canal 2) comparándola con la señal que sale del buffer (canal 3) y a simple vista se puede observar que existe una pequeña caída de voltaje de 0.4 volts pero la forma de onda no es afectada ya que el buffer es un dispositivo que únicamente aumenta la capacidad de corriente de la señal y debido a la alta impedancia de salida del dispositivo, se aprecia una forma de onda que se asemeja más a una señal cuadrada ideal.

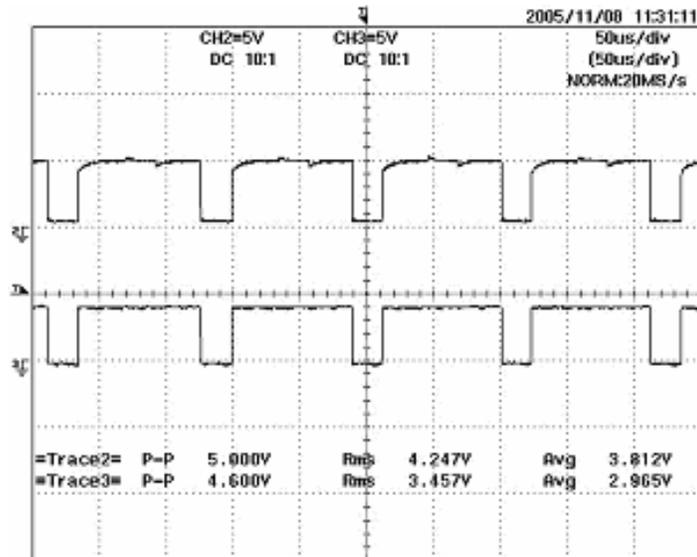


Fig. 5-3 Lectura de osciloscopio de la señal de control del dispositivo superior de la fase A. Antes del buffer (canal 2) y después del buffer (canal 3)

En la figura 5-4 se muestra la lectura de osciloscopio de las señales de control de los IGBTs de la fase A. Como se puede apreciar, en el canal tres se presenta la inversión de la señal mostrada en el canal dos lo cual ocurre para cada fase ya que como se explicó en el capítulo 4, las señales de control para los IGBTs de la misma rama deben ser complementarias.

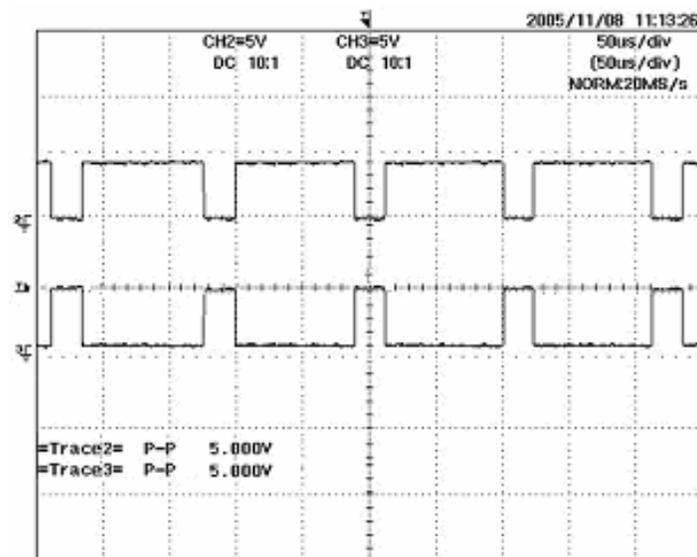


Fig 5-4 Señal de control de los IGBTs de la fase A. Canal 2: IGBT superior y canal 3: IGBT inferior.

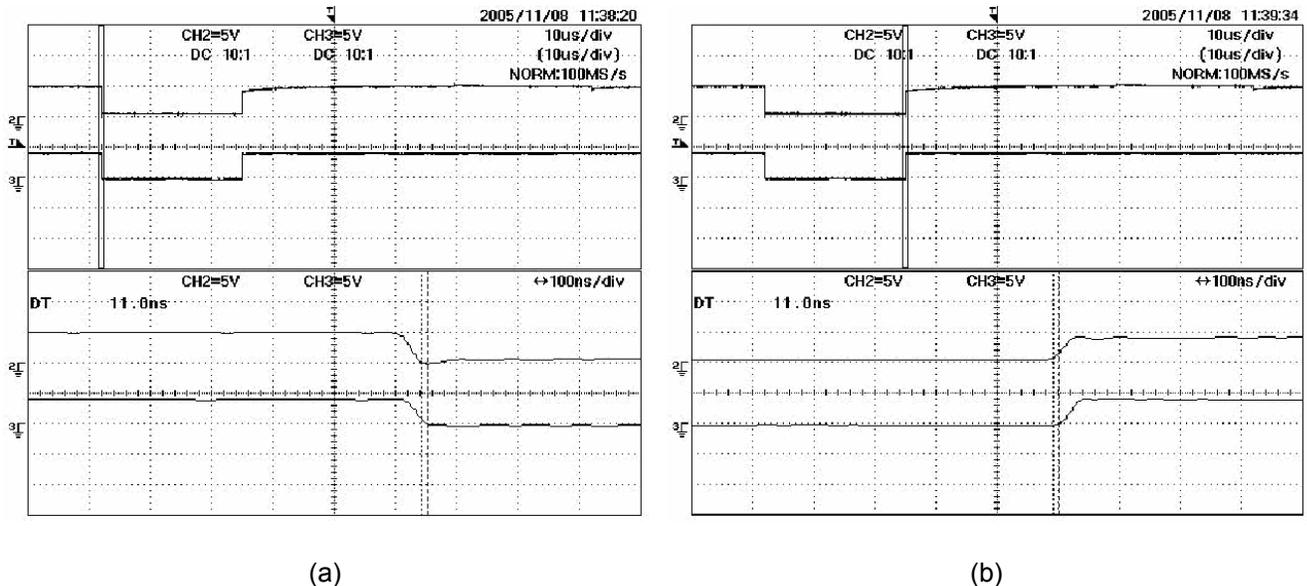


Fig. 5-5 Acercamiento a la señal de control del dispositivo superior de la fase A. Antes del buffer (canal 2) y después del buffer (canal 3) (a) Flanco de bajada (b) Flanco de subida

En la figura 5-5 se presenta un acercamiento de la comparación entre la señal que entra al buffer y la señal de salida y se aprecia que el tiempo muerto introducido por el mismo es de aproximadamente 11ns.

#### 5.4 SEÑALES DE CONTROL EN LA ETAPA DE AISLAMIENTO

Antes de introducir las señales a la etapa de aislamiento fue necesario realizar la inversión de las señales de control salientes de la tarjeta DS1103 como se mencionó anteriormente. Dichas señales son entonces introducidas a un circuito limitador de corriente mostrado en el capítulo cuatro donde se presenta una caída de voltaje aproximada de 3.5V debido a las resistencias necesarias para limitación de la corriente al valor deseado. Dado que los optoacopladores utilizados en la etapa de aislamiento de las señales realizan su función en base a una corriente de entrada, dicha caída de voltaje no interfiere en la salida correcta de las señales.

En la figura 5-6 se presenta la señal de control del IGBT superior de la fase A. Como se puede observar, la forma de onda es exactamente igual y el retraso en tiempo que introduce el optoacoplador es prácticamente cero lo cual se puede apreciar en la parte inferior de la figura donde se realiza un acercamiento de las señales.

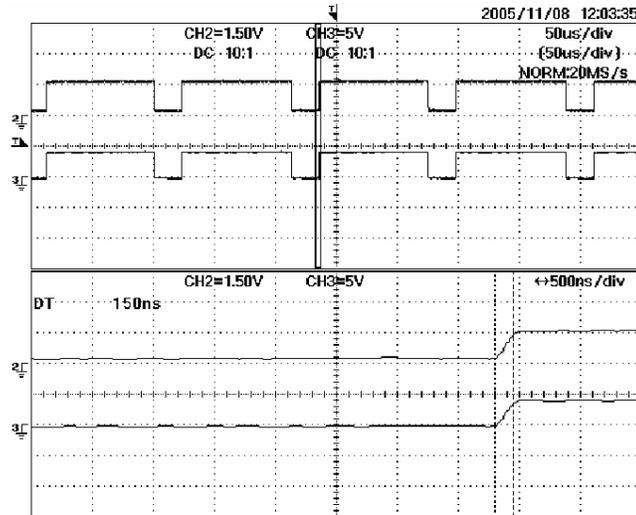


Fig. 5-6 Lecturas de osciloscopio de la señal de control del IGBT superior de la fase A a la entrada del optoacoplador (canal 2) y a la salida del mismo (canal 3)

Una vez más se presentan en la figura 5-7 las lecturas de osciloscopio donde se muestran las señales **SVM** ahora a la salida de la etapa de aislamiento. En la figura 5-7 (a) se observa la secuencia de conmutación de los IGBTs de la parte superior del **VS1** en el sector 1 y en la figura 5-7 (b) la secuencia de conmutación de los IGBTs de la parte inferior del **VS1** en el mismo sector donde la fase A está conectada al canal 1 del osciloscopio, la fase B al canal 2 y la fase C al canal 3.

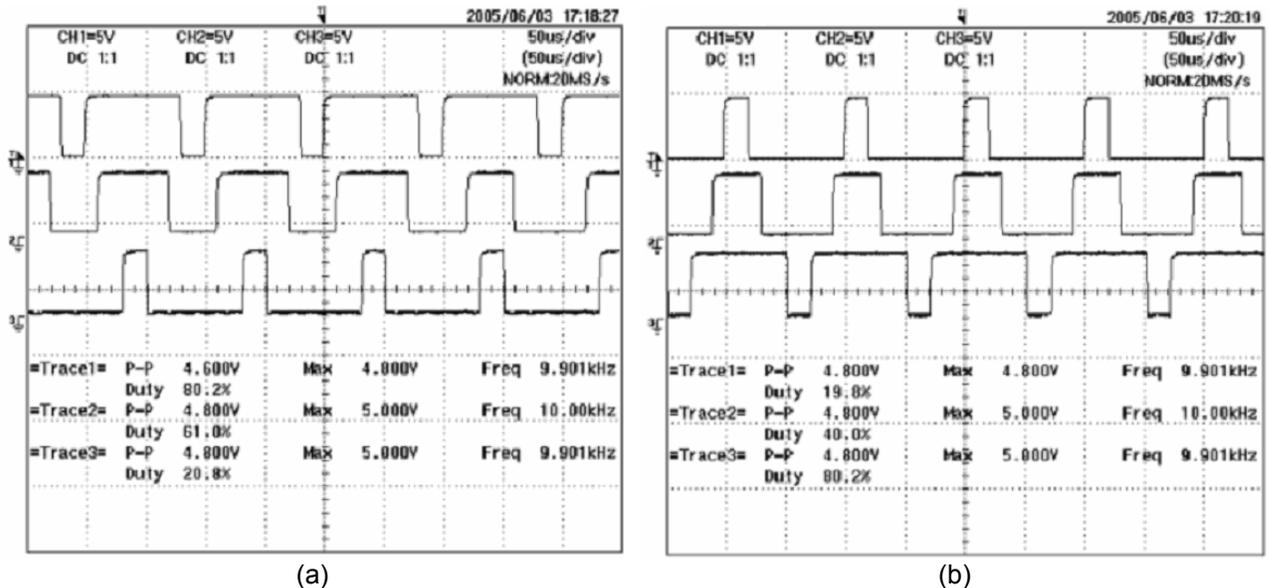


Fig. 5-7 Lecturas de osciloscopio del **SVM** a la salida de la etapa de aislamiento. (a) Secuencia de conmutación de los IGBTs de la parte alta y (b) parte baja en el sector 1

Se comprueba que la frecuencia del **PWM** es de 10kHz como se encuentra programado de acuerdo a la frecuencia de la portadora y el valor del voltaje de salida oscila entre los 4.8 y 5 Volts.

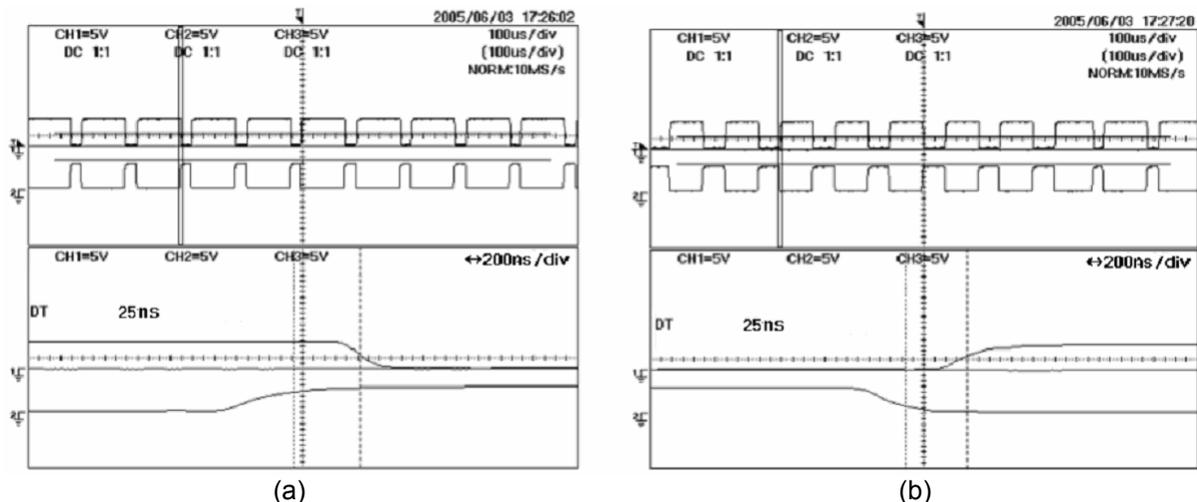


Fig. 5-8 Lecturas de osciloscopio de las señales de conmutación de los IGBTs de la fase A a la salida de la etapa de aislamiento. (a) Apagado IGBT superior (canal 1) y (b) Apagado IGBT inferior (canal 2).

Para concluir con las imágenes en la etapa de aislamiento se introduce la figura 5-8 que muestra las señales de control de una misma rama a la salida del osciloscopio. Se comprueba también la inversión de las señales con el mismo retraso a la entrada ya que la etapa de aislamiento introduce un retraso igual a cero y aún así, si hubiese algún tipo de retraso, las señales de entrada se retrasarían por igual.

## 5.5 SEÑALES DE CONTROL EN EL CONTROLADOR IR2136

La etapa de aislamiento entrega unas señales de salida con igual forma de onda que las señales de entrada a dicha etapa pero invertidas. El controlador IR2136 utilizado en la interfaz de potencia requiere que sus entradas sean invertidas por lo que no es necesario corregir la inversión del aislamiento.

En la figura 5-9 se presentan las señales **SVM** obtenidas a la salida del circuito controlador IR2136. Cada una de las señales representa el accionamiento del IGBT superior de cada fase. La fase A en el canal 1, fase B en el canal 2 y fase C en el canal 3.

La frecuencia de las señales se mantiene constante igual a 10kHz y el voltaje de las señales aumenta debido a que la alimentación del dispositivo IR2136 es igual a 15V por lo que el voltaje de entrada aumenta de acuerdo a las características del circuito integrado.

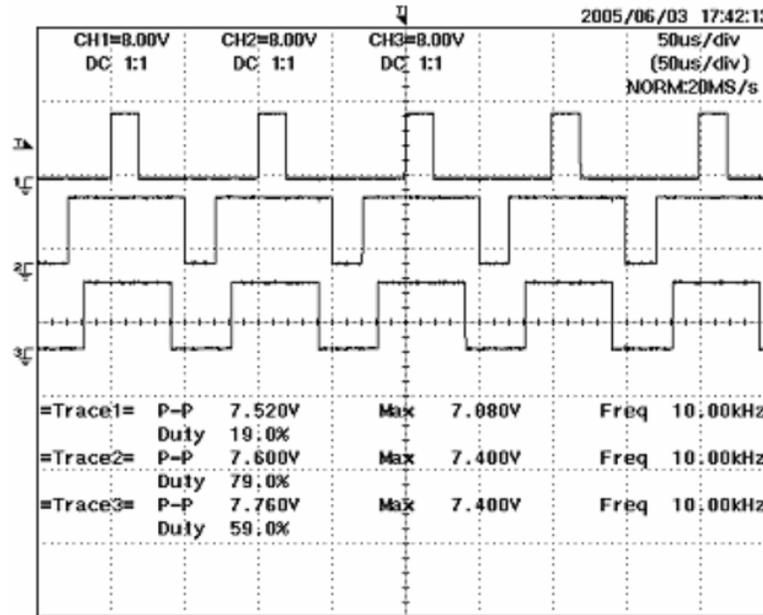
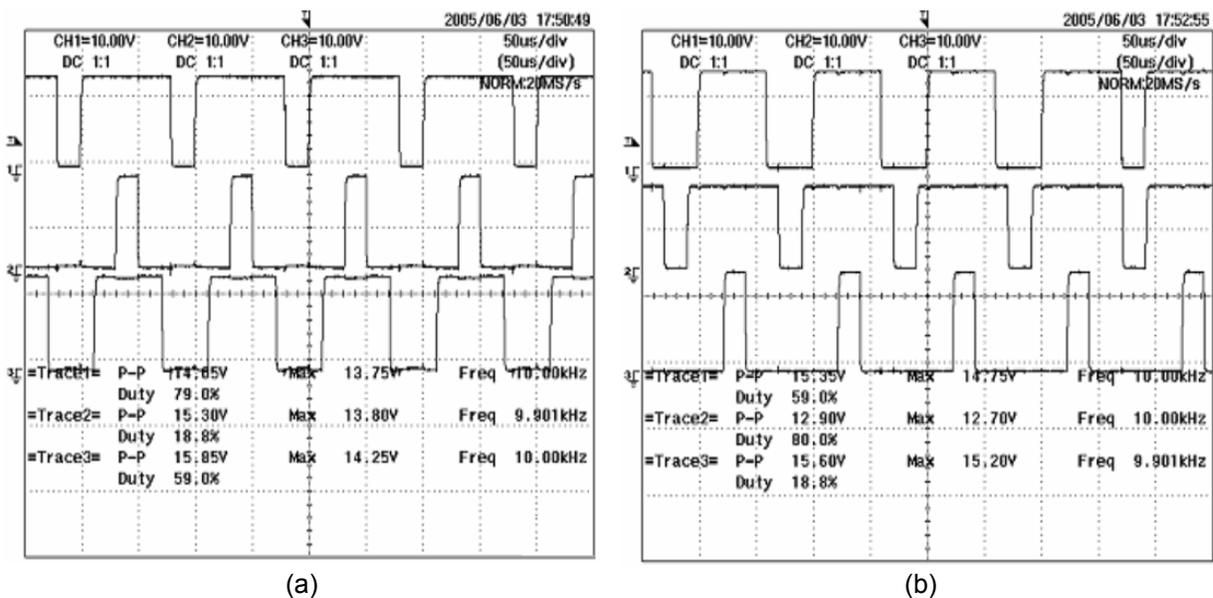


Fig. 5-9 Señales **SVM** bajas a la salida del controlador IR2136.

Debido a la referencia natural de las señales de la parte alta no se pueden apreciar sin tener conectado el **VSI** para ubicar su referencia como la parte media de cada rama de conmutación.

Una vez conectado el **VSI** con IGBTs, se pueden observar las seis señales de control de los IGBTs (tres para los IGBTs de la parte superior y tres para los IGBTs de la parte inferior).



(a)

(b)

Fig. 5-10 Señales de control a la salida del IR2136 conectado al VSI (a) Control de IGBTs parte alta (b) IGBTs parte baja

Las señales de entrada al circuito integrado IR2136 tienen una amplitud de 5V pero a la salida se obtienen señales con amplitud igual a  $15V \pm 10\%$  como se aprecia en la figura 5-10.

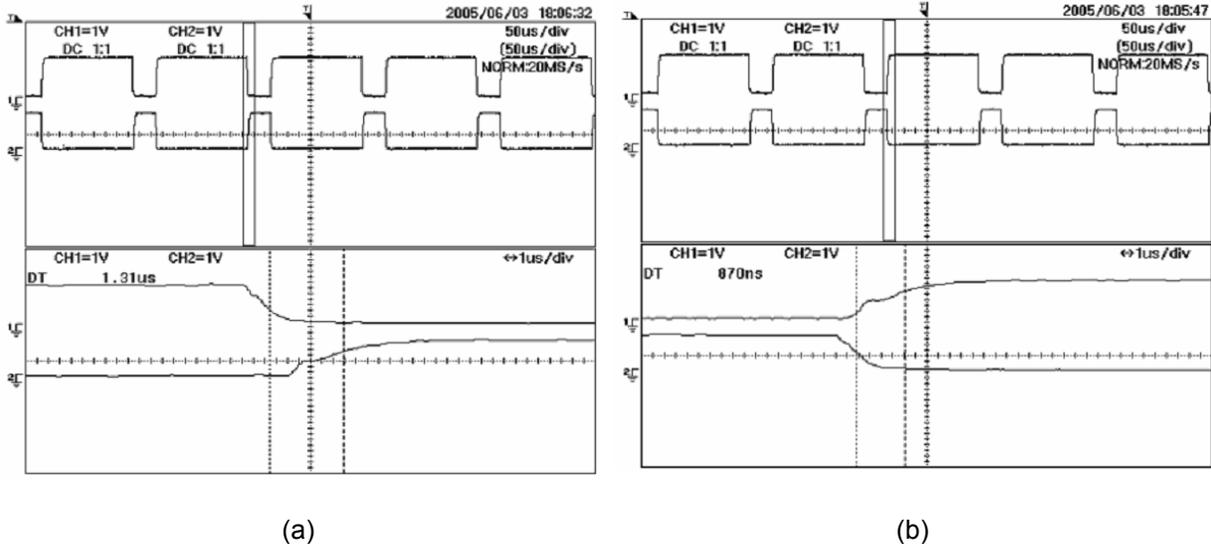


Fig. 5-11 Señales **SVM** en una fase a la salida del IR2136 conectado al VSI. (a) Apagado IGBT superior -Encendido IGBT inferior (b) Encendido IGBT superior- Apagado IGBT inferior.

Por último, en la figura 5-11 se muestran las señales de control en la fase A para los dos IGBTs que componen esa rama. En la fig. 5-11(a) se observa el comportamiento de las señales al apagar el IGBT superior y encender el IGBT inferior. Debido a que dichos cambios deben darse al mismo tiempo, se mide el tiempo muerto total colocando los cursores del osciloscopio entre el 50% de una señal y el 50% de la otra y se observa un tiempo de entre  $870ns$  y  $1.31\mu s$ , además se verifica que ambos IGBTs no se encuentran en conducción al mismo tiempo.

# CAPÍTULO 6

## CONCLUSIONES Y RECOMENDACIONES PARA TRABAJOS FUTUROS

El propósito de este capítulo es mostrar las conclusiones obtenidas a lo largo de la realización del presente trabajo así como en las pruebas realizadas al final del proceso mismo. Además se presentan las aportaciones de la tesis así como las recomendaciones para trabajos futuros.

### 5.1. CONCLUSIONES.

En esta tesis se ha presentado el diseño e implementación de un sistema de control de velocidad de un motor de inducción en lazo abierto utilizando la tarjeta de desarrollo DS1103 de dSPACE®. En base a los resultados y al desarrollo de la misma se concluye lo siguiente:

1. La interfaz de potencia presentada en este trabajo fue diseñada para un motor de inducción de 1.5HP y se puede utilizar para motores de inducción que requieran una potencia máxima igual a la de dicho motor. Los circuitos IR2136 y EMP25P12B de la interfaz de potencia cuentan con una capacidad 4 veces mayor a la empleada, por lo tanto para ser usada con un motor que requiera mayor potencia es necesario realizar los cálculos que sugieren las ecuaciones que se presentan en este trabajo en el capítulo cuatro.
2. El control de velocidad en lazo abierto implementado funciona adecuadamente cuando las variaciones de velocidad son pequeñas, es decir, iguales o menores a 10rpm. Para variaciones mayores, el sistema es sensible generando un ruido parecido al de un golpe provocado por el cambio de las señales enviadas a cada fase del motor ya que el cambio de voltaje y frecuencia es instantáneo.
3. El motor de inducción utilizado debe ser trabajado bajo la condición de V/Hz constante ya que de lo contrario éste se satura y por consecuencia sufre un sobrecalentamiento.
4. La programación de los objetos de la interfaz gráfica provista por el software de dSPACE® requiere la utilización del lenguaje de programación Python cuyo compilador se encuentra en dicho software.

5. La utilización del SVM muestreado de forma natural permite variar la frecuencia y voltaje de acuerdo a ecuaciones relativamente sencillas sin necesidad de calcular los tiempos de encendido y apagado de los interruptores del VSI.
6. La inversión de las señales SVM para el control de los IGBTs inferiores de cada rama se realiza por hardware debido a que entre cada terminal de salida del los puertos de entradas y salidas genéricos de la tarjeta DS1103 existe un tiempo de retraso de aproximadamente 725ns lo cual provocaría un cortocircuito en cada rama del VSI.

## 5.2. APORTACIONES DE LA TESIS.

Las aportaciones que presenta este trabajo de tesis son las siguientes:

- Desarrollo de una interfaz de potencia confiable y segura la cual permitirá implementar diferentes tipos de algoritmos de control.
- Manejo de señales de entrada y salida a la PC para un control y monitoreo más directo por medio de la interfaz gráfica de dSPACE®.
- Utilización de la tarjeta DS1103 de dSPACE® en la implementación del control del motor de inducción, con lo que se reduce el tiempo de programación y por lo tanto se disminuye el tiempo de puesta a punto de un prototipo.

## 5.3. RECOMENDACIONES PARA TRABAJOS FUTUROS.

- Implementar un frenado dinámico
- Agregar las correspondientes redes de Snubber a cada una de las tres ramas del módulo de potencia si se desea trabajar con motores más grandes que demanden mayor corriente y voltaje.
- Conectar sensores de corriente en la máquina de inducción para obtener retroalimentación que permita probar algoritmos de control en lazo cerrado.



# REFERENCIAS

- [1] Blake C.; Bull, C., "IGBT or MOSFET: Choose Wisely", International Rectifier Corporation
- [2] Bonnet, A.; Alukaiday, T.; Luk, P. C. K., "A High Performance Space Vector Motor Drive Controller", DSP Chips in Real Time Measurement and Control (Digest No: 1997/301), IEE Colloquium, 1997.
- [3] Bose, B. K., "Modern Power Electronics and AC Drives", Prentice Hall, USA. 2002
- [4] Bose, B. K., "Power Electronics and Variable Frequency Drives", IEEE Press, USA, 1997.
- [5] Boudreaux, R. R.; Nelms, R. M., "A Comparison of MOSFETs, IGBTs, and MCTs for Solid State Circuit Breakers", Applied Power Electronics Conference and Exposition, 1996. APEC '96, Conference Proceedings 1996., 11th Annual.
- [6] Boylestad, R.; Nashelsky, L., "Electrónica: Teoría de circuitos y dispositivos electrónicos", 8ª. Edición, México, Perrazo, 2003.
- [7] Chapman, S. J., "Electric Machinery Fundamentals", McGraw-Hill, 4ta Ed., USA, 2005.
- [8] Chokhawala, R; Sobhani, S., "Switching Voltage Transient Protection Schemes for High Current IGBT modules", International Rectifier Corporation
- [9] Dettmer, H.; Krumbein, U.; Lendenmann, H.; Müller, S.; Fichtner, W.; Bauer, F.; Lilja, K.; Stockmeier, T., "A Comparison of the Switching Behavior of IGBT and MCT Power Devices", Applied Power Electronics Conference and Exposition, 1989. APEC' 89. Conference Proceedings 1989., 4th Annual IEEE.
- [10] DS1103 PPC Controller Board Installation and Configuration Manual, dSPACE® GmbH: Aug, 2003
- [11] dSPACE® Solutions for Control, Software Installation and Management Guide, dSPACE® GmbH: Aug, 2003
- [12] Dubhashi, A. U.; Pelly, B. R., "A Comparison of IGBTs and Power MOSFETs for Variable Frequency Motor Drives", Applied Power Electronics Conference and Exposition, 1989. APEC '89. Conference Proceedings 1989., Fourth Annual IEEE.



- [13] Holmes, G. D.; Lipo, A., "Pulse Width Modulation For Power Converters: Principles and Practice", IEEE Press, USA, 2003.
- [14] Internacional Rectifier Application Note AN-936: "The Do's and Don'ts of Using MOS-Gated Transistors"
- [15] Internacional Rectifier Application Note AN-937A: "Gate Drive Characteristics and Requirements for HEXFET<sup>®</sup> Power MOSFETs"
- [16] Internacional Rectifier Application Note AN978-a: "HV Floating MOS-Gate Driver ICs" pp 19
- [17] Internacional Rectifier Application Note INT985: "Six-Output 600V MGDs Simplify 3-Phase Motor Drives"
- [18] Internacional Rectifier Design Tips DT98-2a: "Bootstrap Component Selection for Control IC's"
- [19] Jaeklin, A., "Power Semiconductor Devices and Circuits", Plenum Press, USA, 1992.
- [20] Kazmierkowski, M. P.; Krishnan, R.; Blaabjerg, F., "Control in Power Electronics, Selected Problems", Academic Press, USA, 2002.
- [21] Kovacs, P. K., "Transient Phenomena in Electrical Machines", Elsevier Science Publishers, Amsterdam, 1994.
- [22] Koziol, R.; Sawicki, J.; Szklarski, L., "Digital Control of Electric Drives", Polish Scientific Publishers, Warszawa, 1992.
- [23] Kubota, H.; Matsuse, K.; Nakano, T., "DSP Based Speed Adaptive Flux Observer of Induction Motor", IEEE Trans. Ind. Electronics, Vol 44, No.2, 1997, pp. 240-246.
- [24] Lander, C. Y., "Power Electronics", McGraw-Hill, 2da. Ed., UK, 1987
- [25] Leonhard, W., "Control of Electrical Drives", Springer-Verlang, Berlin, 1985
- [26] Minas G.; Martins, J. S.; Couto, C., "A Microcontroller Based Voltage Space Vector Modulator Suitable for Induction Motor Drives", Industrial Electronics, 1999. ISIE '99. Proceedings of the IEEE International Symposium, 1999.
- [27] Mohan, N., "Advanced Electric Drives: Analysis, Control and Modeling using Simulink<sup>®</sup>", MNPERE. USA. 2001.



- [28] Mohan, N.; Jose, P.; Brekken, T.; Sulkowski, W., "Including Voltage Space Vector PWM in Undergraduate Courses"
- [29] Mohan, N.; Undeland, T "Power Electronics: Converters, Applications And Design", John Wiley and Sons, NJ, USA. 2003.
- [30] Murphy, J. M. D.; Turnbull, F. G., "Power Electronic Control of AC Motors", Pergamon Press, 1ra Ed., USA, 1988.
- [31] Neacsu, D.O.; Takahashi, T.; Nguyen, H. H., "Designing with IR2137", Internacional Rectifier Design Tip DT00-1.
- [32] Panaitescu, R.C.; Mohan, N., "A simple space-vector PWM algorithm for VSI-fed AC motor drives", Applied Power Electronics Conference and Exposition, 2002. APEC 2002. 17th Annual IEEE, 2002.
- [33] Profumo F., "Pulse Width Modulation Control", IEEE Industry Applications Society Annual Meeting, Toronto, Ontario, Canada 1993.
- [34] Rashid, M., "Electrónica de Potencia: Circuitos, Dispositivos y Aplicaciones", Prentice Hall, 2ª Edición. México D.F. 1995.
- [35] Schermann, M.; Schroedl, M., "Methods of generating the Voltage Space-Vector by Fast Real-Time Pulsewidth Modulation", Power Conversion Conference, 1993. Yokohama 1993.
- [36] Sen, P. C., "Principles of Power Electric Machines and Power Electronics", John Wiley & Sons, INC. 1995.
- [37] Severns, R., "Design of Snubbers for Power Circuits", International Rectifier Corporation
- [38] Todd, P. C., "Snubber Circuits: Theory, design and application", Texas Instruments. May, 1993
- [39] Vas, P., "Vector Control of AC Machines", Oxford Science Publications, New York, 1990.
- [40] Zhang, Y.; Sobhani, S; Chokhawala, R., "Snubber considerations for IGBT applications", International Rectifier Corporation.
- [41] Zhou, K; Wang, D., "Relationship Between Space-Vector Modulation and Three-Phase Carrier-Based PWM: A Comprehensive Analysis", Industrial Electronics, IEEE Transactions, Feb. 2002.



- [42] Internacional Rectifier IR2136 Datasheet
- [43] Internacional Rectifier EMP25P12B Datasheet
- [44] NTE Electronics, Inc. NTE575 Datasheet
- [45] NTE Electronics, Inc. NTE3095 Datasheet
- [46] Arias, M. *Implementación y control electrónico de un motor de inducción con una PC*, Tesis de Maestría. IPN SEPI-ESIME. México, D. F., 1999
- [47] García, M., *Control en lazo abierto de la velocidad de un motor de inducción utilizando PWM con vectores espaciales*, Tesis de Maestría. IPN SEPI-ESIME. México, D. F., 2001
- [48] Ponce, P., *Control directo del par de un motor de inducción sin sensor de velocidad*, Tesis de Doctorado. IPN SEPI-ESIME. México, D. F., 2001

# APÉNDICES

## Apéndice A

### Programas realizados en MATLAB®-Simulink®

En este apéndice se muestran los diagramas de bloques que constituyen el programa de simulación del control de velocidad de lazo abierto del motor de inducción. Los programas fueron elaborados utilizando MATLAB®-Simulink®.

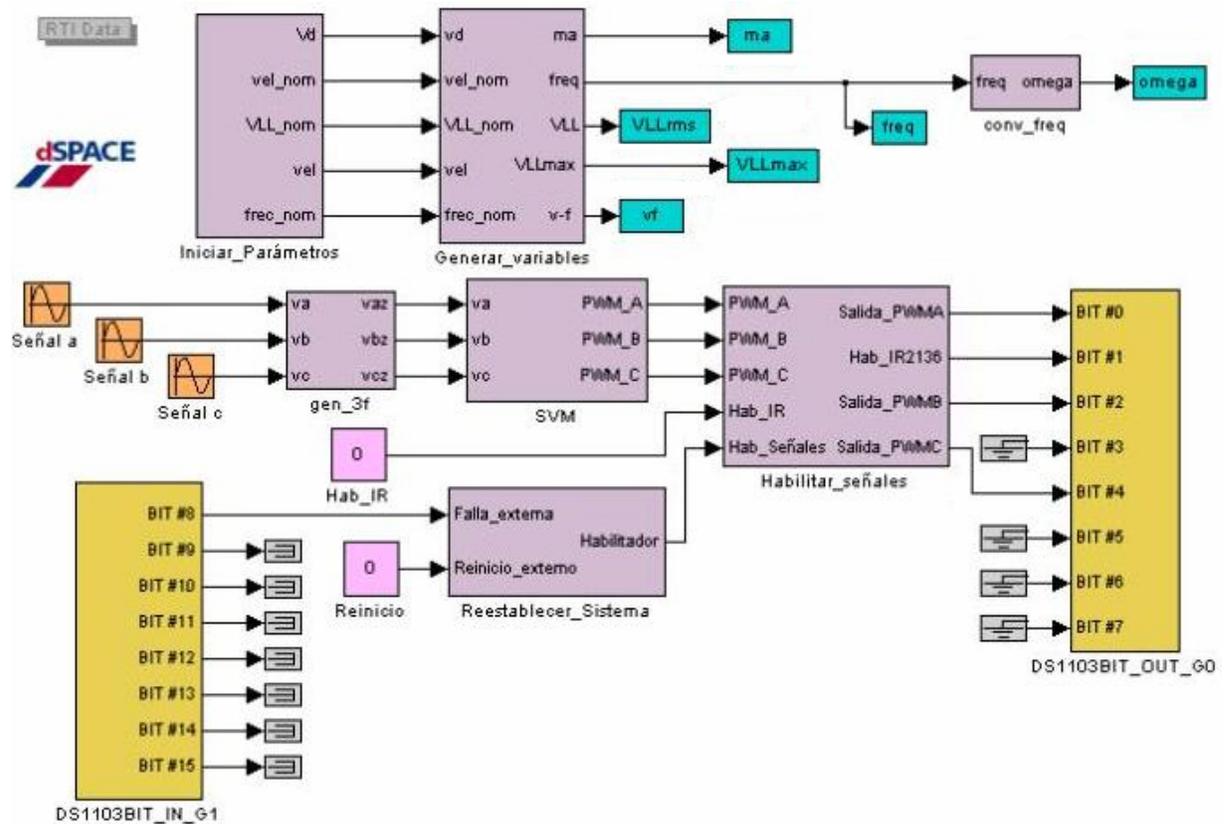


Fig. A-1 Diagrama de bloques del programa de control de velocidad en lazo abierto.

La figura A-1 presenta el diagrama de bloques del programa de control de velocidad en lazo abierto con sus respectivos subsistemas. Además de la programación convencional en MATLAB®-Simulink® se hace uso de los bloques

provistos por las librerías del programa dSPACE MLIB de entradas y salidas digitales de propósito general. Cabe mencionar que una vez designado el uso de cada uno de los bloques que representan los puertos de entradas y salidas de propósito general de la tarjeta DS1103, el bloque asignado como entrada no se puede utilizar como salida y viceversa por lo que es necesario que las terminales no utilizadas sean conectadas a tierra o a terminadores respectivamente para evitar errores en la creación de los archivos necesarios para la generación de las señales.

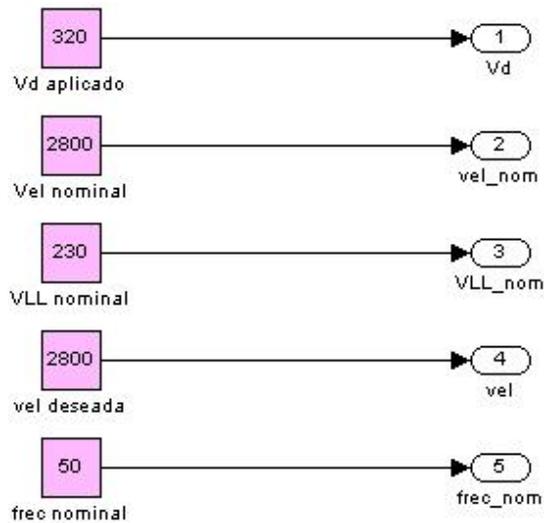


Fig. A-2 Diagrama de bloques del subsistema *Iniciar\_Parámetros*

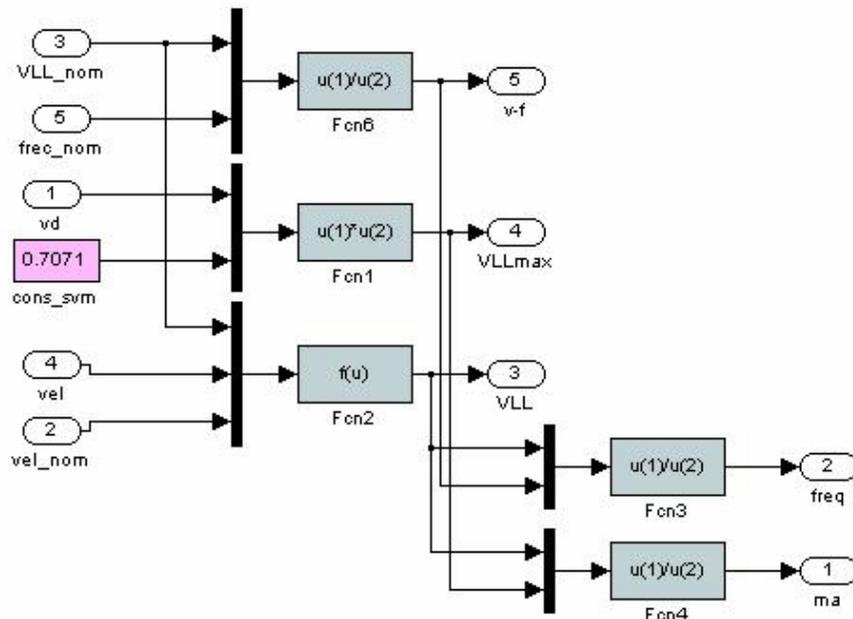


Fig. A-3 Diagrama de bloques del subsistema *Generar\_variables*

Primero que nada, en la figura A-2 se presenta el diagrama de bloques del subsistema *Iniciar\_Parámetros* que consiste exclusivamente en dar valores iniciales a los parámetros del motor así como los valores del voltaje aplicado al bus de CD y la velocidad deseada en rpm. Estos valores pueden cambiar desde la pantalla de interfaz gráfica que se utiliza para control y monitoreo de las señales del sistema.

Posteriormente, éstos valores son utilizados para calcular la frecuencia de las señales de control y el voltaje de línea a línea que se introducen en el motor haciendo uso de las ecuaciones 3-2, 3-3, 3-4 y 3-5. En la figura A-3 se observa el diagrama de bloques del subsistema *Generar\_variables* donde se realiza dicho cálculo. Además de la frecuencia de las señales de control, se calculan el índice de modulación ( $m_a$ ), la relación voltaje-frecuencia ( $V/Hz$ ), el voltaje máximo de línea a línea ( $V_{LL,max}$ ), el voltaje de línea a línea a cierta velocidad síncrona deseada ( $V_{LL}$ ) como se explica en el capítulo tres.

A la salida de este bloque se presentan las variables calculadas únicamente para monitoreo durante la operación desde la interfaz gráfica de dSPACE®.

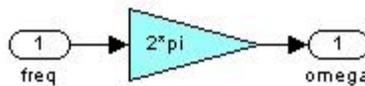


Fig. A-4 Diagrama de bloques del subsistema *conv\_freq*

Después de generada la frecuencia de operación cada vez que se modifica algún parámetro, el subsistema *conv\_freq* mostrado en la figura A-4 convierte el valor nuevo de frecuencia al valor en rad/s de la frecuencia de las señales de referencia  $v_{za}$ ,  $v_{bz}$  y  $v_{cz}$  que debe ser introducida como parámetro en los bloques de Simulink® que generan estas señales.

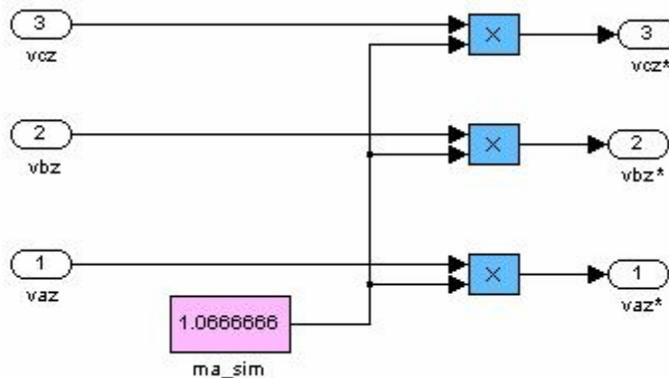


Fig. A-5 Diagrama de bloques del subsistema *gen\_3f*

En la figura A-5 se puede observar la generación de las tres señales de referencia  $v_{az}^*$ ,  $v_{bz}^*$ ,  $v_{cz}^*$  expresadas en la ecuación 2-6 donde las señales originales

$v_{az}$ ,  $v_{bz}$ ,  $v_{cz}$  son multiplicadas por el índice de modulación calculado en el bloque *Generar\_variables*.

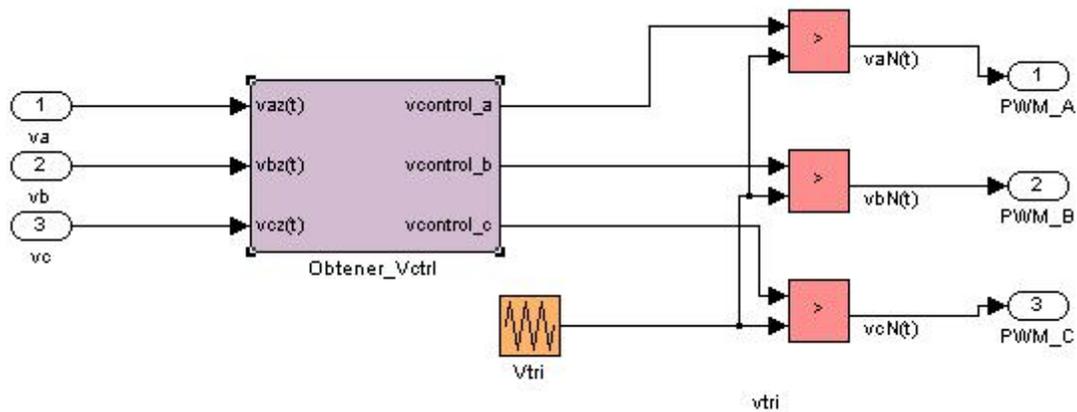


Fig. A-6 Diagrama de bloques del subsistema **SVM**

Una vez que se calculan las señales de referencia rectificadas, se introducen en el subsistema **SVM** mostrado en la figura A-6 para obtener como su nombre lo indica, la modulación de los pulsos utilizando la técnica de vectores espaciales descrita en el capítulo dos.

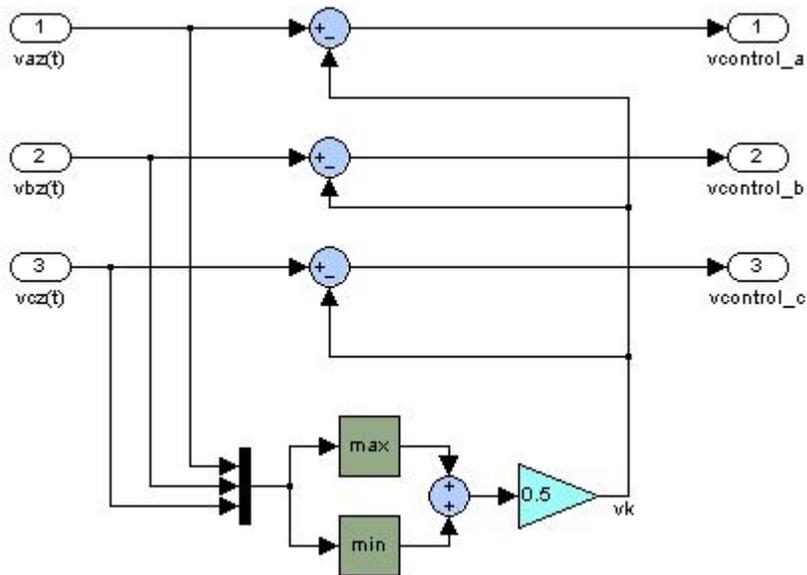


Fig. A-7 Diagrama de bloques del subsistema *Obtener\_Vctrl* ubicado dentro del subsistema **SVM**

El subsistema **SVM** contiene un bloque llamado *Obtener\_Vctrl* cuyo diagrama de bloques se presenta en la figura A-7, el cual genera las señales de control a partir de las señales de referencia haciendo uso de la ecuación 2-20.

Después de que se obtienen las señales de control  $v_{control\_a}$ ,  $v_{control\_b}$  y  $v_{control\_c}$  éstas son comparadas con la señal portadora triangular generada por medio de una secuencia de repetición con frecuencia igual a 10kHz.

Cabe mencionar que la multiplicación por  $\hat{V}_{tri}$  se elimina dado que el valor máximo de la señal triangular en este caso es igual a la unidad.

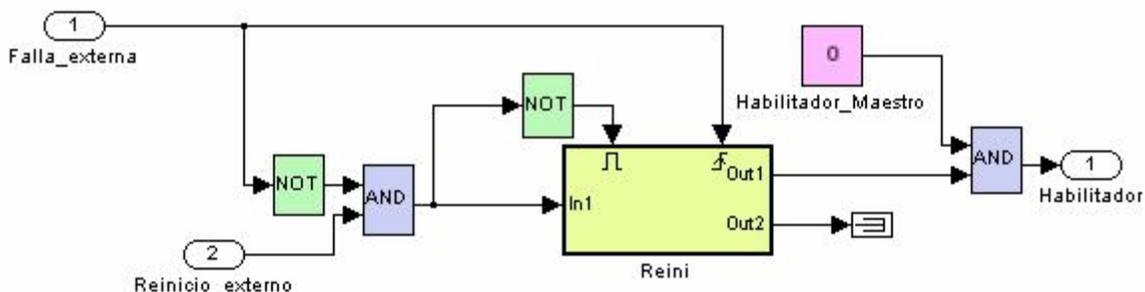


Fig. A-8 Diagrama de bloques del subsistema *Reestablecer\_Sistema*

La figura A-8 presenta el diagrama de bloques del subsistema *Reestablecer\_sistema*. Este bloque utiliza una entrada de falla externa proveniente de la interfaz de potencia por medio de un puerto de entrada/salida de propósito general de la tarjeta DS1103 conectada en la computadora. Dicho puerto al ser configurado como puerto de entrada sólo puede recibir datos y no enviar y su nombre automáticamente menciona su configuración, en este caso se llama DS1103BIT\_IN\_G1.

La señal de falla es entonces introducida a un bloque que detecta un pulso positivo de entrada y genera una señal que interrumpe la salida “habilitador”. Dicha salida también puede ser desactivada por medio de la variable “Habilitador\_maestro” cuyo valor se establece desde la interfaz gráfica.

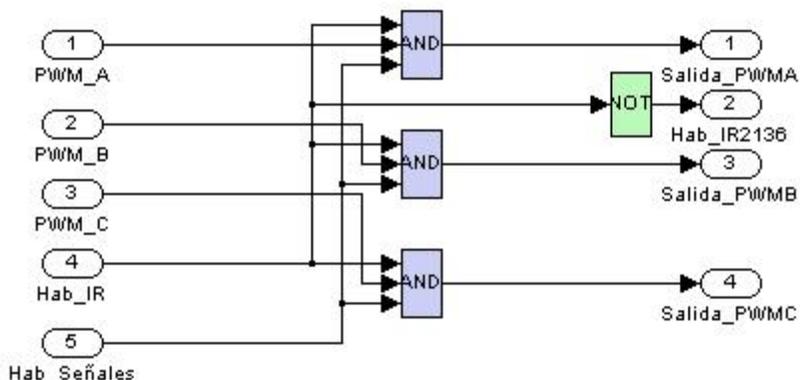


Fig. A-9 Diagrama de bloques del subsistema *Habilitar\_señales* donde se habilitan las señales *SVM* y el pulso habilitador del IR2136

Después de generar el pulso de habilitación de las señales, éste sirve como habilitador de las mismas por medio de bloques mostrados en la figura A-9 cuyo comportamiento iguala al de compuertas lógicas tipo AND que consisten en que su salida es igual a un uno lógico si todas sus entradas son igual a uno de igual forma. De esta manera se garantiza la salida de las señales únicamente cuando el pulso de habilitar señales y el de habilitación del dispositivo IR2136 sean igual a uno al mismo tiempo.

# Apéndice B

## Datos utilizados en simulación y programación

### B.1 DATOS DEL MOTOR DE INDUCCIÓN DE ½ HP

Tipo:	LS71
Marca:	Sieber
No. de polos:	$p= 2$
Potencia nominal:	$P_n= 370 \text{ W}$
Voltaje nominal:	$V_n= 230 \text{ V}$ $\Delta$
Corriente nominal:	$I_n= 1.7 \text{ A}$ $\Delta$
Frecuencia nominal:	$f=50\text{Hz}$
Velocidad nominal:	$N_n= 2800 \text{ rpm}$
Factor de potencia:	$f_p= 0.8$
Par nominal:	$T_n= 1.3 \text{ N}\cdot\text{m}$
Par de arranque:	$T_s= 3.9 \text{ N}\cdot\text{m}$
Resistencia del estator:	$R_s= 23.7\Omega$
Resistencia del rotor:	$R_r= 16.8\Omega$
Inductancia de dispersión de concatenación:	$L_m= 1.537\text{H}$
Constante de tiempo eléctrica:	$\tau_r= 1.8474\text{ms}$
Corriente de magnetización:	$I_m= 0.657\text{A}$
Factor de flujo:	$1.52 \text{ N}\cdot\text{m}/\text{A}$
Factor de aceleración:	$4331.97 \text{ N}\cdot\text{m}/\text{A}/ \text{kg}\cdot\text{m}^2$
Inercia total:	$3.5\text{e-}4 \text{ kg}\cdot\text{m}^2$
Temperatura:	$40^\circ\text{C}$

### B.2 PROGRAMA QUE INICIALIZA LAS VARIABLES PARA EL CÁLCULO DEL SVM

```

Vd=1           % Valor RMS de la señal de control, V
Vtri=1        % Valor pico de la señal portadora triangular, V
freq=50       % Frecuencia de control, Hz
fs=1e4        % Frecuencia de la señal triangular, Hz
Ts=1/fs       % Tiempo de muestreo de la señal triangular, s
fm=1e6        % Frecuencia de muestreo de Simulink®, Hz
Tm=1/fm       % Tiempo de muestreo de Simulink®, s
    
```

# Apéndice C

## Fotografías de la Implementación



Fig. C-1 Fotografía del motor de inducción utilizado



Fig. C-2 Fotografía de la fuente de alimentación



Fig. C-3 Fotografía del panel de conexiones



# Apéndice D

## Hojas de Datos IR2136

International  
**IR** Rectifier

Data Sheet No. PD60166\_Q

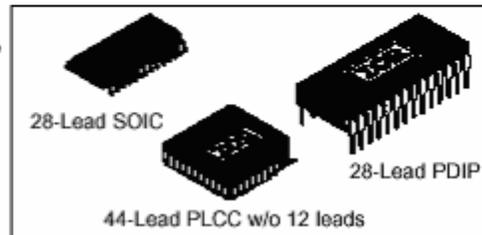
**IR2136/IR21362/IR21363/IR21365/  
IR21366/IR21367/IR21368 (J&S)**

### Features

- Floating channel designed for bootstrap operation Fully operational to +600V
- Tolerant to negative transient voltage - dV/dt immune
- Gate drive supply range from 10 to 20V (IR2136/IR21368), 11.5 to 20V (IR21362) or 12 to 20V (IR21363/IR21365/IR21366/IR21367)
- Undervoltage lockout for all channels
- Over-current shutdown turns off all six drivers
- Independent 3 half-bridge drivers
- Matched propagation delay for all channels
- Cross-conduction prevention logic
- Lowside outputs out of phase with inputs. High side outputs out of phase (IR2136/IR21363/IR21365/IR21366/IR21367/IR21368) or in phase (IR21362) with inputs.
- 3.3V logic compatible
- Lower di/dt gate driver for better noise immunity
- Externally programmable delay for automatic fault clear

### 3-PHASE BRIDGE DRIVER

#### Packages

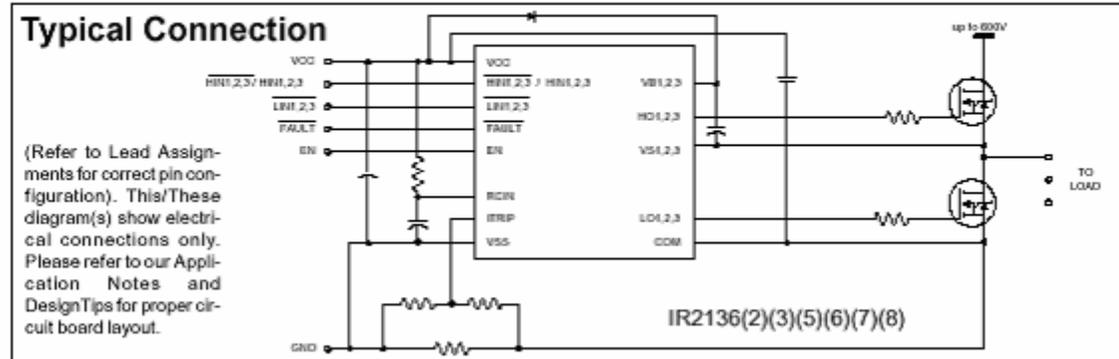


#### Feature Comparison: IR2136/IR21362/IR21363/ IR21365/IR21366/IR21367/IR21368

Part	IR2136	IR21362	IR21363	IR21365	IR21366	IR21367	IR21368
Input Logic	HIN, LIN	HIN/LIN	HIN, LIN				
Ton (typ.)	400ns	400ns	400ns	400ns	250ns	250ns	400ns
Toff (typ.)	380ns	380ns	380ns	380ns	180ns	180ns	380ns
V <sub>IH</sub> (typ.)	2.7V	2.7V	2.7V	2.7V	2.0V	2.0V	2.0V
V <sub>IL</sub> (typ.)	1.7V	1.7V	1.7V	1.7V	1.3V	1.3V	1.3V
V <sub>itrip+</sub>	0.46V	0.46V	0.46V	4.3V	0.46V	4.3V	4.3V
UV CC/BS+	8.9V	10.4V	11.2V	11.2V	11.2V	11.2V	8.9V
UV CC/BS-	8.2V	9.4V	11.0V	11.0V	11.0V	11.0V	8.2V

### Description

The IR2136/IR21362/IR21363/IR21365/IR21366/IR21367/IR21368(J&S) are high voltage, high speed power MOSFET and IGBT drivers with three independent high and low side referenced output channels for 3-phase applications. Proprietary HVIC technology enables ruggedized monolithic construction. Logic inputs are compatible with CMOS or LSTTL outputs, down to 3.3V logic. A current trip function which terminates all six outputs can be derived from an external current sense resistor. An enable function is available to terminate all six outputs simultaneously. An open-drain FAULT signal is provided to indicate that an overcurrent or undervoltage shutdown has occurred. Overcurrent fault conditions are cleared automatically after a delay programmed externally via an RC network connected to the RCIN input. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive N-channel power MOSFETs or IGBTs in the high side configuration which operates up to 600 volts.



www.irf.com

1



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
IGR Rectifier

## Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions.

Symbol	Definition	Min.	Max.	Units	
V <sub>S</sub>	High side offset voltage	V <sub>B1,2,3</sub> - 25	V <sub>B1,2,3</sub> + 0.3	V	
V <sub>BS</sub>	High side floating supply voltage	-0.3	625		
V <sub>HO</sub>	High side floating output voltage	V <sub>S1,2,3</sub> - 0.3	V <sub>B1,2,3</sub> + 0.3		
V <sub>CC</sub>	Low side and logic fixed supply voltage	-0.3	25		
V <sub>SS</sub>	Logic ground	V <sub>CC</sub> - 25	V <sub>CC</sub> + 0.3		
V <sub>LO1,2,3</sub>	Low side output voltage	-0.3	V <sub>CC</sub> + 0.3		
V <sub>IN</sub>	Input voltage LIN,HIN,ITRIP, EN, RCIN	V <sub>SS</sub> - 0.3	lower of (V <sub>SS</sub> + 15) or (V <sub>CC</sub> + 0.3)		
V <sub>FLT</sub>	FAULT output voltage	V <sub>SS</sub> - 0.3	V <sub>CC</sub> + 0.3		
dV/dt	Allowable offset voltage slew rate	—	50	V/ns	
P <sub>D</sub>	Package power dissipation @ T <sub>A</sub> ≤ +25°C	(28 lead PDIP)	—	1.5	W
		(28 lead SOIC)	—	1.6	
		(44leadPLCC)	—	2.0	
R <sub>thJA</sub>	Thermal resistance, junction to ambient	(28 lead PDIP)	—	83	°C/W
		(28 lead SOIC)	—	78	
		(44 lead PLCC)	—	63	
T <sub>J</sub>	Junction temperature	—	150	°C	
T <sub>S</sub>	Storage temperature	-55	150		
T <sub>L</sub>	Lead temperature (soldering, 10 seconds)	—	300		

## Recommended Operating Conditions

The Input/Output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. All voltage parameters are absolute referenced to COM. The V<sub>S</sub> offset rating is tested with all supplies biased at 15V differential.

Symbol	Definition	Min.	Max.	Units	
V <sub>B1,2,3</sub>	High side floating supply voltage	IR2136(8)	V <sub>S1,2,3</sub> +10	V <sub>S1,2,3</sub> +20	V
		IR21362	V <sub>S1,2,3</sub> +11.5	V <sub>S1,2,3</sub> +20	
		IR2136(3)(5)(6)(7)	V <sub>S1,2,3</sub> +12	V <sub>S1,2,3</sub> +20	
V <sub>S1,2,3</sub>	High side floating supply offset voltage	Note 1	600		
V <sub>HO1,2,3</sub>	High side output voltage	V <sub>S1,2,3</sub>	V <sub>B1,2,3</sub>		
V <sub>LO1,2,3</sub>	Low side output voltage	0	V <sub>CC</sub>		
V <sub>CC</sub>	Low side and logic fixed supply voltage	IR2136(8)	10	20	
		IR21362	11.5	20	
		IR2136(3)(5)(6)(7)	12	20	
V <sub>SS</sub>	Logic ground	-5	5		
V <sub>FLT</sub>	FAULT output voltage	V <sub>SS</sub>	V <sub>CC</sub>		
V <sub>RCIN</sub>	RCIN input voltage	V <sub>SS</sub>	V <sub>CC</sub>		

Note 1: Logic operational for V<sub>S</sub> of COM -5V to COM +600V. Logic state held for V<sub>S</sub> of COM -5V to COM -V<sub>BS</sub>. (Please refer to the Design Tip DT97-3 for more details).

Note 2: All input pins and the ITRIP pin are internally clamped with a 5.2V zener diode.



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

## Recommended Operating Conditions cont.

The Input/Output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. All voltage parameters are absolute referenced to COM. The  $V_S$  offset rating is tested with all supplies biased at 15V differential.

Symbol	Definition	Min.	Max.	Units
V <sub>ITRIP</sub>	ITRIP input voltage	V <sub>SS</sub>	V <sub>SS</sub> +5	V
V <sub>IN</sub>	Logic input voltage LIN, HIN (IR2136,IR21363(5)(6)(7)(8)), HIN(IR21362), EN	V <sub>SS</sub>	V <sub>SS</sub> +5	
T <sub>A</sub>	Ambient temperature	-40	125	°C

Note 2: All input pins and the ITRIP pin are internally clamped with a 5.2V zener diode.

## Static Electrical Characteristics

V<sub>BIAS</sub> (V<sub>CC</sub>, V<sub>BS</sub>1,2,3) = 15V unless otherwise specified. The V<sub>IN</sub>, V<sub>TH</sub> and I<sub>IN</sub> parameters are referenced to V<sub>SS</sub> and are applicable to all six channels (H<sub>S</sub>1,2,3 and L<sub>S</sub>1,2,3). The V<sub>O</sub> and I<sub>O</sub> parameters are referenced to COM and V<sub>S</sub>1,2,3 and are applicable to the respective output leads: H<sub>O</sub>1,2,3 and L<sub>O</sub>1,2,3.

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions	
V <sub>IH</sub>	Logic "0" input voltage LIN1,2,3, HIN1,2,3 IR2136(3)(5)	3.0	—	—	V		
	Logic "1" input voltage HIN1,2,3 IR21362						
	Logic "0" input voltage LIN1,2,3, HIN1,2,3 IR21366(7)(8)	2.5	—	—			
V <sub>IL</sub>	Logic "1" input voltage LIN1,2,3, HIN1,2,3 IR2136(3)(5)	—	—	0.8			
	Logic "0" input voltage HIN1,2,3 IR21362						
	Logic "0" input voltage LIN1,2,3, HIN1,2,3 IR21366(7)(8)	—	—	0.8			
V <sub>EN,TH+</sub>	EN positive going threshold	—	—	3			
V <sub>EN,TH-</sub>	EN negative going threshold	0.8	—	—			
V <sub>IT,TH+</sub>	ITRIP positive going threshold	IR2136(2)(3)(6)	0.37	0.46			0.55
		IR21365(7)(8)	3.85	4.30			4.75
V <sub>IT,HYS</sub>	ITRIP input hysteresis	—	0.07	—			
			.15	—			
V <sub>RCIN,TH+</sub>	RCIN positive going threshold	—	8	—			
V <sub>RCIN,HYS</sub>	RCIN input hysteresis	—	3	—			
V <sub>OH</sub>	High level output voltage, V <sub>BIAS</sub> - V <sub>O</sub>	—	0.9	1.4	I <sub>O</sub> = 20 mA		
V <sub>OL</sub>	Low level output voltage, V <sub>O</sub>	—	0.4	0.6	I <sub>O</sub> = 20 mA		
V <sub>CCUV+</sub> V <sub>BSUV+</sub>	V <sub>CC</sub> and V <sub>BS</sub> supply undervoltage positive going threshold	IR2136(8)	8.0	8.9	9.8		
		IR21362	9.6	10.4	11.2		
		IR21363(5)(6)(7)	10.6	11.1	11.6		



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
IR Rectifier

## Static Electrical Characteristics cont.

$V_{BIAS}$  ( $V_{CC}$ ,  $V_{BS1,2,3}$ ) = 15V unless otherwise specified. The  $V_{IN}$ ,  $V_{TH}$  and  $I_{IN}$  parameters are referenced to  $V_{SS}$  and are applicable to all six channels ( $H_{S1,2,3}$  and  $L_{S1,2,3}$ ). The  $V_O$  and  $I_O$  parameters are referenced to COM and  $V_{S1,2,3}$  and are applicable to the respective output leads:  $H_{O1,2,3}$  and  $L_{O1,2,3}$ .

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions	
$V_{CCUV}$ - $V_{BSUV}$	V <sub>CC</sub> and V <sub>BS</sub> supply undervoltage negative going threshold	IR2136(8)	7.4	8.2	9.0	V	
		IR21362	8.6	9.4	10.2		
		IR21363(5)(6)(7)	10.4	10.9	11.4		
$V_{CCUVH}$ $V_{BSUVH}$	V <sub>CC</sub> and V <sub>BS</sub> supply undervoltage lockout hysteresis	IR2136	0.3	0.7	—	μA	
		IR21362	0.5	1.0	—		
		IR21363(5)	—	0.2	—		
$I_{LK}$	Offset supply leakage current	—	—	50		$V_{B1,2,3}=V_{S1,2,3}=600V$	
$I_{QBS}$	Quiescent V <sub>BS</sub> supply current	—	70	120			
$I_{QCC}$	Quiescent V <sub>CC</sub> supply current	—	1.6	2.3	mA	$V_{IN} = 0V$ or $5V$	
$V_{IN, CLAMP}$	Input clamp voltage (H <sub>IN</sub> , L <sub>IN</sub> , ITRIP and EN)	4.9	5.2	5.5	V	$I_{IN} = 100\mu A$	
$I_{LIN+}$	Input bias current (LOUT = HI)	IR2136(2)(3)(5)	—	200	300	μA	$V_{LIN} = 5V$
		IR21366(7)(8)	—	0	1		
$I_{LIN-}$	Input bias current (LOUT = LO)	IR2136(2)(3)(5)	—	100	220	μA	$V_{LIN} = 0V$
		IR21366(7)(8)	—	0	1		
$I_{HIN+}$	Input bias current (HOUT = HI)	IR2136(3)(5)	—	200	300	μA	$V_{HIN} = 5V$
		IR21362	—	30	100		
		IR21366(7)(8)	—	0	1		
$I_{HIN-}$	Input bias current (HOUT = LO)	IR2136(3)(5)	—	100	220	μA	$V_{HIN} = 0V$
		IR21362(6)(7)(8)	—	0	1		
$I_{ITRIP+}$	"high" ITRIP input bias current	—	30	100		$V_{ITRIP} = 5V$	
$I_{ITRIP-}$	"low" ITRIP input bias current	—	0	1		$V_{ITRIP} = 0V$	
$I_{EN+}$	"high" ENABLE input bias current	—	30	100		$V_{ENABLE} = 5V$	
$I_{EN-}$	"low" ENABLE input bias current	—	0	1		$V_{ENABLE} = 0V$	
$I_{RCIN}$	RCIN input bias current	—	0	1		$V_{RCIN} = 0V$ or $15V$	
$I_{O+}$	Output high short circuit pulsed current	120	200	—	mA	$V_O=0V, PW \leq 10 \mu s$	
$I_{O-}$	Output low short circuit pulsed current	250	350	—	mA	$V_O=15V, PW \leq 10 \mu s$	
$R_{ON,RCIN}$	RCIN low on resistance	—	50	100	Ω		
$R_{ON,FLT}$	FAULT low on resistance	—	50	100	Ω		

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

## Dynamic Electrical Characteristics

V<sub>CC</sub> = V<sub>BS</sub> = V<sub>BIAS</sub> = 15V, V<sub>S1,2,3</sub> = V<sub>SS</sub> = COM, T<sub>A</sub> = 25°C and C<sub>L</sub> = 1000 pF unless otherwise specified.

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions		
t <sub>on</sub>	Turn-on propagation delay	IR2136(2)(3)(5)(8)	300	425	550	nS	V <sub>IN</sub> = 0 & 5V	
		IR21366(7)	—	250	—			
t <sub>off</sub>	Turn-off propagation delay	IR2136(2)(3)(5)(8)	250	400	550			
		IR21366(7)	—	180	—			
t <sub>r</sub>	Turn-on rise time	—	125	190				
t <sub>f</sub>	Turn-off fall time	—	50	75				
t <sub>EN</sub>	ENABLE low to output shutdown propagation delay	IR2136(2)(3)(5)(8)	300	450	600		mS	V <sub>IN</sub> , V <sub>EN</sub> = 0V or 5V
		IR21366(7)	100	250	400			
t <sub>ITRIP</sub>	ITRIP to output shutdown propagation delay	500	750	1000	V <sub>ITRIP</sub> = 5V			
t <sub>bl</sub>	ITRIP blanking time	100	150	—	V <sub>IN</sub> = 0V or 5V V <sub>ITRIP</sub> = 5V			
t <sub>FLT</sub>	ITRIP to FAULT propagation delay	400	600	800	V <sub>IN</sub> = 0V or 5V V <sub>ITRIP</sub> = 5V			
t <sub>FILIN</sub>	Input filter time (HIN, LIN, EN) (IR2136(2)(3)(5)(8) only)	100	200	—	V <sub>IN</sub> = 0 & 5V			
t <sub>FLTCLR</sub>	FAULT clear time RCIN: R=2meg, C=1nF	1.3	1.65	2	V <sub>IN</sub> = 0V or 5V V <sub>ITRIP</sub> = 0V			
DT	Deadtime	220	290	360	nS	External dead time >400nsec		
MT	Matching delay ON and OFF	—	40	75				
MDT	Matching delay, max (t <sub>on</sub> ,t <sub>off</sub> ) - min (t <sub>on</sub> ,t <sub>off</sub> ). (t <sub>on</sub> ,t <sub>off</sub> are applicable to all 3 channels)	—	25	70				
PM	Output pulse width matching, PWin -PWout (fig.2)	—	40	75				

NOTE: For high side PWM, HIN pulse width must be ≥ 1µsec

VCC	VBS	ITRIP	ENABLE	FAULT	LO1,2,3	HO1,2,3
<UVCC	X	X	X	0 (note 1)	0	0
15V	<UVBS	0V	5V	high imp	LIN1,2,3	0
15V	15V	0V	5V	high imp	LIN1,2,3	HIN1,2,3
15V	15V	>V <sub>ITRIP</sub>	5V	0 (note 2)	0	0
15V	15V	0V	0V	high imp	0	0

Note: A shoot-through prevention logic prevents LO1,2,3 and HO1,2,3 for each channel from turning on simultaneously.

Note 1: UVCC is not latched, when VCC>UVCC, FAULT returns to high impedance.

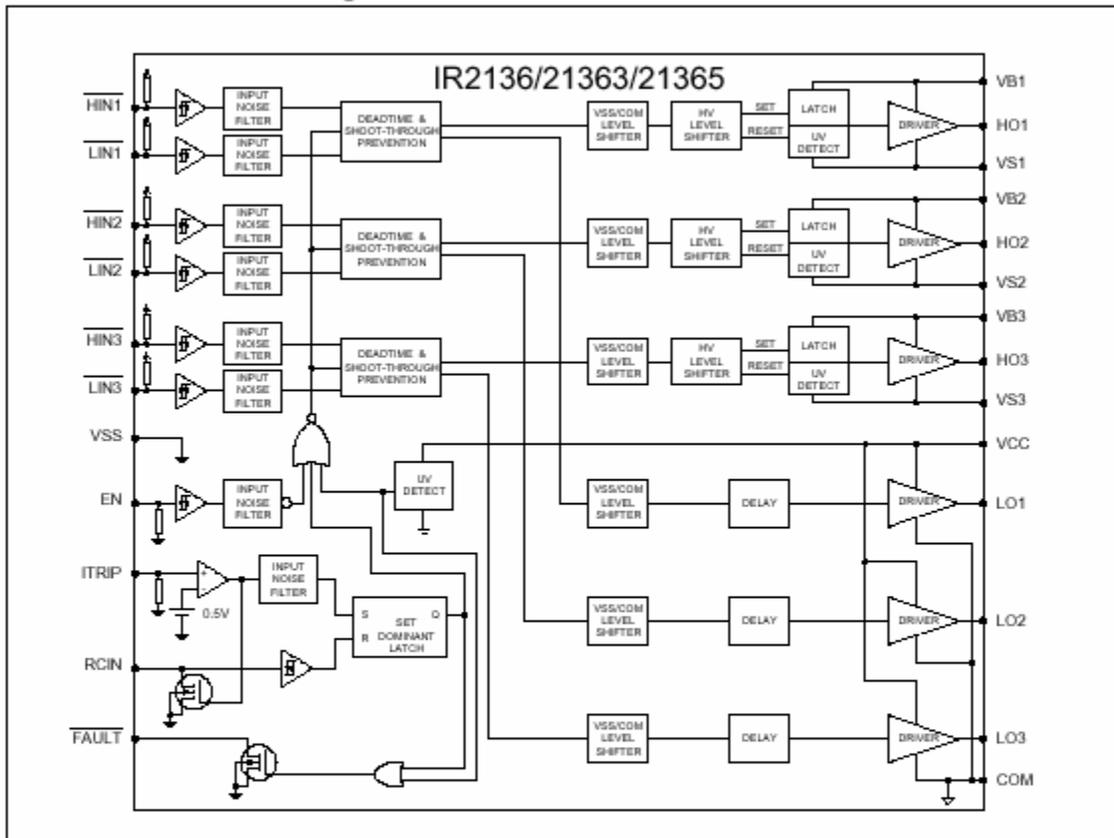
Note 2: When ITRIP <V<sub>ITRIP</sub>, FAULT returns to high-impedance after RCIN pin becomes greater than 8V (@ VCC = 15V)



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

## Functional Block Diagram

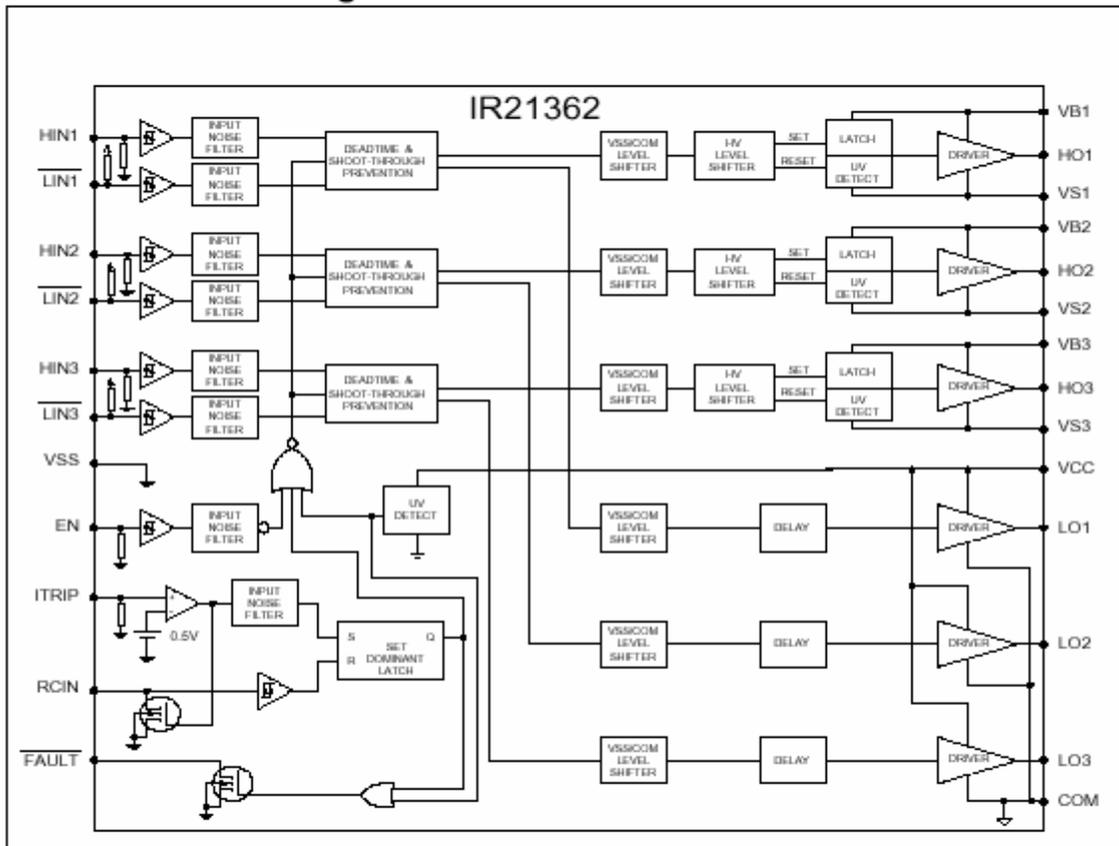




International  
IRF Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

## Functional Block Diagram

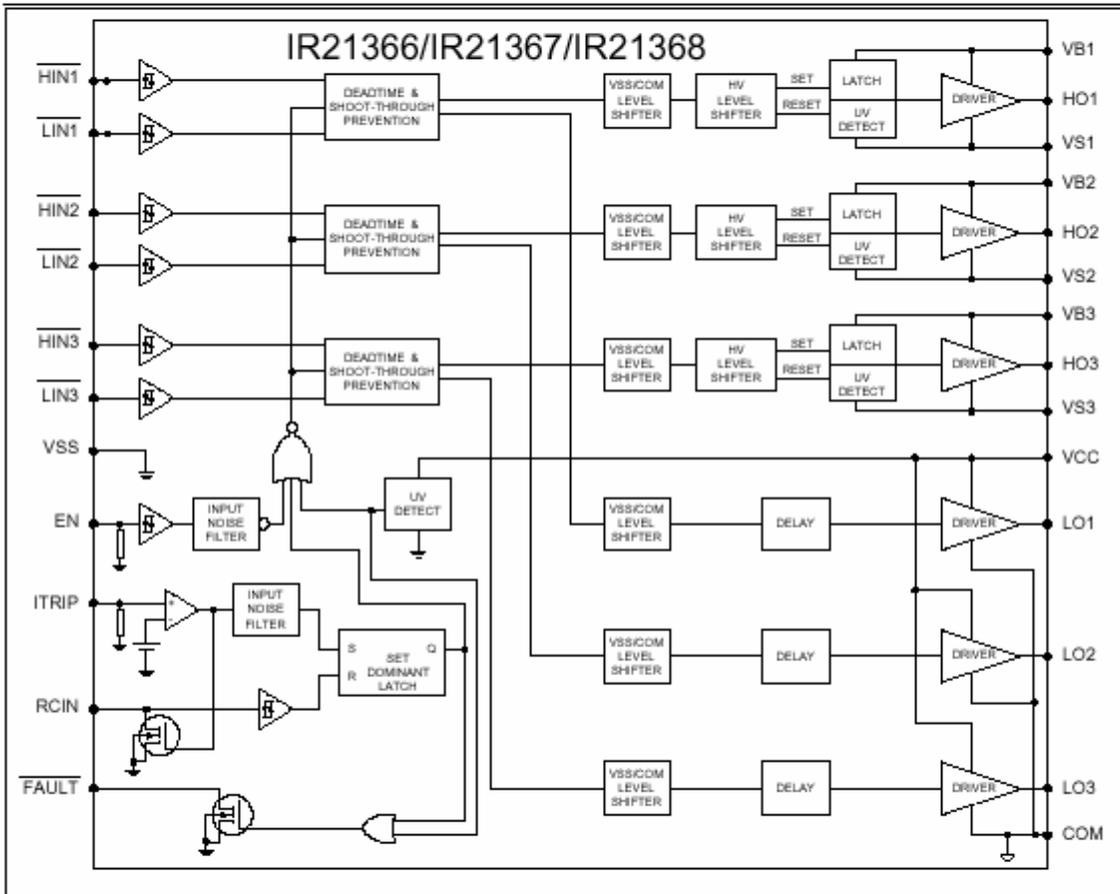




# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

## Functional Block Diagram





International  
**IR** Rectifier

## IR2136(2)(3)(5)(6)(7)(8)(J&S)

### Lead Definitions

Symbol	Description
VCC	Low side and logic fixed supply
VSS	Logic Ground
HIN1,2,3	Logic inputs for high side gate driver outputs (HO1,2,3), out of phase (IR2136/IR21363(5)(6)(7)(8))
HIN1,2,3	Logic inputs for high side gate driver outputs (HO1,2,3), in phase (IR21362)
LIN1,2,3	Logic inputs for low side gate driver outputs (LO1,2,3), out of phase
FAULT	Indicates over-current (ITRIP) or low-side undervoltage lockout has occurred. Negative logic, open-drain output
EN	Logic input to enable I/O functionality. Positive logic, i.e. I/O logic functions when ENABLE is high. No effect on FAULT and not latched
ITRIP	Analog input for overcurrent shutdown. When active, ITRIP shuts down outputs and activates FAULT and RCIN low. When ITRIP becomes inactive, FAULT stays active low for an externally set time $T_{FLTCLR}$ , then automatically becomes inactive (open-drain high impedance).
RCIN	External RC network input used to define FAULT CLEAR delay, $T_{FLTCLR}$ , approximately equal to $R \cdot C$ . When $RCIN > 8V$ , the FAULT pin goes back into open-drain high-impedance
COM	Low side gate driver return
V <sub>B</sub> 1,2,3	High side floating supply
HO1,2,3	High side gate driver outputs
V <sub>S</sub> 1,2,3	High voltage floating supply returns
LO1,2,3	Low side gate driver output



# IR2136(2)(3)(5)(6)(7)(8)(J&S)



## Lead Assignments

<p>28 Lead PDIP</p>	<p>44 Lead PLCC w/o 12 leads</p>	<p>28 lead SOIC (wide body)</p>
<p><b>IR2136/IR21363(5)(6)(7)(8)</b></p>	<p><b>IR2136/IR21363(5)(6)(7)(8) (J)</b></p>	<p><b>IR2136/IR21363(5)(6)(7)(8) (S)</b></p>

<p>28 Lead PDIP</p>	<p>44 Lead PLCC w/o 12 leads</p>	<p>28 lead SOIC (wide body)</p>
<p><b>IR21362</b></p>	<p><b>IR21362J</b></p>	<p><b>IR21362S</b></p>



International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

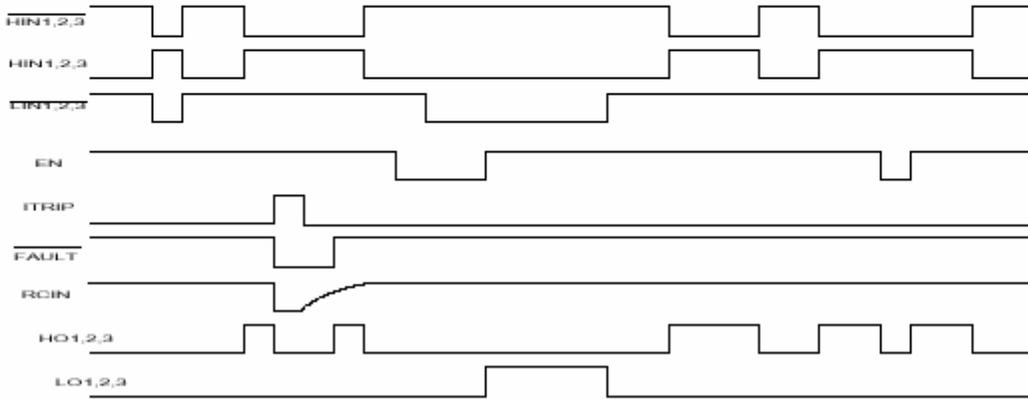


Figure 1. Input/Output Timing Diagram

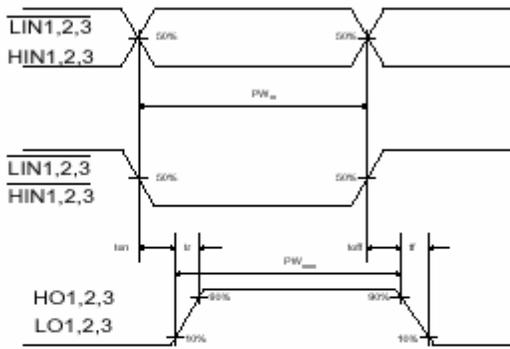


Figure 2. Switching Time Waveforms

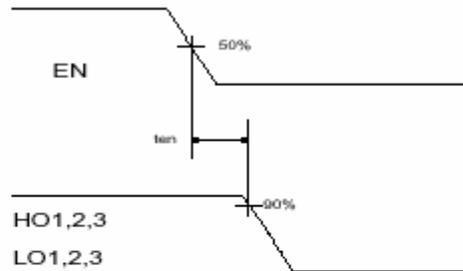


Figure 3. Output Enable Timing Waveform



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IRF** Rectifier

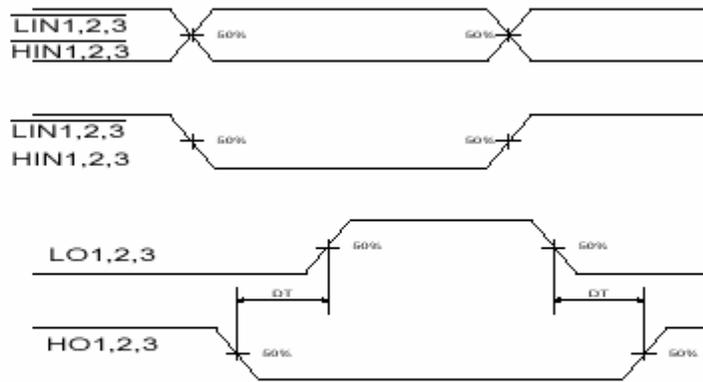


Figure 4. Internal Deadtime Timing Waveforms

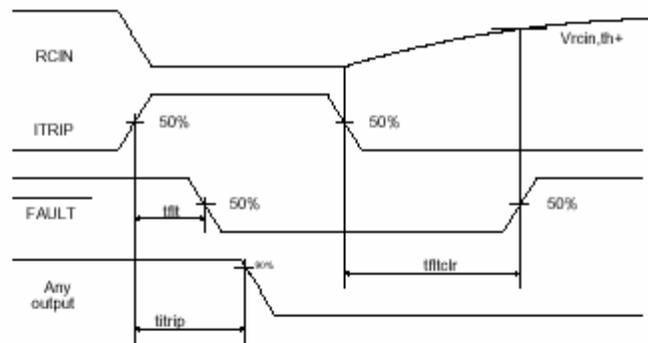


Figure 5. ITRIP/RCIN Timing Waveforms

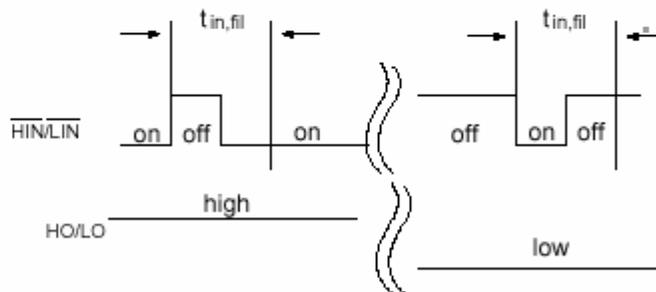
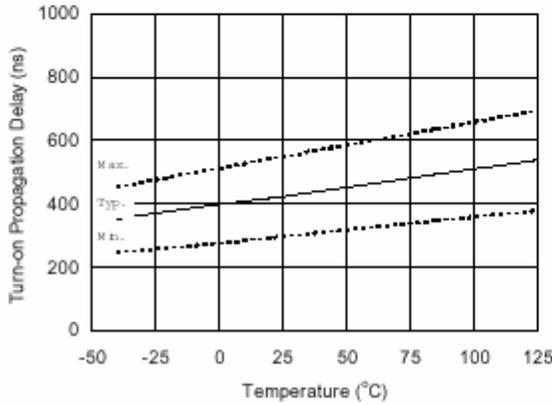


Figure 5.5 Input Filter Function

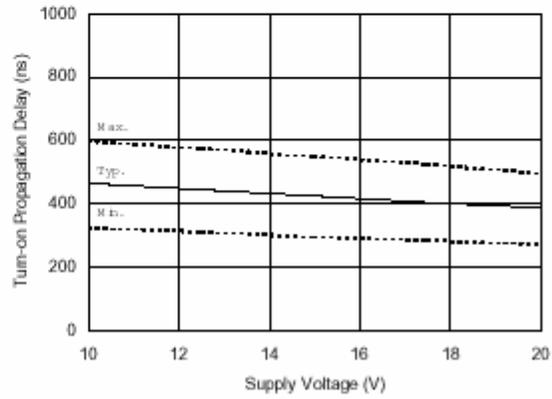


International  
**IR** Rectifier

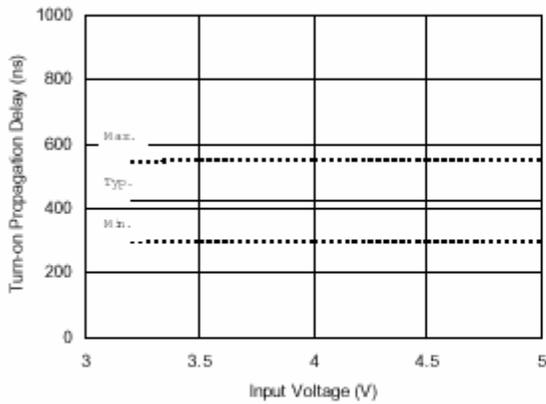
# IR2136(2)(3)(5)(6)(7)(8)(J&S)



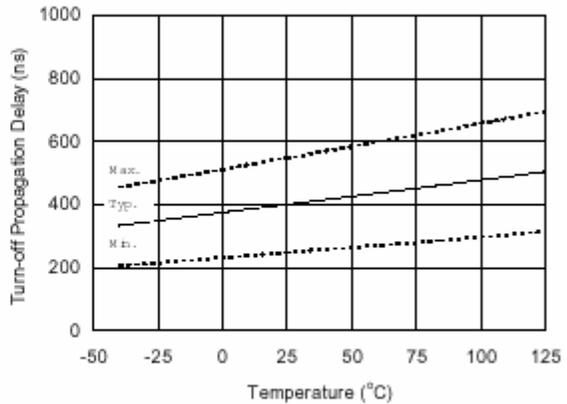
**Figure 6A. Turn-on Propagation Delay vs. Temperature**



**Figure 6B. Turn-on Propagation Delay vs. Supply Voltage**



**Figure 6C. Turn-on Propagation Delay vs. Input Voltage**

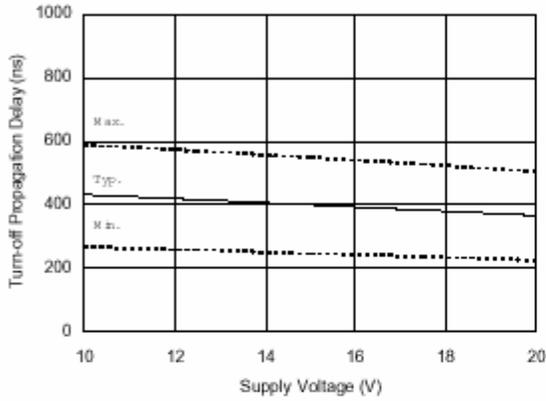


**Figure 7A. Turn-off Propagation Delay vs. Temperature**

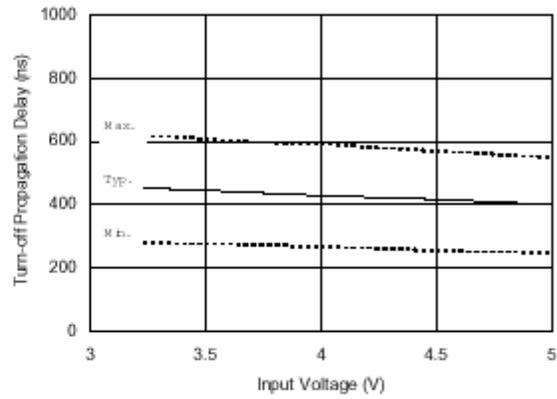


# IR2136(2)(3)(5)(6)(7)(8)(J&S)

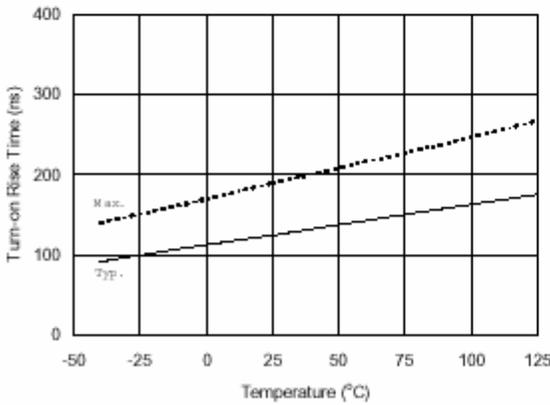
International  
**IR** Rectifier



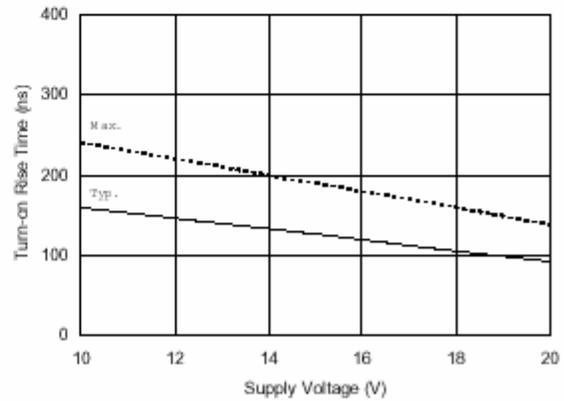
**Figure 7B. Turn-off Propagation Delay vs. Supply Voltage**



**Figure 7C. Turn-off Propagation Delay vs. Input Voltage**



**Figure 8A. Turn-on Rise Time vs. Temperature**



**Figure 8B. Turn-on Rise Time vs. Supply Voltage**



International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

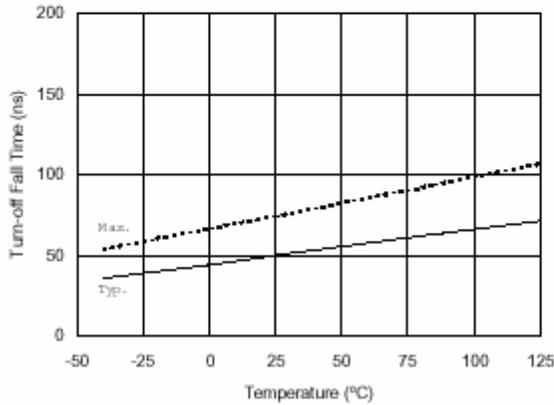


Figure 9A. Turn-off Fall Time vs. Temperature

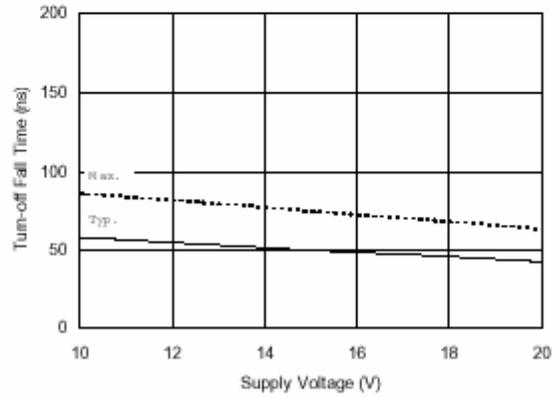


Figure 9B. Turn-off Fall Time vs. Supply Voltage

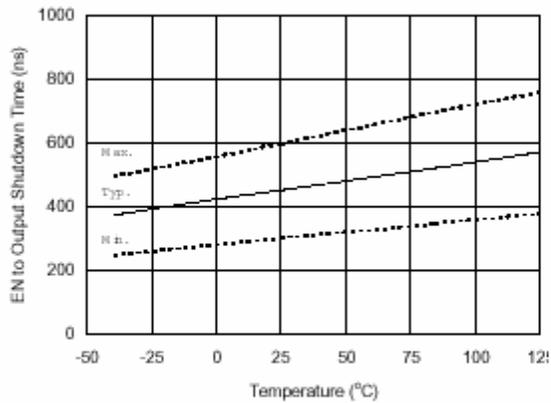


Figure 10A. EN to Output Shutdown Time vs. Temperature

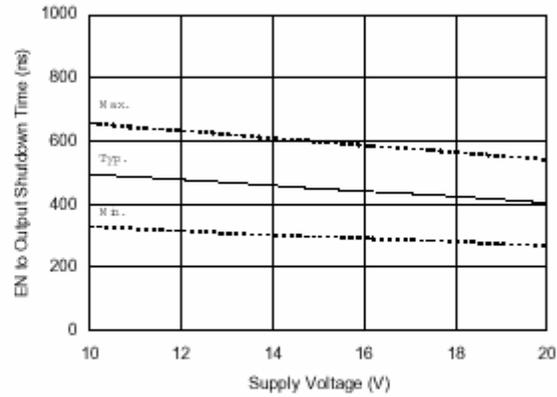


Figure 10B. EN to Output Shutdown Time vs. Supply Voltage



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

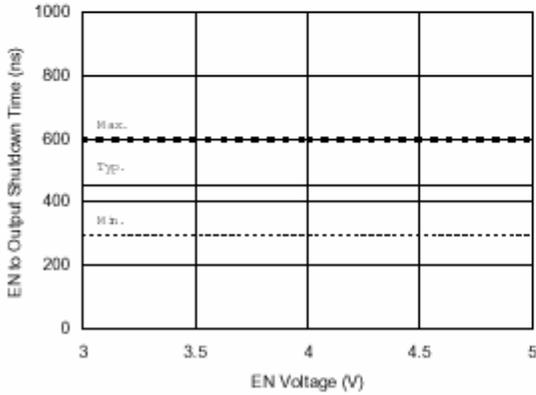


Figure 10C. EN to Output Shutdown Time vs. EN Voltage

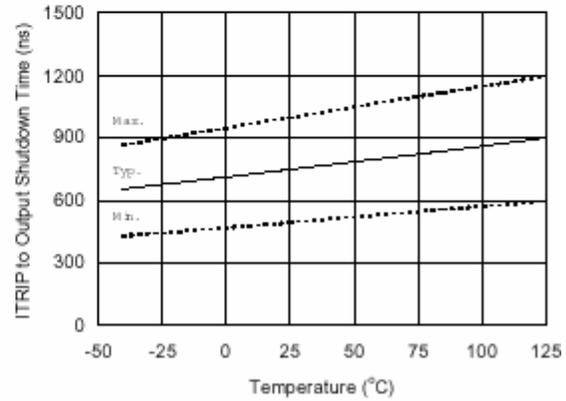


Figure 11A. ITRIP to Output Shutdown Time vs. Temperature

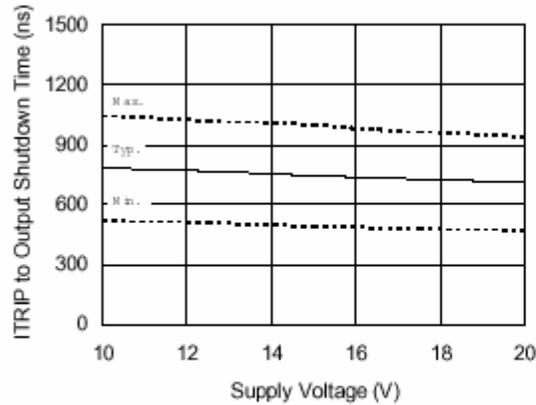


Figure 11B. ITRIP to Output Shutdown Time vs. Supply Voltage

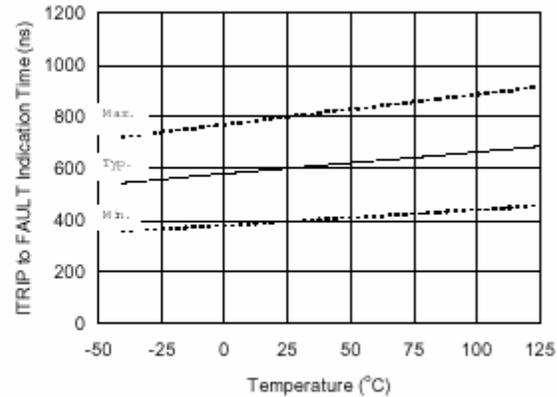


Figure 12A. ITRIP to FAULT Indication Time vs. Temperature



International  
**IR** Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

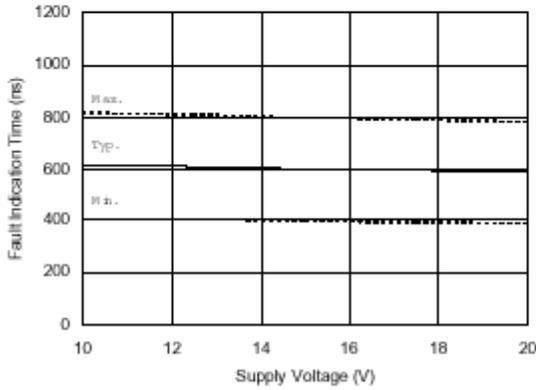


Figure 12B. ITRIP to FAULT Indication Time vs. Supply Voltage

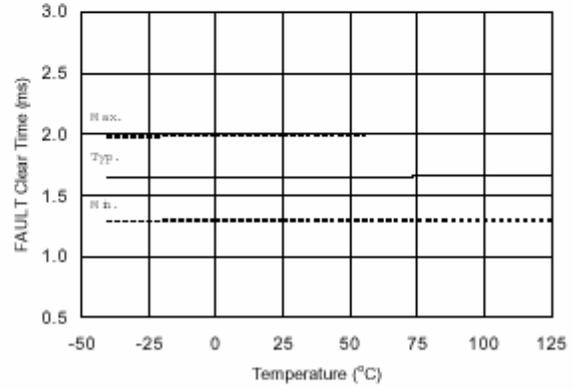


Fig13A. FAULT Clear Time vs. Temperature

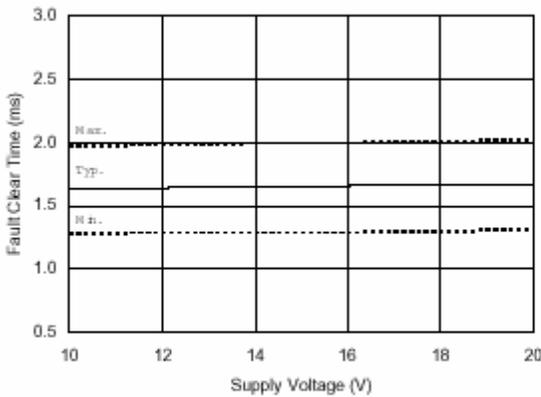


Figure 13B. FAULT Clear Time vs. Supply Voltage

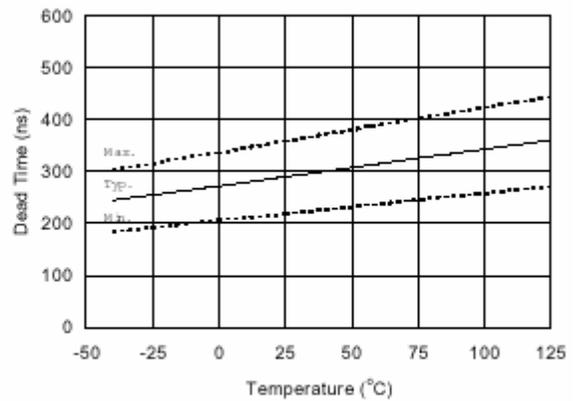


Figure 14A. Dead Time vs. Temperature



International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

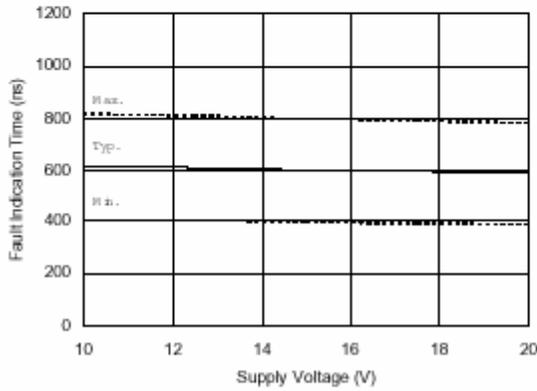


Figure 12B. ITRIP to FAULT Indication Time vs. Supply Voltage

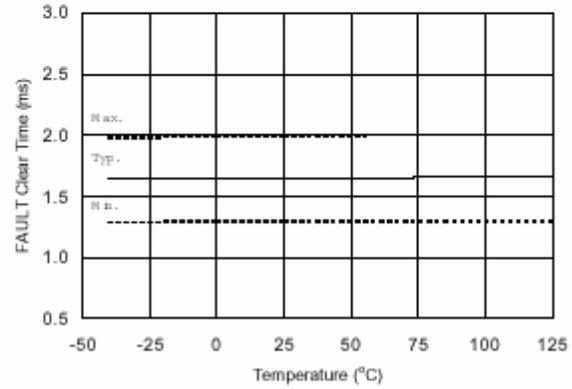


Fig13A. FAULT Clear Time vs. Temperature

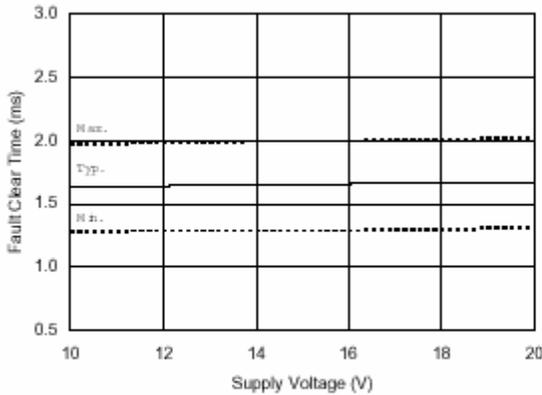


Figure 13B. FAULT Clear Time vs. Supply Voltage

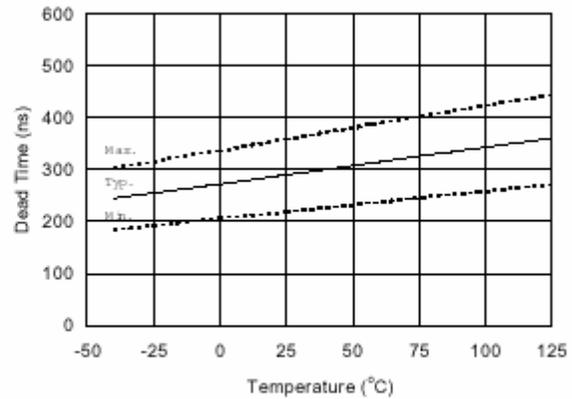


Figure 14A. Dead Time vs. Temperature



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

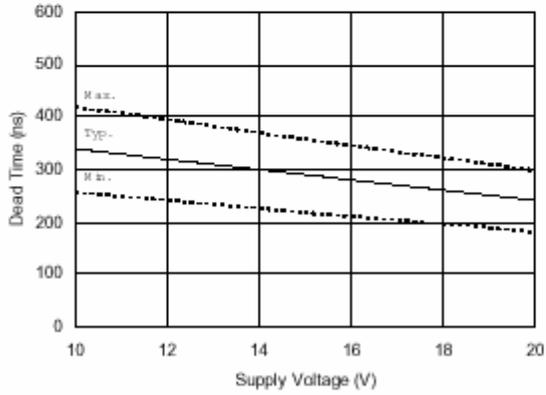


Figure 14B. Dead Time Time vs. Supply Voltage

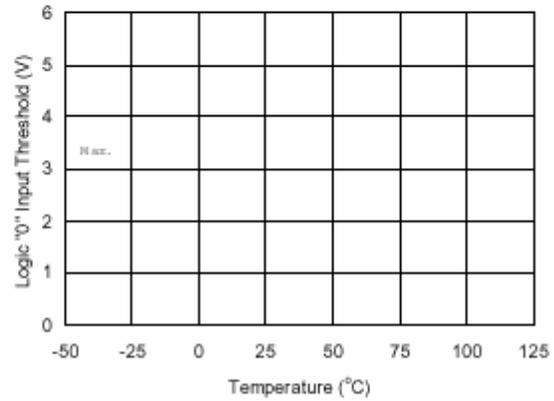


Figure 15A. Logic "0" Input Threshold vs. Temperature

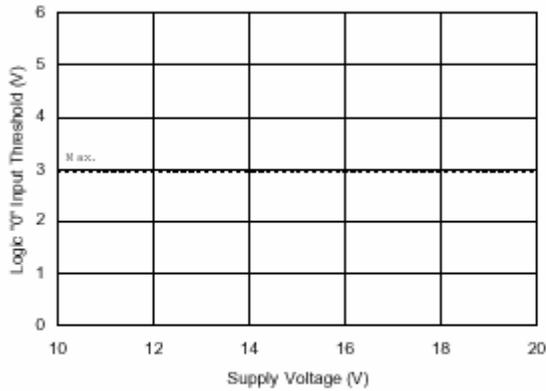


Figure 15B. Logic "0" Input Threshold vs. Supply Voltage

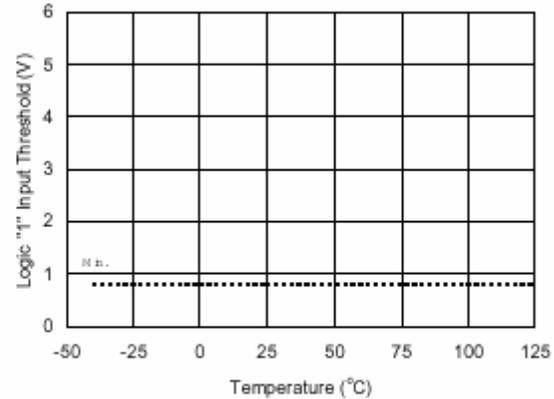


Figure 16A. Logic "1" Input Threshold vs. Temperature



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

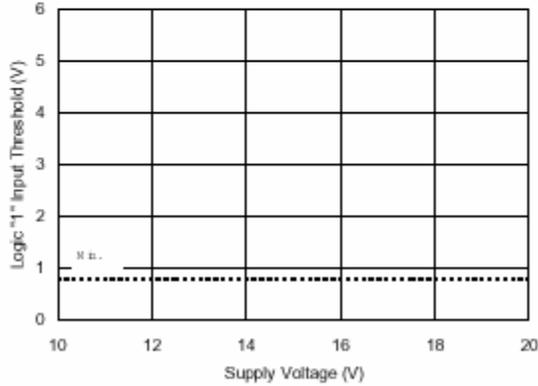


Figure 16B. Logic "1" Input Threshold vs. Supply Voltage

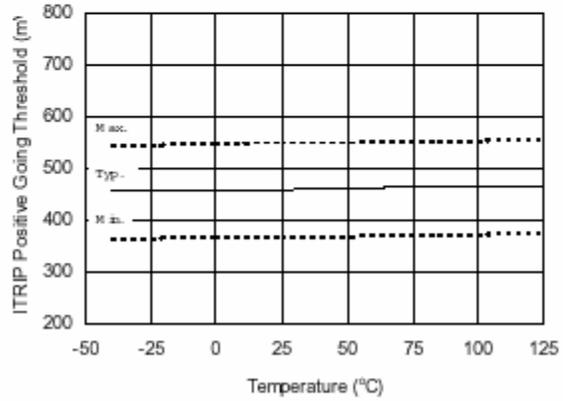


Figure 17A. ITRIP Positive Going Threshold vs. Temperature (IR2136/21362/21363/IR21366 Only)

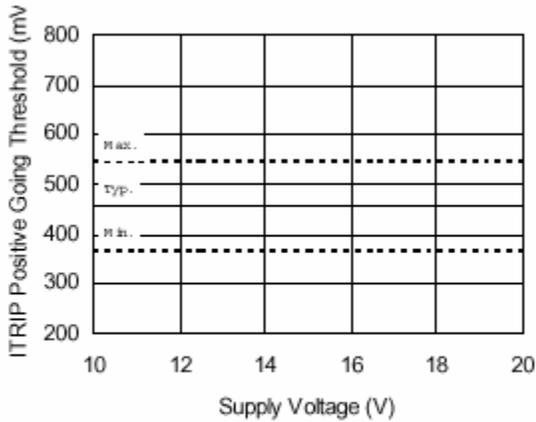


Figure 17B. ITRIP Positive Going Threshold vs. Supply Voltage (IR2136/21362/21363/IR21366 Only)

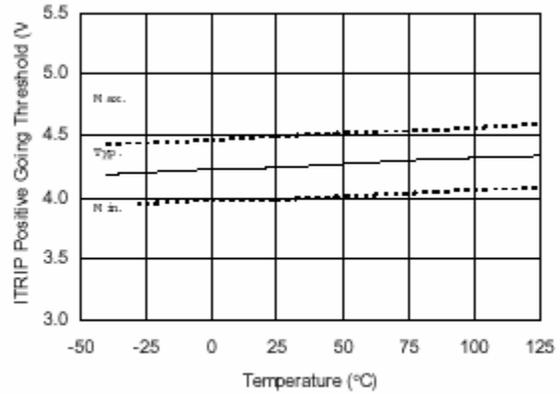


Figure 17C. ITRIP Positive Going Threshold vs. Temperature (IR21365/IR21367/IR21368 Only)



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

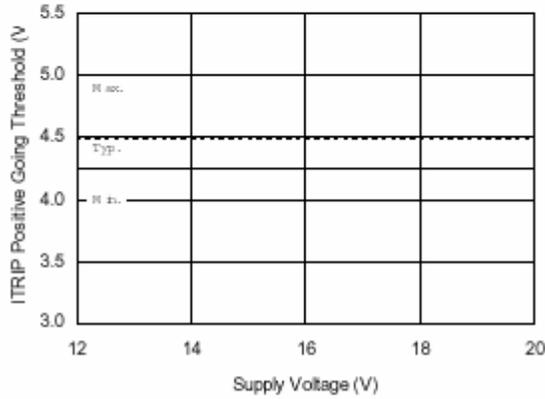


Figure 17D. ITRIP Positive Going Threshold vs. Supply Voltage (IR21365/IR21367/IR21368 Only)

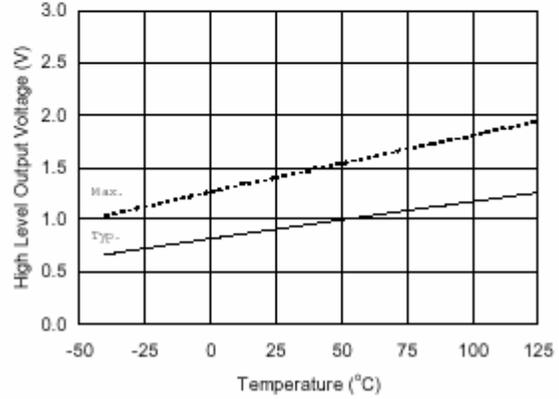


Figure 18A. High Level Output vs. Temperature

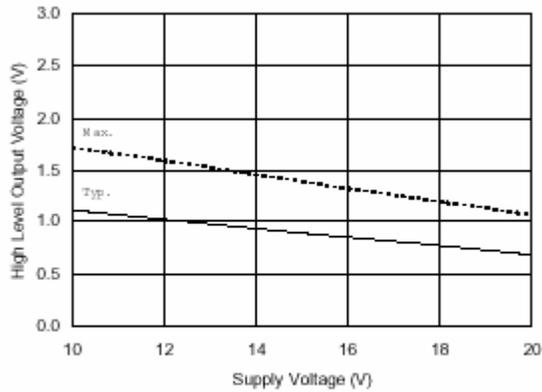


Figure 18B. High Level Output vs. Supply Voltage

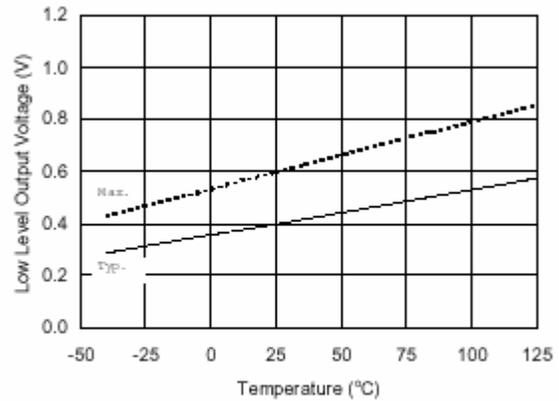


Figure 19A. Low Level Output vs. Temperature



International  
**IR** Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

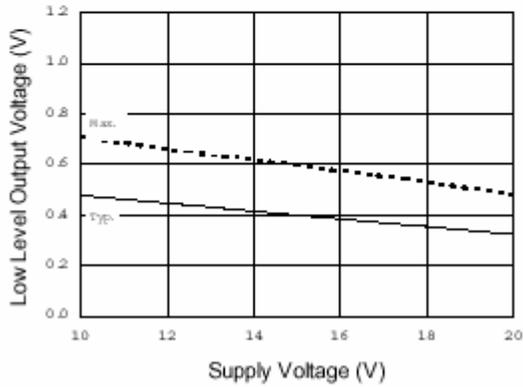


Figure 19B. Low Level Output vs. Supply Voltage

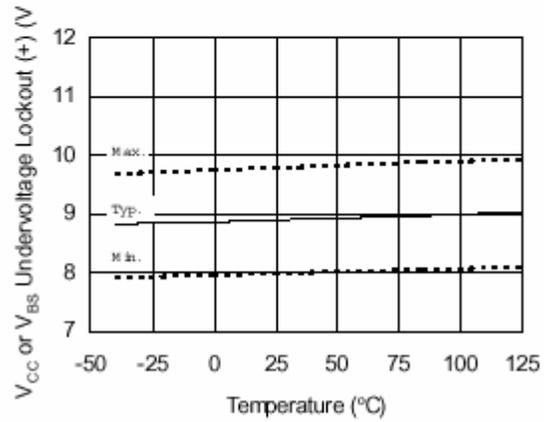


Figure 20.  $V_{CC}$  or  $V_{BS}$  Undervoltage Lockout (+) vs. Temperature (IR2136/IR21368 Only)

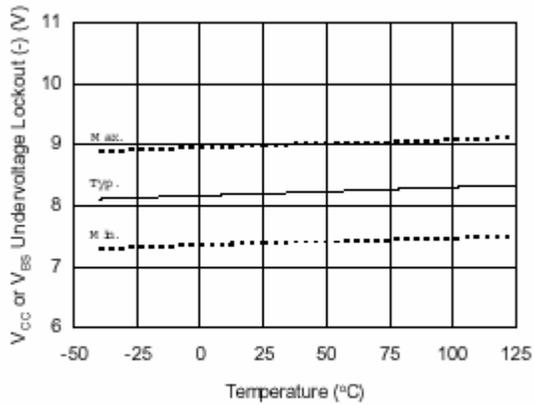


Figure 21.  $V_{CC}$  or  $V_{BS}$  Undervoltage (-) vs. Temperature (IR2136/IR21368 Only)

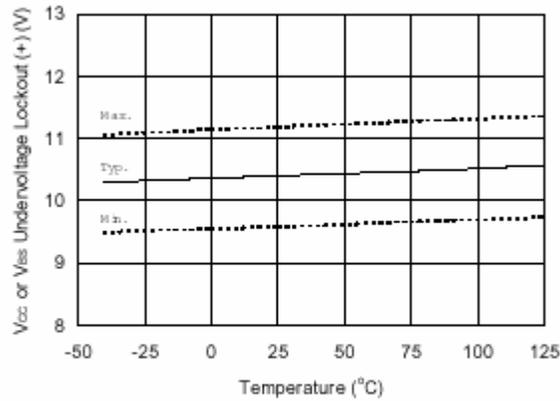


Figure 22.  $V_{CC}$  or  $V_{BS}$  Undervoltage (+) vs. Temperature (IR21362 Only)



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

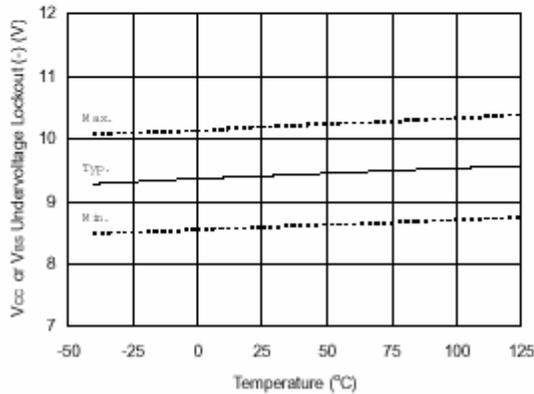


Figure 23.  $V_{CC}$  or  $V_{BS}$  Undervoltage Lockout (-) vs. Temperature (IR21362 Only)

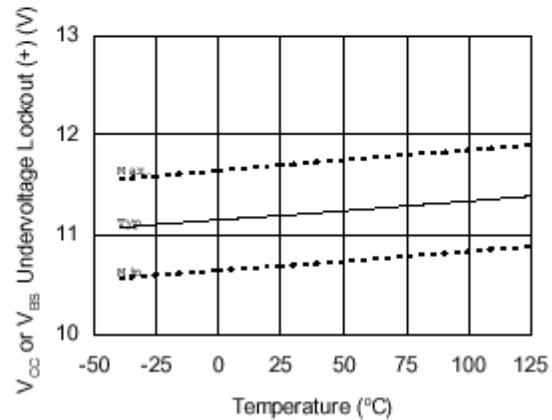


Figure 24.  $V_{CC}$  or  $V_{BS}$  Undervoltage Lockout (+) vs. Temperature (IR21363/21365/IR21366/IR21367 Only)

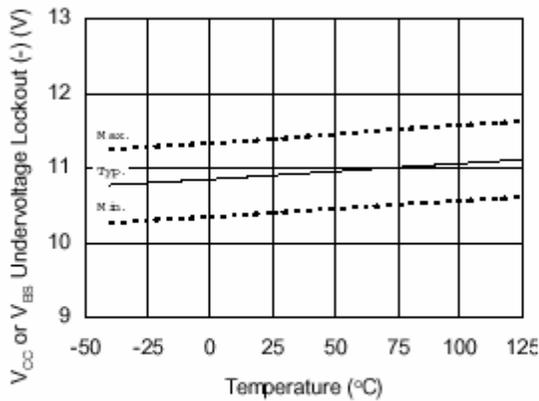


Figure 25.  $V_{CC}$  or  $V_{BS}$  Undervoltage Lockout (-) vs. Temperature (IR21363/21365/IR21366/IR21367 Only)

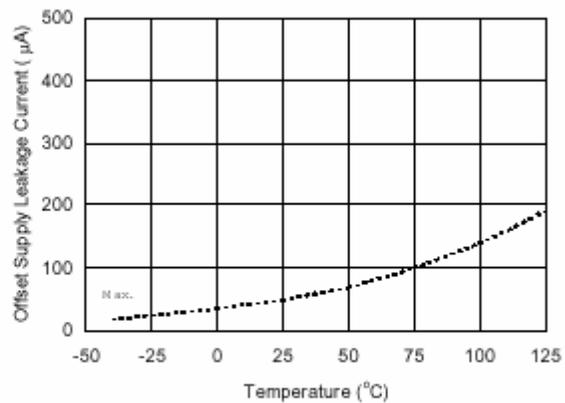
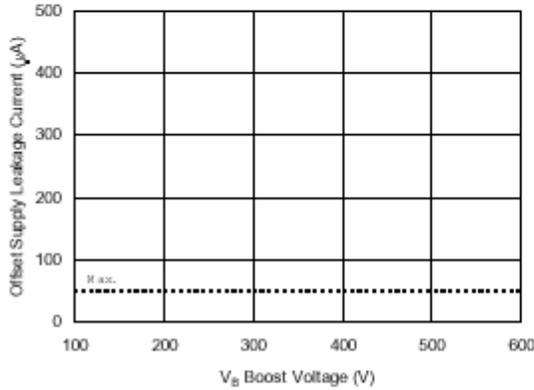


Figure 26A. Offset Supply Leakage Current vs. Temperature

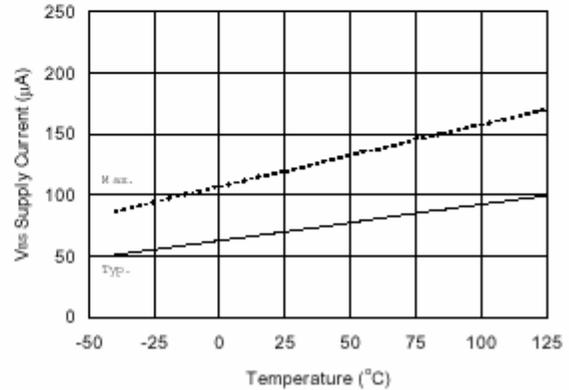


International  
**IR** Rectifier

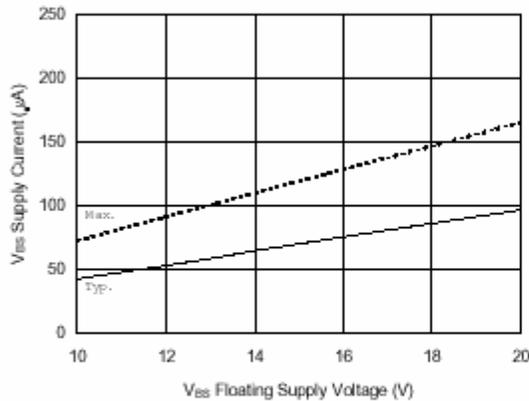
# IR2136(2)(3)(5)(6)(7)(8)(J&S)



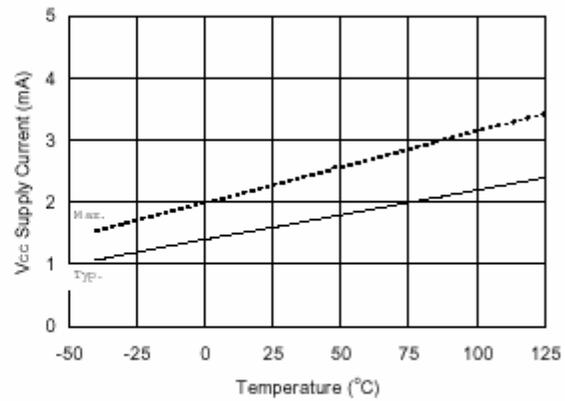
**Figure 26B. Offset Supply Leakage Current vs.  $V_B$  Boost Voltage**



**Figure 27A.  $V_{BS}$  Supply Current vs. Temperature**



**Figure 27B.  $V_{BS}$  Supply Current vs.  $V_{BS}$  Floating Supply Voltage**

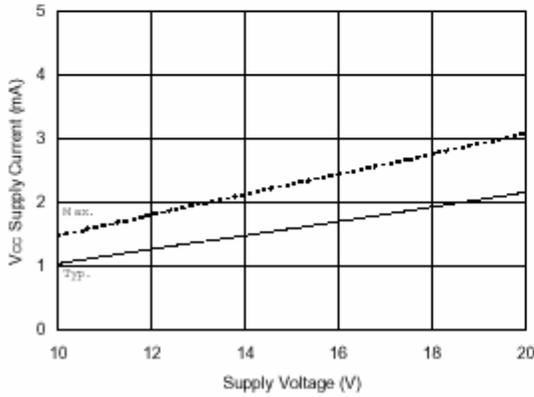


**Figure 28A.  $V_{CC}$  Supply Current vs. Temperature**

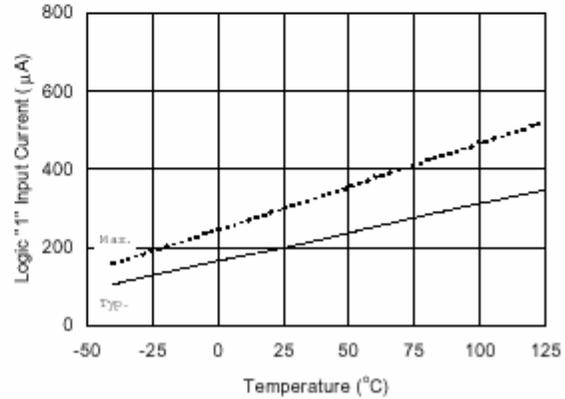


# IR2136(2)(3)(5)(6)(7)(8)(J&S)

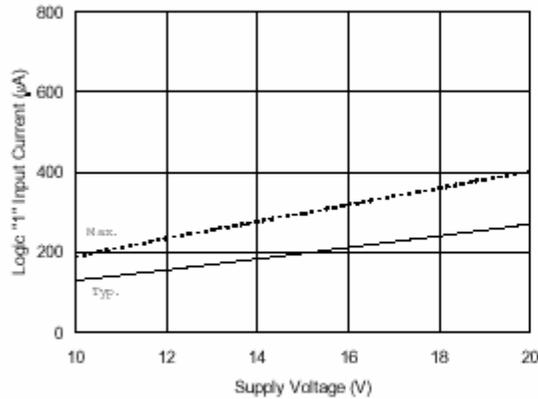
International  
**IR** Rectifier



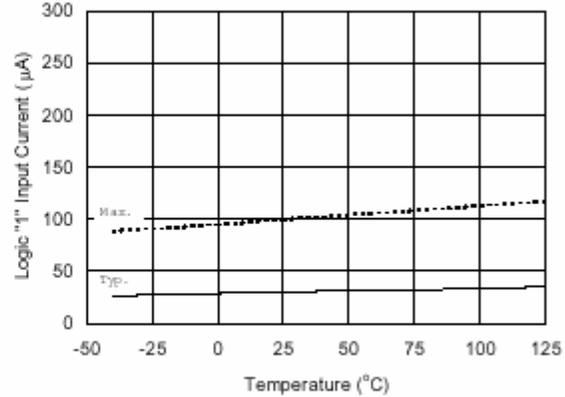
**Figure 28B. V<sub>CC</sub> Supply Current vs. V<sub>CC</sub> Supply Voltage**



**Figure 29A. Logic "1" Input Current vs. Temperature (IR2136/21363/21365 and IR21362 Low Side Only)**



**Figure 29B. Logic "1" Input Current vs. Supply Voltage (IR2136/21363/21365 and IR21362 Low Side Only)**



**Figure 29C. Logic "1" Input Current vs. Temperature (IR21362 High Side Only)**



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

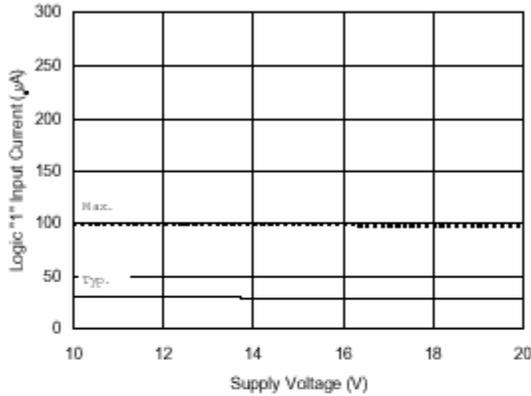


Figure 29D. Logic "1" Input Current vs. Supply Voltage (IR21362 High Side Only)

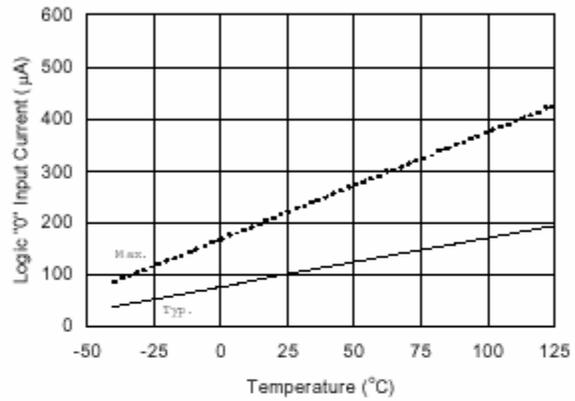


Figure 30A. Logic "0" Input Current vs. Temperature (IR2136/21363/21365 and IR21362 Low Side Only)

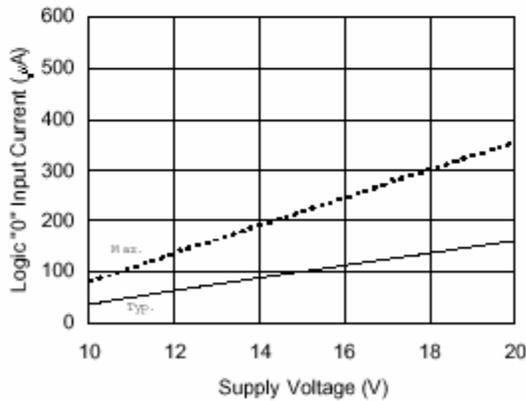


Figure 30B. Logic "0" Input Current vs. Supply Voltage (IR2136/21363/21365 and IR21362 Low Side Only)

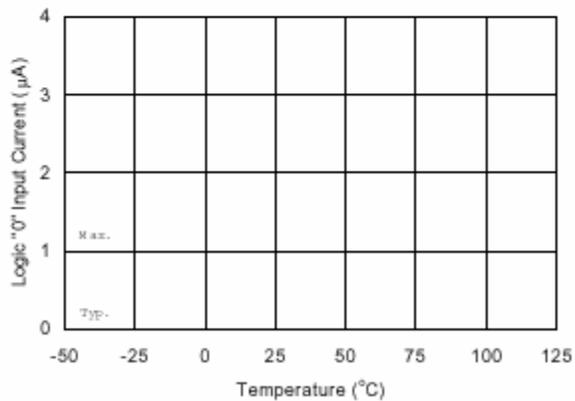
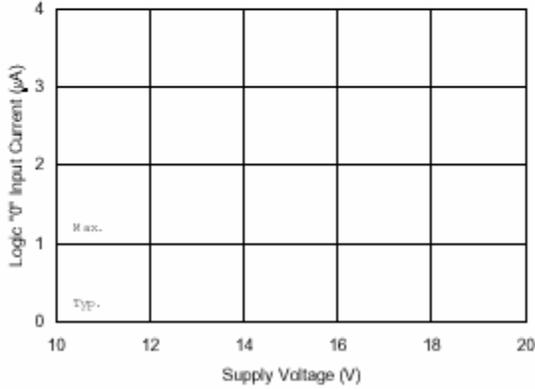


Figure 30C. Logic "0" Input Current vs. Temperature (IR21362 High Side Only)

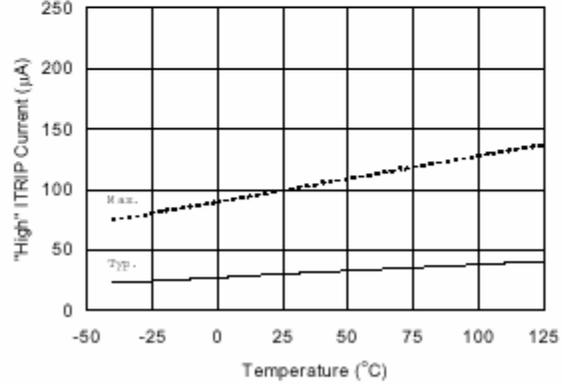


# IR2136(2)(3)(5)(6)(7)(8)(J&S)

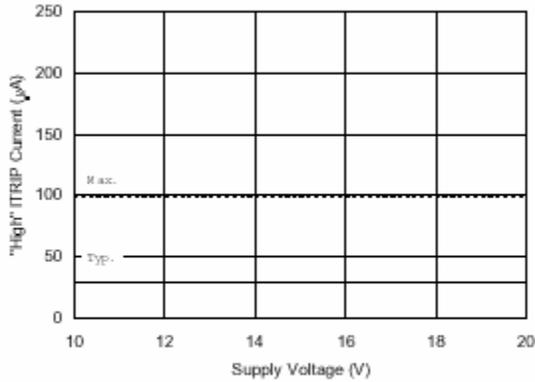
International  
**IR** Rectifier



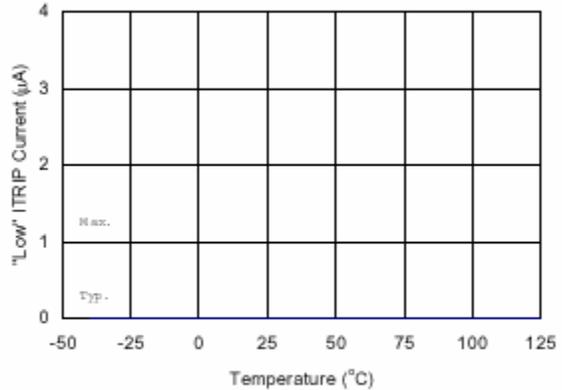
**Figure 30D. Logic "0" Input Current vs. Supply Voltage (IR21362 High Side Only)**



**Figure 31A. "High" ITRIP Current vs. Temperature**



**Figure 31B. "High" ITRIP Current vs. Supply Voltage**



**Figure 32A. "Low" ITRIP Current vs. Temperature**



International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

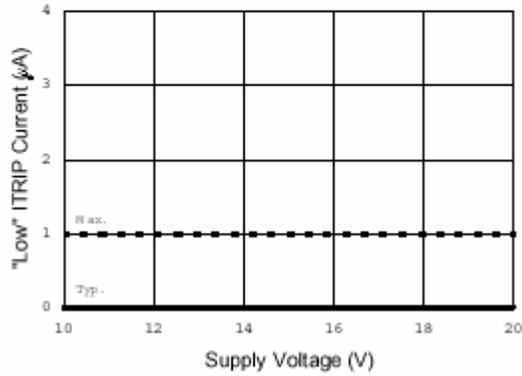


Figure 32B. "Low" ITRIP Current vs. Supply Voltage

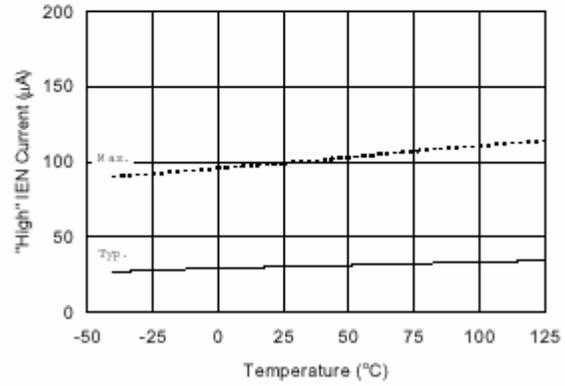


Figure 33A. "High" IEN Current vs. Temperature

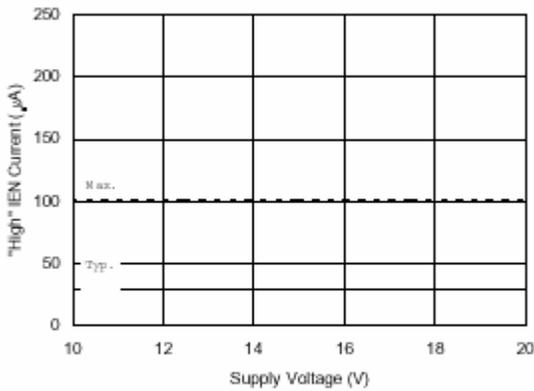


Figure 33B. "High" IEN Current vs. Supply Voltage

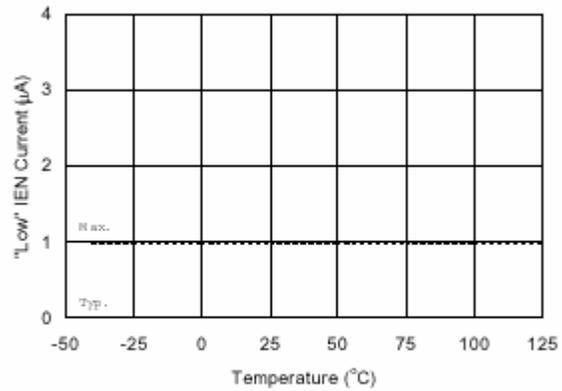


Figure 34A. "Low" IEN Current vs. Temperature



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

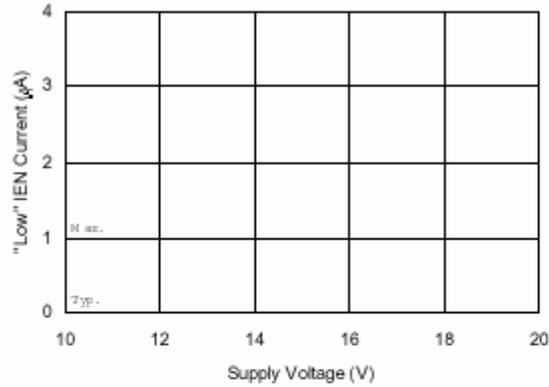


Figure 34B. "Low" IEN Current vs. Supply Voltage

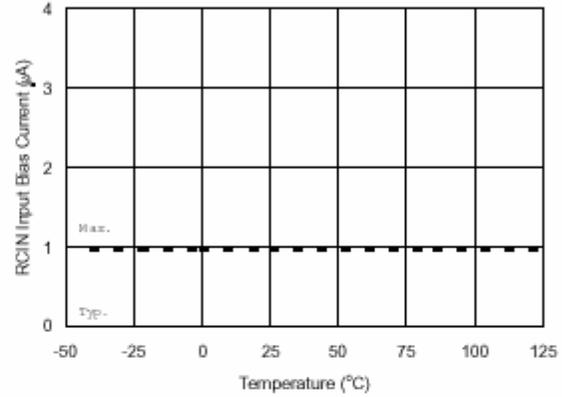


Figure 35A. RCIN Input Bias Current vs. Temperature

Figure 34B. "Low" IEN Current vs. Supply Voltage

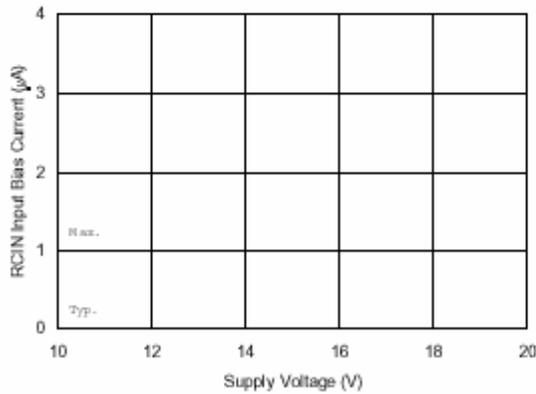


Figure 35B. RCIN Input Bias Current vs. Supply Voltage

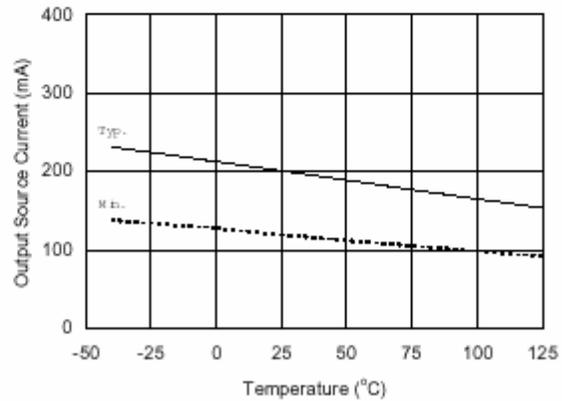
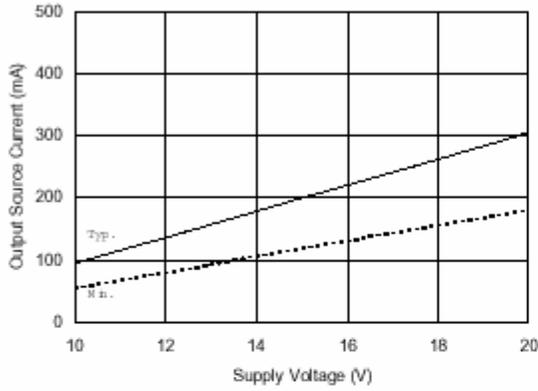


Figure 36A. Output Source Current vs. Temperature

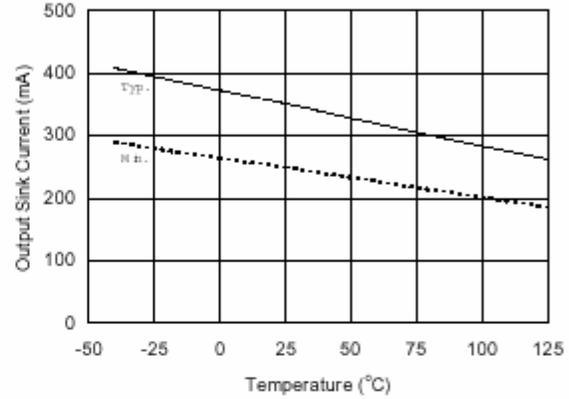


International  
**IR** Rectifier

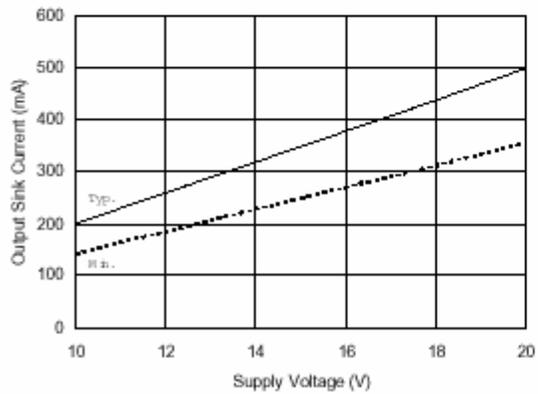
# IR2136(2)(3)(5)(6)(7)(8)(J&S)



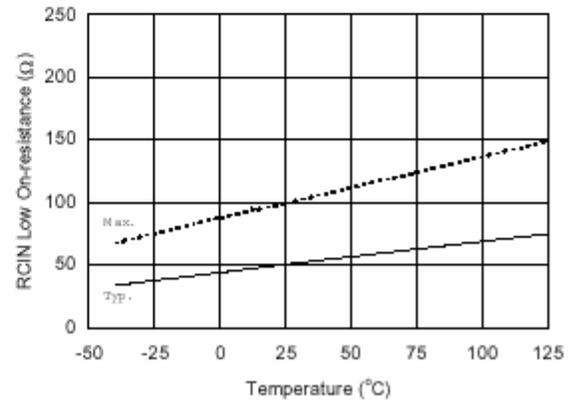
**Figure 36B. Output Source Current vs. Supply Voltage**



**Figure 37A. Output Sink Current vs. Temperature**



**Figure 37B. Output Sink Current vs. Supply Voltage**

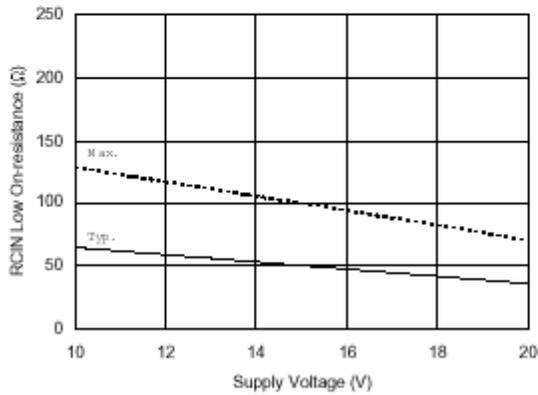


**Figure 38A. RCIN Low On-resistance vs. Temperature**

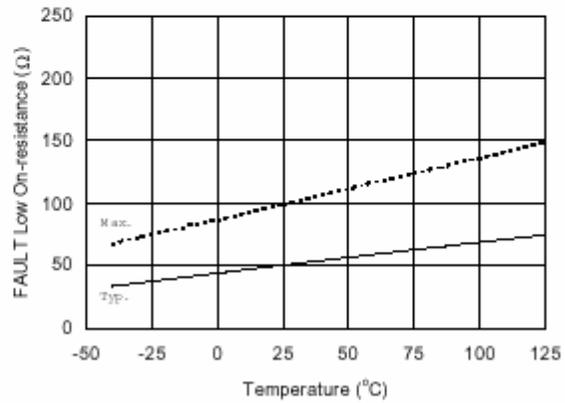


# IR2136(2)(3)(5)(6)(7)(8)(J&S)

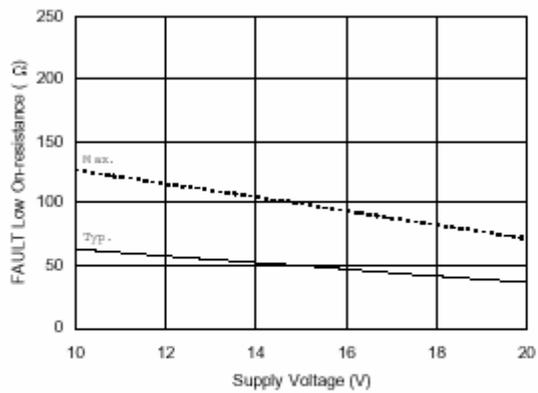
International  
**IR** Rectifier



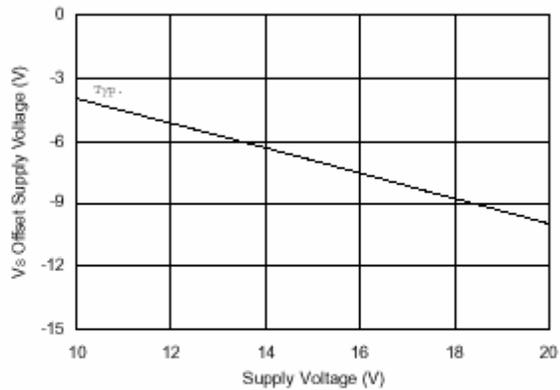
**Figure 38B. RCIN Low On-resistance vs. Supply Voltage**



**Figure 39A. FAULT Low On-resistance vs. Temperature**



**Figure 39B. FAULT Low On-resistance vs. Supply Voltage**



**Figure 40. Maximum VS Negative Offset vs. VBS Supply Voltage**



International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)

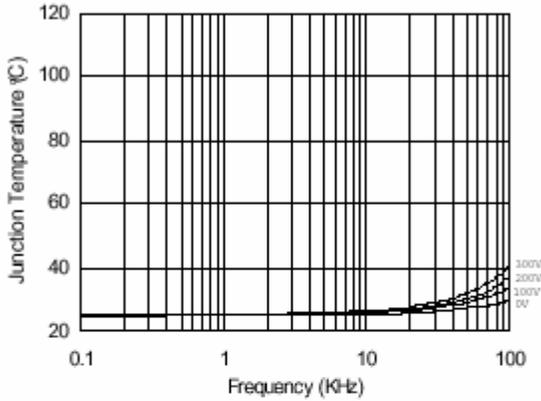


Figure 41. IR2136/IR21362(3)(5)(6)(7)(8) vs. Frequency (IRG4BC20W), Rgate=33Ω, Vcc=15V

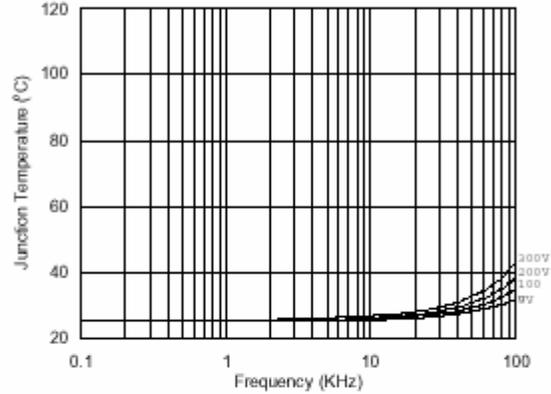


Figure 42. IR2136/IR21362(3)(5)(6)(7)(8) vs. Frequency (IRG4BC30W), Rgate=15Ω, Vcc=15V

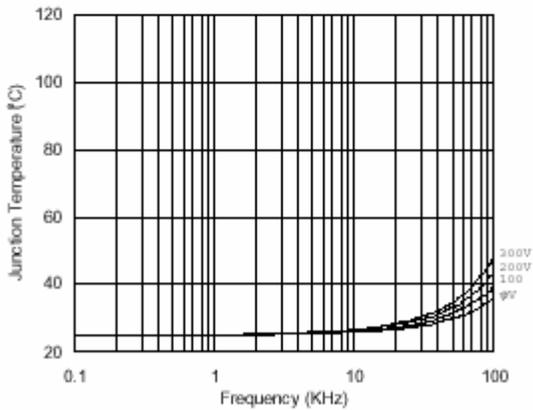


Figure 43. IR2136/IR21362(3)(5)(6)(7)(8) vs. Frequency (IRG4BC40W), Rgate=10Ω, Vcc=15V

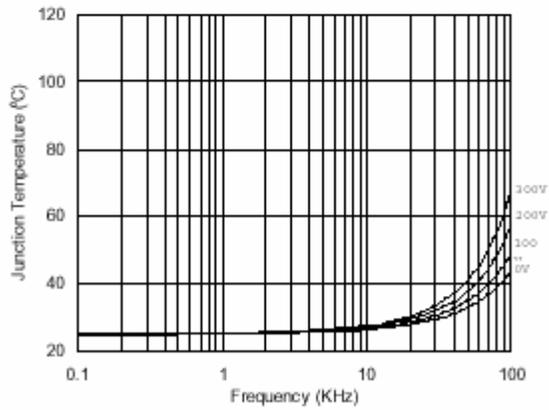
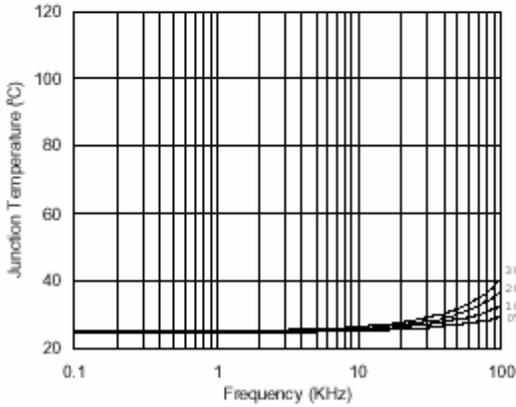


Figure 44. IR2136/IR21362(3)(5)(6)(7)(8) vs. Frequency (IRG4PC50W), Rgate=5Ω, Vcc=15V

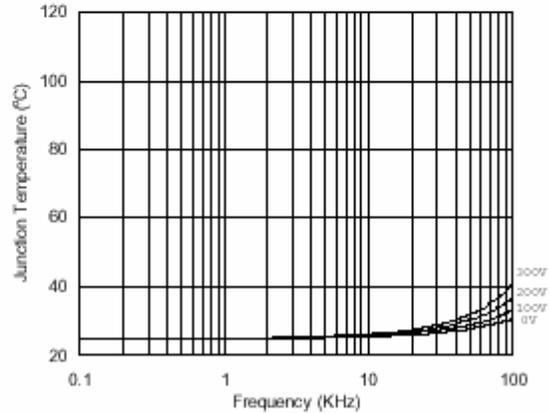


# IR2136(2)(3)(5)(6)(7)(8)(J&S)

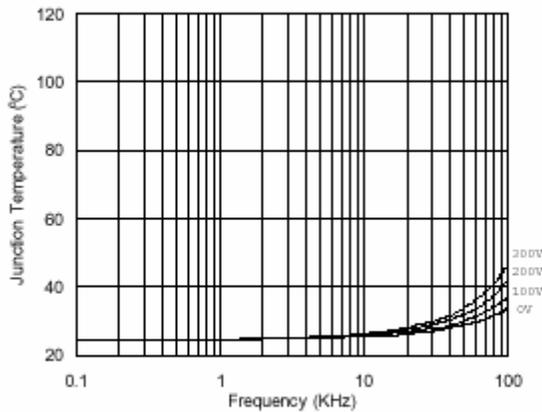
International  
**IR** Rectifier



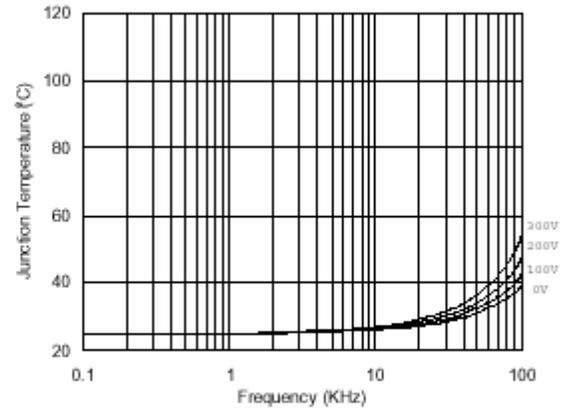
**Figure 45. IR2136/IR21362(3)(5)(6)(7)(8) (J) vs. Frequency (IRG4BC20W), Rgate=33Ω, Vcc=15V**



**Figure 46. IR2136/IR21362(3)(5)(6)(7)(8) (J) vs. Frequency (IRG4BC30W), Rgate=15Ω, Vcc=15V**



**Figure 47. IR2136/IR21362(3)(5)(6)(7)(8) (J) vs. Frequency (IRG4BC40W), Rgate=10Ω, Vcc=15V**

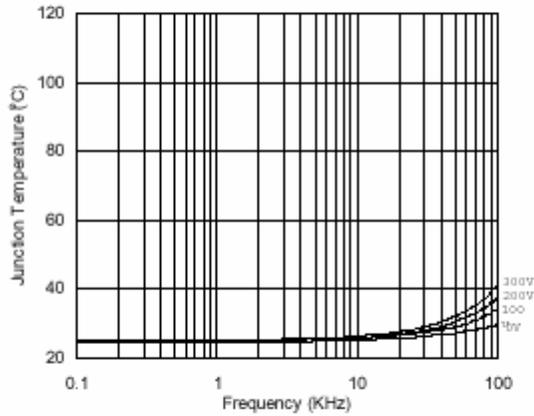


**Figure 48. IR2136/IR21362(3)(5)(6)(7)(8) (J) vs. Frequency (IRG4PC50W), Rgate=5Ω, Vcc=15V**

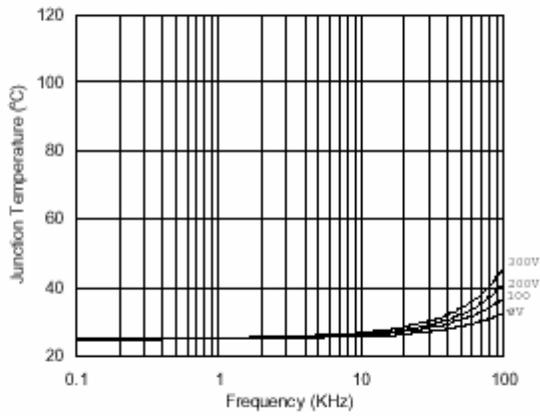


International  
**IR** Rectifier

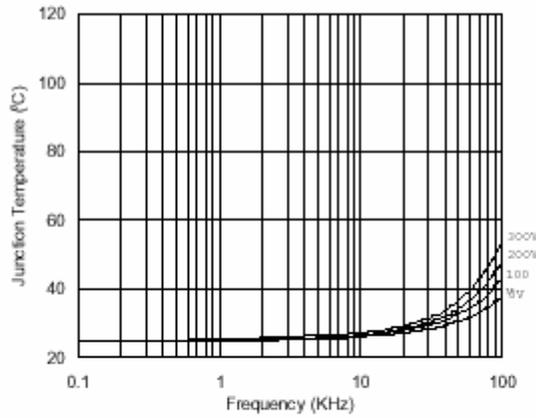
# IR2136(2)(3)(5)(6)(7)(8)(J&S)



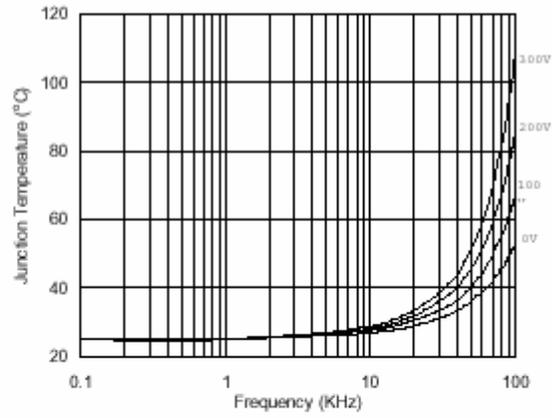
**Figure 49. IR2136/IR21362(3)(5)(6)(7)(8) (S) vs. Frequency (IRG4BC20W), R<sub>gate</sub>=33Ω, V<sub>cc</sub>=15V**



**Figure 50. IR2136/IR21362(3)(5)(6)(7)(8) (S) vs. Frequency (IRG4BC30W), R<sub>gate</sub>=15Ω, V<sub>cc</sub>=15V**



**Figure 51. IR2136/IR21362(3)(5)(6)(7)(8) (S) vs. Frequency (IRG4BC40W), R<sub>gate</sub>=10Ω, V<sub>cc</sub>=15V**



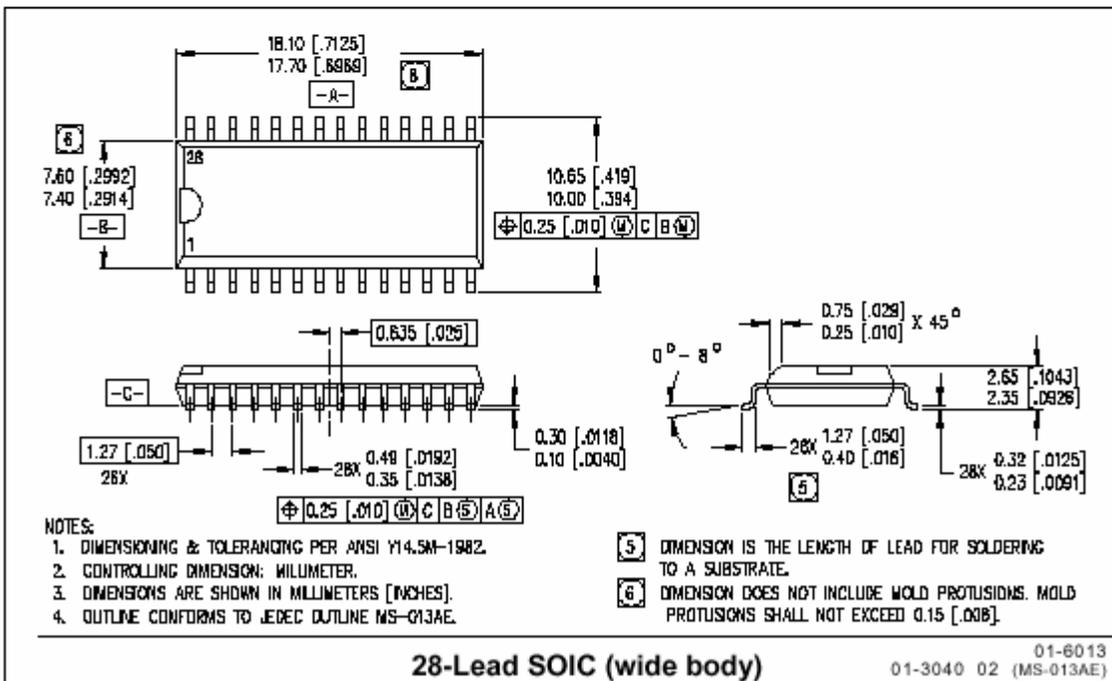
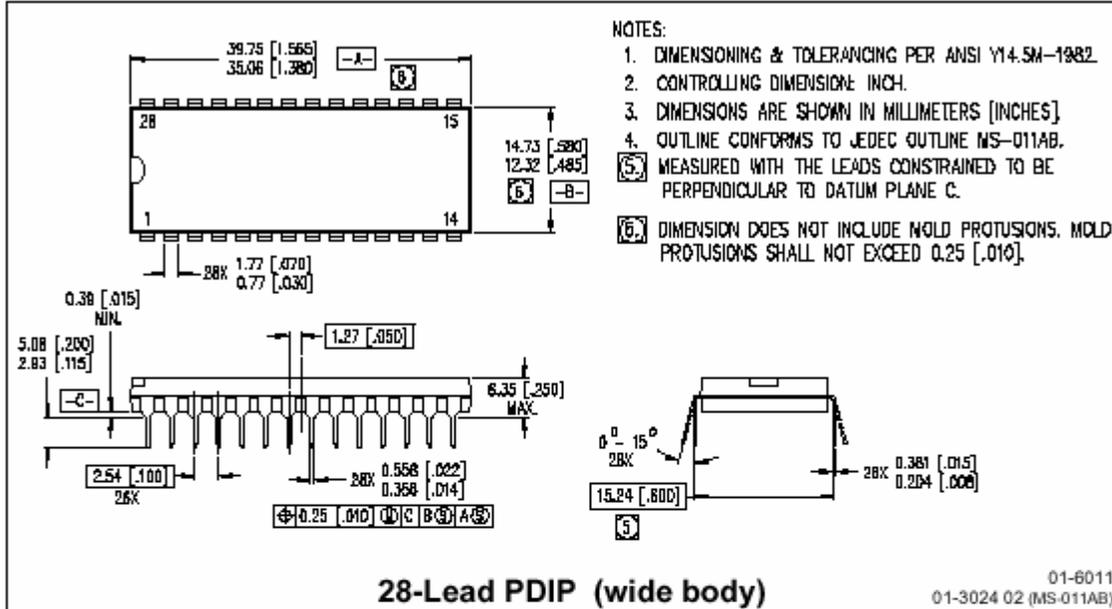
**Figure 52. IR2136/IR21362(3)(5)(6)(7)(8) (S) vs. Frequency (IRG4PC50W), R<sub>gate</sub>=5Ω, V<sub>cc</sub>=15V**



# IR2136(2)(3)(5)(6)(7)(8)(J&S)

International  
**IR** Rectifier

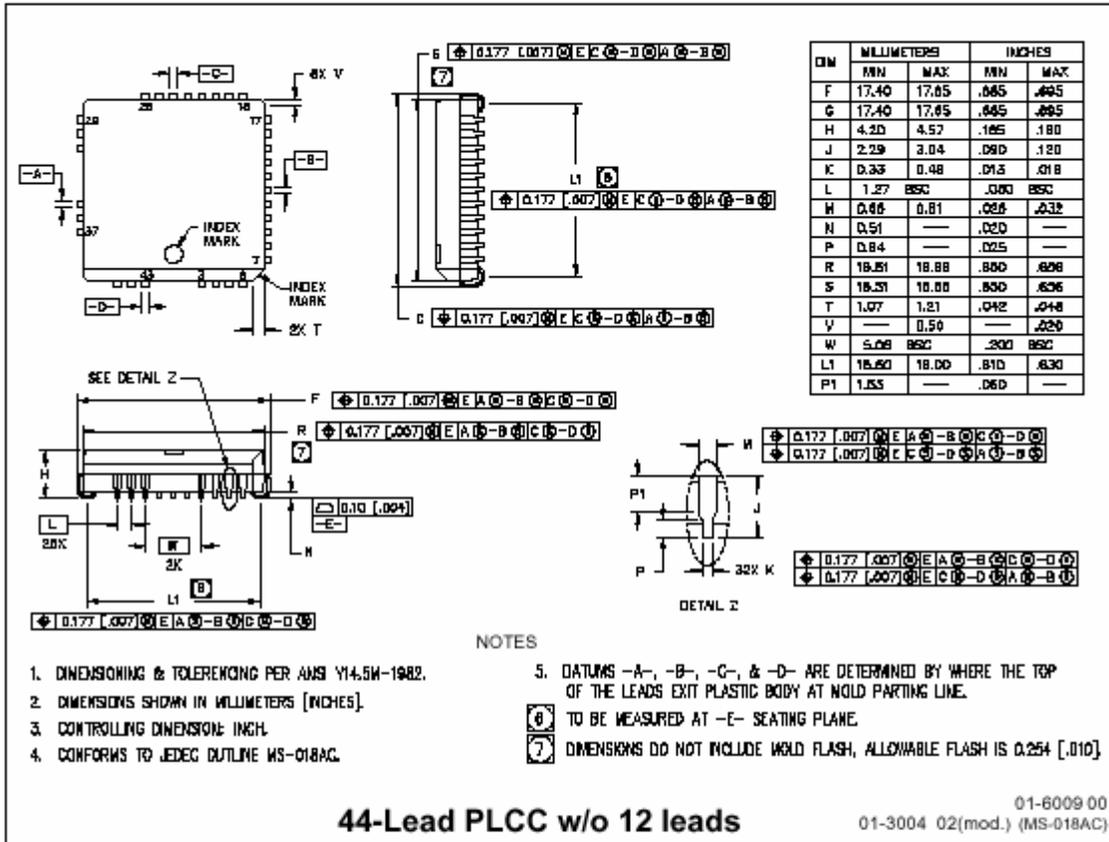
## Case outlines





International  
IR Rectifier

# IR2136(2)(3)(5)(6)(7)(8)(J&S)



1. DIMENSIONING & TOLERANCING PER ANSI Y14.5M-1982.
2. DIMENSIONS SHOWN IN MILLIMETERS [INCHES].
3. CONTROLLING DIMENSIONS: INCH.
4. CONFORMS TO JEDEC OUTLINE MS-018AC.

5. DATUMS -A-, -B-, -C-, & -D- ARE DETERMINED BY WHERE THE TOP OF THE LEADS EXIT PLASTIC BODY AT MOLD PARTING LINE.
- ⓪ TO BE MEASURED AT -E- SEATING PLANE.
- ⑦ DIMENSIONS DO NOT INCLUDE MOLD FLASH, ALLOWABLE FLASH IS 0.254 [0.010].

International  
IR Rectifier

WORLD HEADQUARTERS: 233 Kansas Street, El Segundo, California 90245 Tel: (310) 252-7105  
<http://www.irf.com/> Data and specifications subject to change without notice. 5/22/2003

# Apéndice E

## Módulo VSI con IGBTs EMP25P12B

International  
**IOR** Rectifier

Bulletin I27149 08/07

### EMP25P12B

**INTERO**

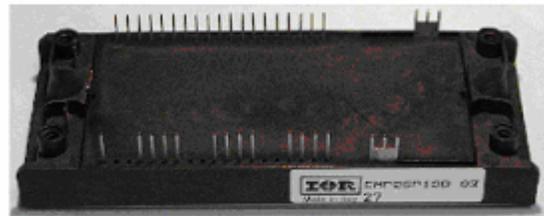
PIM+

#### EMP Features:

■ **Power Module:**

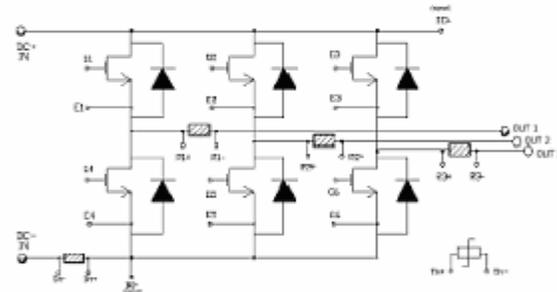
- NPT IGBTs 25A, 1200V
- 10us Short Circuit capability
  - Square RBSOA
  - Low  $V_{ce(sat)}$  (2.28Vtyp @ 25A, 25°C)
  - Positive  $V_{ce(sat)}$  temperature coefficient
- Gen III HexFred Technology
  - Low diode  $V_f$  (1.76Vtyp @ 25A, 25°C)
  - Soft reverse recovery
- 4mΩ sensing resistors on all phase outputs and DCbus minus rail
  - Thermal coefficient < 50ppm/°C

#### Package:



EMP – Inverter (EconoPack 2 outline compatible)

#### Power Module schematic:



Three phase inverter with current sensing resistors on all output phases and thermistor

#### Description

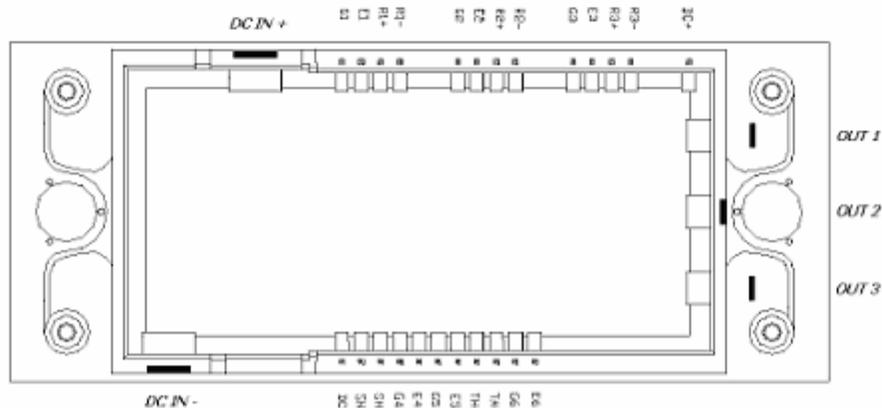
The EMP25P12B is a Power Integrated Module for Motor Driver applications with embedded sensing resistors on all three-phase output currents.

Each sensing resistor's head is directly bonded to an external pin to reduce parasitic effects and achieve high accuracy on feedback voltages.

Since their thermal coefficient is very low, no value compensation is required across the complete operating temperature range.

The device comes in the EMP™ package, fully compatible in length, width and height with EconoPack 2 outline.

#### Power module frame pins mapping





EMP25P12B I27149 08/07

International  
**IR** Rectifier

## Pins Mapping

Symbol	Lead Description
DC IN+	DC Bus plus power input pin
DC IN-	DC Bus minus power input pin
DC +	DC Bus plus signal connection (Kelvin point)
DC -	DC Bus minus signal connection (Kelvin point)
Th +	Thermal sensor positive input
Th -	Thermal sensor negative input
Sh +	DC Bus minus series shunt positive input (Kelvin point)
Sh -	DC Bus minus series shunt negative input (Kelvin point)
G1/2/3	Gate connections for high side IGBTs
E1/2/3	Emitter connections for high side IGBTs (Kelvin points)
R1/2/3 +	Output current sensing resistor positive input (IGBTs emitters 1/2/3 side, Kelvin points)
R1/2/3 -	Output current sensing resistor negative input (Motor side, Kelvin points)
G4/5/6	Gate connections for low side IGBTs
E4/5/6	Emitter connections for low side IGBTs (Kelvin points)
OUT1/2/3	Three phase power output pins

## Absolute Maximum Ratings (T<sub>C</sub>=25°C)

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to V<sub>DC-</sub>, all currents are defined positive into any lead. Thermal Resistance and Power Dissipation ratings are measured at still air conditions.

	Symbol	Parameter Definition	Min.	Max.	Units
Inverter	V <sub>DC</sub>	DC Bus Voltage	0	1000	V
	V <sub>CE(s)</sub>	Collector Emitter Voltage	0	1200	
	I <sub>C@100C</sub>	IGBTs continuous collector current (T <sub>C</sub> = 100 °C, fig. 1)		25	A
	I <sub>C@25C</sub>	IGBTs continuous collector current (T <sub>C</sub> = 25 °C, fig 1)		50	
	I <sub>CM</sub>	Pulsed Collector Current (Fig. 3, Fig. CT.5)		100	
	I <sub>F@100C</sub>	Diode Continuous Forward Current (T <sub>C</sub> = 100 °C)		25	
	I <sub>F@25C</sub>	Diode Continuous Forward Current (T <sub>C</sub> = 25 °C)		50	
	I <sub>FM</sub>	Diode Maximum Forward Current		100	
	V <sub>GE</sub>	Gate to Emitter Voltage	-20	+20	V
	P <sub>D@25°C</sub>	Power Dissipation (One transistor)		192	W
	P <sub>D@100°C</sub>	Power Dissipation (One transistor, T <sub>C</sub> = 100 °C)		77	
	Power Module	MT	Mounting Torque		3.5
T <sub>J</sub>		Operating Junction Temperature	-40	+150	°C
T <sub>STG</sub>		Storage Temperature Range	-40	+125	
V <sub>C-ISO</sub>		Isolation Voltage to Base Copper Plate	-2500	+2500	V



EMP25P12B I27149 08/07

**Electrical Characteristics:**

For proper operation the device should be used within the recommended conditions.

**T<sub>J</sub> = 25°C (unless otherwise specified)**

Symbol	Parameter Definition	Min.	Typ.	Max.	Units	Test Conditions	Fig.
V <sub>(BR)CES</sub>	Collector To Emitter Breakdown Voltage	1200			V	V <sub>GE</sub> = 0V, I <sub>C</sub> = 250μA	
ΔV <sub>(BR)CES/ΔT</sub>	Temperature Coeff. of Breakdown Voltage		+1.2		V/°C	V <sub>GE</sub> = 0V, I <sub>C</sub> = 1mA (25 - 125 °C)	
V <sub>CE(on)</sub>	Collector To Emitter Saturation Voltage		2.28	2.56	V	I <sub>C</sub> = 25A, V <sub>GE</sub> = 15V	5, 6
			3.2	3.65		I <sub>C</sub> = 50A, V <sub>GE</sub> = 15V	7, 9
			2.74	3.10		I <sub>C</sub> = 25A, V <sub>GE</sub> = 15V, T <sub>J</sub> = 125 °C	10, 11
V <sub>GE(th)</sub>	Gate Threshold Voltage	4.0	5.0	6.0	V	V <sub>CE</sub> = V <sub>GE</sub> , I <sub>C</sub> = 250μA	12
ΔV <sub>GE(th)/ΔT</sub>	Temp. Coeff. of Threshold Voltage		-1.2		mV/°C	V <sub>CE</sub> = V <sub>GE</sub> , I <sub>C</sub> = 1mA (25 - 125 °C)	
g <sub>fs</sub>	Forward Transconductance	14.8	16.9	19.0	S	V <sub>CE</sub> = 50V, I <sub>C</sub> = 25A, PW = 80μs	
I <sub>CES</sub>	Zero Gate Voltage Collector Current			250	μA	V <sub>GE</sub> = 0V, V <sub>CE</sub> = 1200V	
			325	675		V <sub>GE</sub> = 0V, V <sub>CE</sub> = 1200V, T <sub>J</sub> = 125 °C	
				2000		V <sub>GE</sub> = 0V, V <sub>CE</sub> = 1200V, T <sub>J</sub> = 150 °C	
V <sub>FM</sub>	Diode Forward Voltage Drop		1.76	2.06	V	I <sub>C</sub> = 25A	8
			1.87	2.18		I <sub>C</sub> = 25A, T <sub>J</sub> = 125 °C	8
I <sub>RM</sub>	Diode Reverse Leakage Current			20	μA	V <sub>R</sub> = 1200V, T <sub>J</sub> = 25 °C	
I <sub>GES</sub>	Gate To Emitter Leakage Current			±100	nA	V <sub>GE</sub> = ± 20V	
R1/2/3	Sensing Resistors	3.96	4	4.04	mΩ		
Rsh	DC bus minus series shunt resistor	3.96	4	4.04			

**General Description**

The EMP module contains six IGBTs and HexFreds Diodes in a standard inverter configuration. IGBTs used are the new NPT 1200V-25A (current rating measured at 100°C), generation V from International Rectifier; the HexFred diodes have been designed specifically as pair elements for these power transistors. Thanks to the new design and technological realization, these devices do not need any negative gate voltage for their complete turn off; moreover the tail effect is also substantially reduced compared to competitive devices of the same family. This feature tremendously simplifies the gate driving stage. Another innovative feature in this type of power modules is the presence of sensing resistors in the three output phases, for precise motor current sensing and short circuit protections, as well as another resistor of the same value in the DC bus minus line, needed only for device protections purposes. A complete schematic of the EMP module is shown on page 1 where all sensing resistors have been clearly evidenced, a thermal sensor with negative temperature coefficient is also embedded in the device structure.

The package chosen is mechanically compatible with the well known EconoPack outline. Also the height of the plastic cylindrical nuts for the external PCB positioned on

its top is the same as the EconoPack II, so that, with the only re-layout of the main motherboard, this module can fit into the same mechanical fixings of the standard EconoPack II package thus speeding up the device evaluation in an already existing driver. An important feature of this new device is the presence of Kelvin connections for all feedback and command signals between the board and the module with the advantage of having all emitter and resistor sensing independent from the main power path. The final benefit is that all low power signal from/to the controlling board are unaffected by parasitic inductances or resistances inevitably present in the module power layout. The new package outline is shown on bottom of page 1. Notice that because of high current spikes on those inputs the DC bus power pins are doubled in size compared to the other power pins. Module technology uses the standard and well know DBC (Direct Bondable Copper): over a thick Copper base an alumina (Al<sub>2</sub>O<sub>3</sub>) substrate with a 300μm copper foil on both side is placed and IGBTs and Diodes dies are directly soldered, through screen printing process. These dies are then bonded with a 15 mils aluminum wire for power and signal connections. All components are then completely covered by a silicone gel for mechanical protection and electrical isolation purposes.



EMP25P12B I27149 08/07

**Switching Characteristics:**

For proper operation the device should be used within the recommended conditions.

**T<sub>J</sub> = 25°C (unless otherwise specified)**

Symbol	Parameter Definition	Min	Typ	Max	Units	Test Conditions	Fig.
Q <sub>g</sub>	Total Gate Charge (turn on)		169	254	nC	I <sub>C</sub> = 25A V <sub>CC</sub> = 600V V <sub>GE</sub> = 15V	23 CT1
Q <sub>ge</sub>	Gate – Emitter Charge (turn on)		19	29			
Q <sub>gc</sub>	Gate – Collector Charge (turn on)		82	123			
E <sub>on</sub>	Turn on Switching Loss		1.9	3.6	mJ	I <sub>C</sub> = 25A, V <sub>CC</sub> = 600V, T <sub>J</sub> = 25 °C V <sub>GE</sub> = 15V, R <sub>G</sub> = 20Ω, L = 200μH Tail and Diode Rev. Recovery included	CT4 WF1 WF2
E <sub>off</sub>	Turn off Switching Loss		1.3	2.0			
E <sub>ext</sub>	Total Switching Loss		3.2	5.6			
E <sub>on</sub>	Turn on Switching Loss		2.7	4.6	mJ	I <sub>C</sub> = 25A, V <sub>CC</sub> = 600V, T <sub>J</sub> = 125 °C V <sub>GE</sub> = 15V, R <sub>G</sub> = 20Ω, L = 200μH Tail and Diode Rev. Recovery included	13, 15 CT4 WF1 WF2
E <sub>off</sub>	Turn off Switching Loss		2.0	2.3			
E <sub>ext</sub>	Total Switching Loss		4.7	6.9			
t <sub>d</sub> (on)	Turn on delay time		192	210	ns	I <sub>C</sub> = 25A, V <sub>CC</sub> = 600V, T <sub>J</sub> = 125 °C V <sub>GE</sub> = 15V, R <sub>G</sub> = 20Ω, L = 200μH	14,16 CT4 WF1 WF2
T <sub>r</sub>	Rise time		33	49			
t <sub>d</sub> (off)	Turn off delay time		213	227			
T <sub>f</sub>	Fall time		210	379			
C <sub>ies</sub>	Input Capacitance		2200		PF	V <sub>CC</sub> = 30V V <sub>GE</sub> = 0V f = 1MHz	22
C <sub>oes</sub>	Output Capacitance		210				
C <sub>res</sub>	Reverse Transfer Capacitance		85				
RBSOA	Reverse Bias Safe Operating Area	FULL SQUARE				T <sub>J</sub> = 150 °C, I <sub>C</sub> = 100A, V <sub>GE</sub> = 15V to 0V V <sub>CC</sub> = 1000V, V <sub>p</sub> = 1200V, R <sub>G</sub> = 5Ω	4 CT2
SCSOA	Short Circuit Safe Operating Area	10			μs	T <sub>J</sub> = 150 °C, V <sub>GE</sub> = 15V to 0V V <sub>CC</sub> = 1000V, V <sub>p</sub> = 1200V, R <sub>G</sub> = 5Ω	CT3 WF4
E <sub>REC</sub>	Diode reverse recovery energy		1820	2400	μJ	T <sub>J</sub> = 125 °C I <sub>F</sub> = 25A, V <sub>CC</sub> = 600V, V <sub>GE</sub> = 15V, R <sub>G</sub> = 20Ω, L = 200μH	17,18 19,20 21 CT4 WF3
T <sub>rr</sub>	Diode reverse recovery time		300		ns		
I <sub>rr</sub>	Peak reverse recovery current		25	32	A		
R <sub>th(jc,T)</sub>	Each IGBT to copper plate thermal resistance			0.65	°C/W	See also fig.24 and 25	24,25
R <sub>th(jc,D)</sub>	Each Diode to copper plate thermal resistance			0.95	°C/W		
R <sub>th(c,h)</sub>	Module copper plate to heat sink thermal resistance. Silicon grease applied = 0.1mm			0.03	°C/W		



# International IOR Rectifier

EMP25P12B I27149 08/07

Fig. 1 – Maximum DC collector Current vs. case temperature

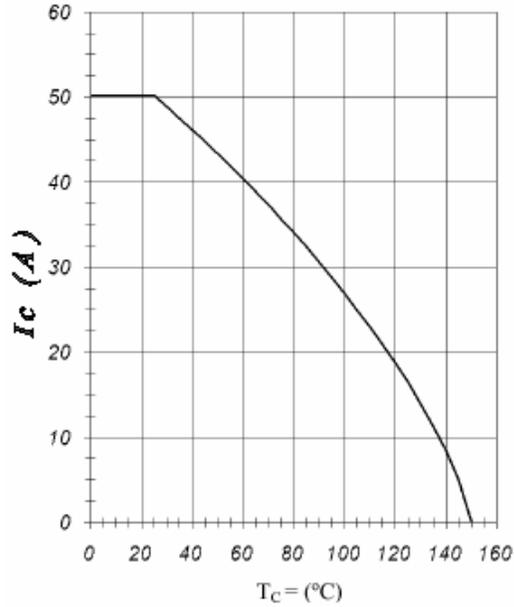


Fig. 2 – Power Dissipation vs. Case Temperature

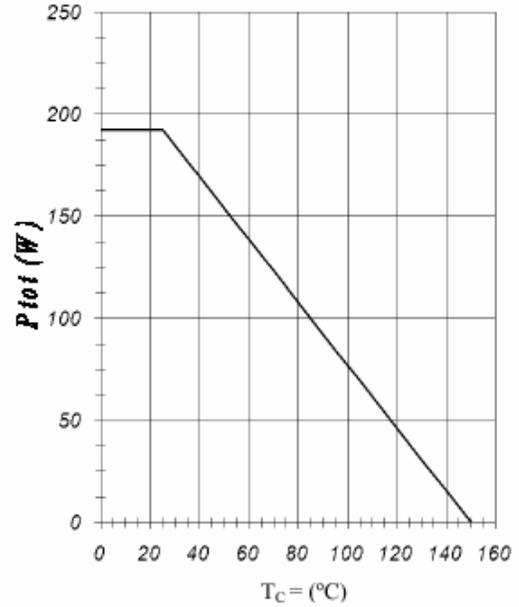


Fig. 3 – Forward SOA  
 $T_c = 25^\circ\text{C}; T_j \leq 150^\circ\text{C}$

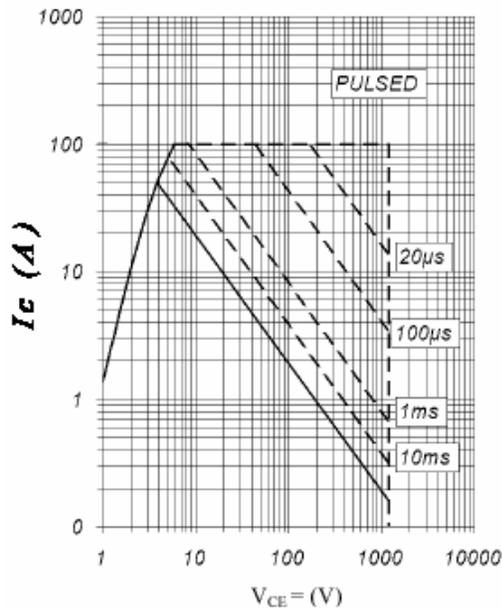
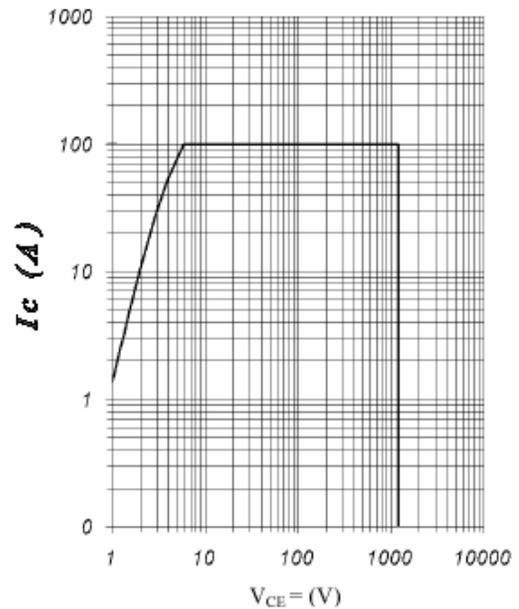


Fig. 4 – Reverse Bias SOA  
 $T_j = 150^\circ\text{C}, V_{GE} = 15\text{V}$





EMP25P12B I27149 08/07

# International IOR Rectifier

Fig. 5 – Typical IGBT Output Characteristics  
T<sub>j</sub> = - 40°C; t<sub>p</sub> = 300µs

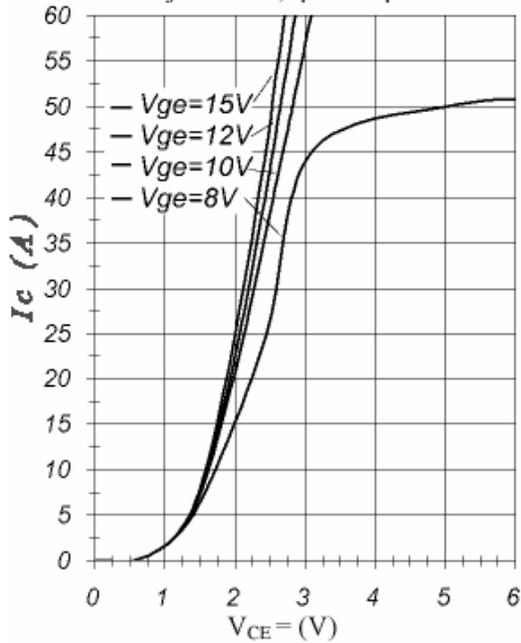


Fig. 6 – Typical IGBT Output Characteristics  
T<sub>j</sub> = 25°C; t<sub>p</sub> = 300µs

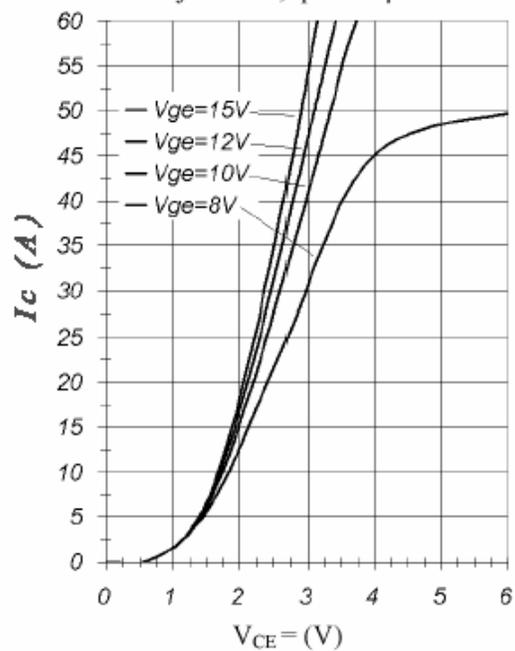


Fig. 7 – Typical IGBT Output Characteristics  
T<sub>j</sub> = 125°C; t<sub>p</sub> = 300µs

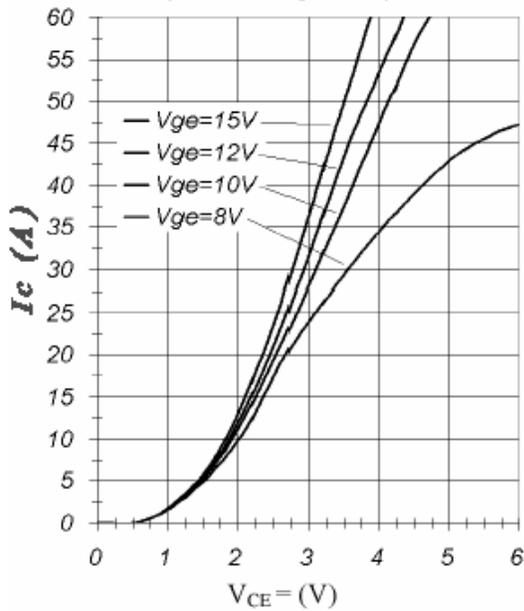
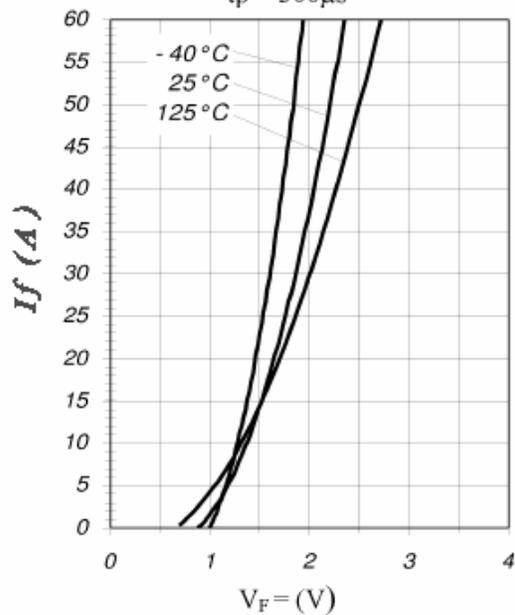


Fig. 8 – Typical Diode Forward Characteristics  
t<sub>p</sub> = 300µs





EMP25P12B I27149 08/07

# International IR Rectifier

Fig. 9 – Typical  $V_{CE}$  vs.  $V_{GE}$   
 $T_j = -40^\circ\text{C}$

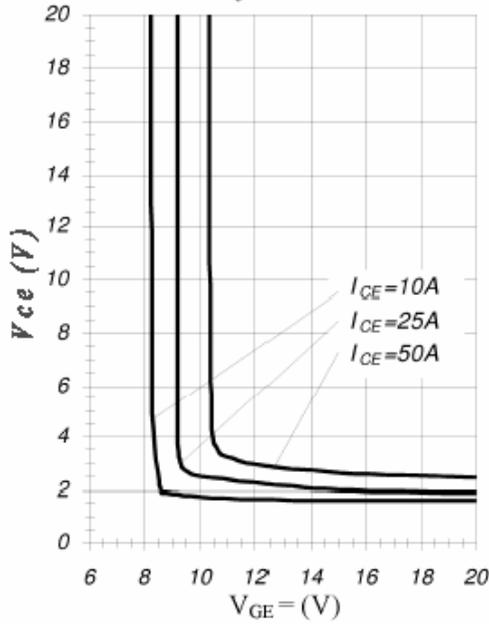


Fig. 10 – Typical  $V_{CE}$  vs.  $V_{GE}$   
 $T_j = 25^\circ\text{C}$

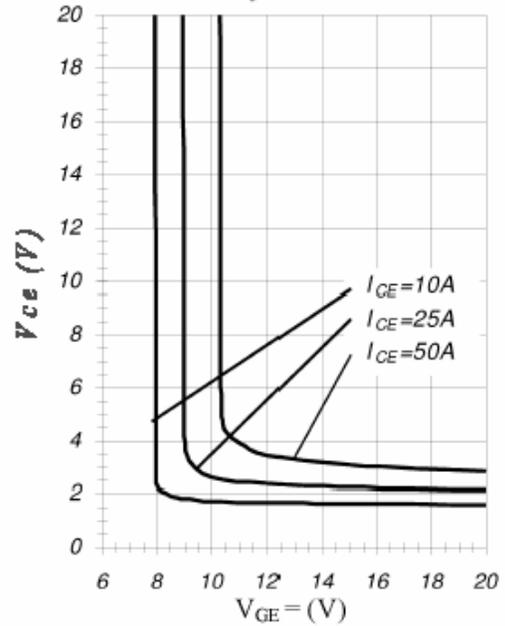


Fig. 11 – Typical  $V_{CE}$  vs.  $V_{GE}$   
 $T_j = 125^\circ\text{C}$

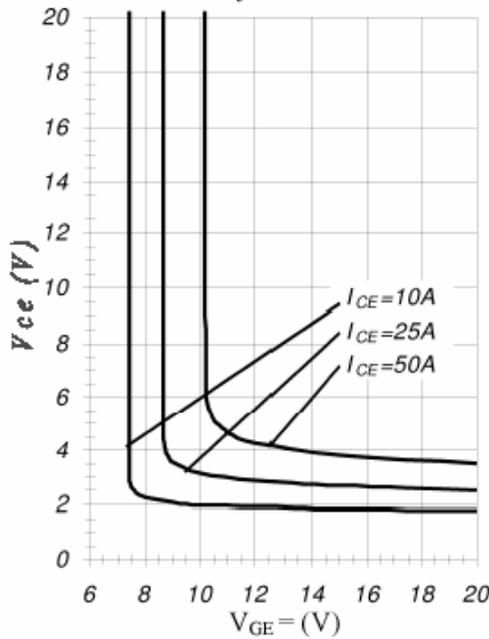
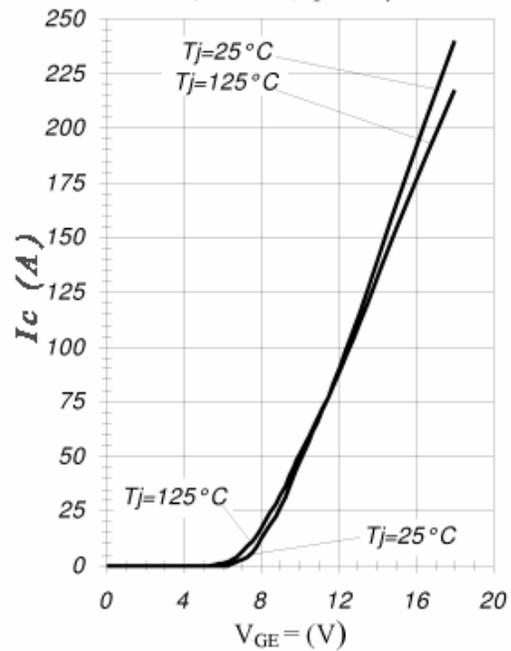


Fig. 12 – Typical Transfer Characteristics  
 $V_{CE} = 20\text{V}$ ;  $t_p = 20\mu\text{s}$





EMP25P12B I27149 08/07

# International IR Rectifier

Fig. 13 – Typical Energy Loss vs.  $I_C$   
 $T_j = 125^\circ\text{C}$ ;  $L = 200\mu\text{H}$ ;  $V_{CE} = 600\text{V}$ ;  
 $R_g = 10\Omega$ ;  $V_{GE} = 15\text{V}$

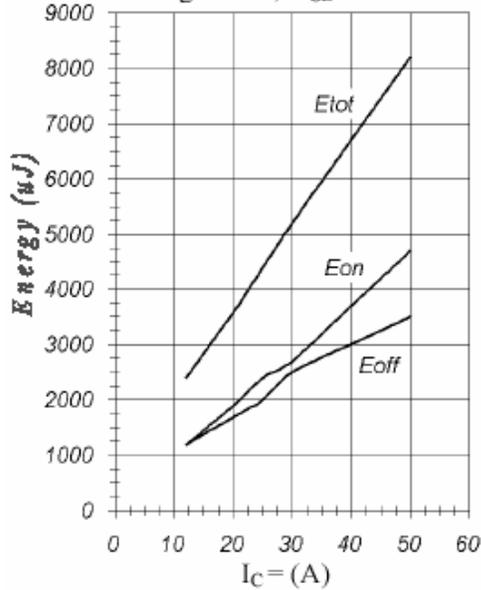


Fig. 14 – Typical Switching Time vs.  $I_C$   
 $T_j = 125^\circ\text{C}$ ;  $L = 200\mu\text{H}$ ;  $V_{CE} = 600\text{V}$ ;  
 $R_g = 10\Omega$ ;  $V_{GE} = 15\text{V}$

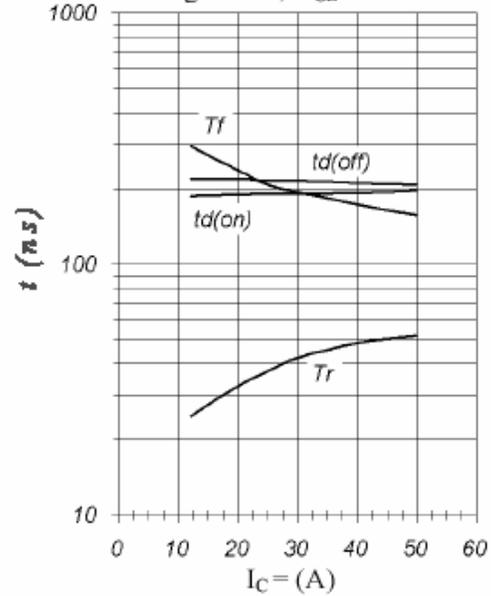


Fig. 15 – Typical Energy Loss vs.  $R_g$   
 $T_j = 125^\circ\text{C}$ ;  $L = 200\mu\text{H}$ ;  $V_{CE} = 600\text{V}$ ;  
 $I_{CE} = 25\text{A}$ ;  $V_{GE} = 15\text{V}$

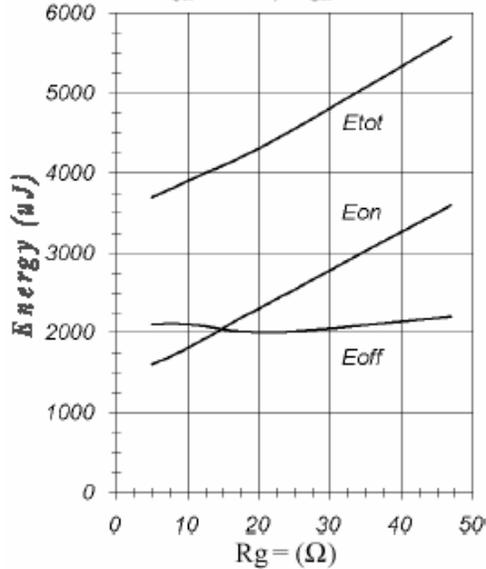
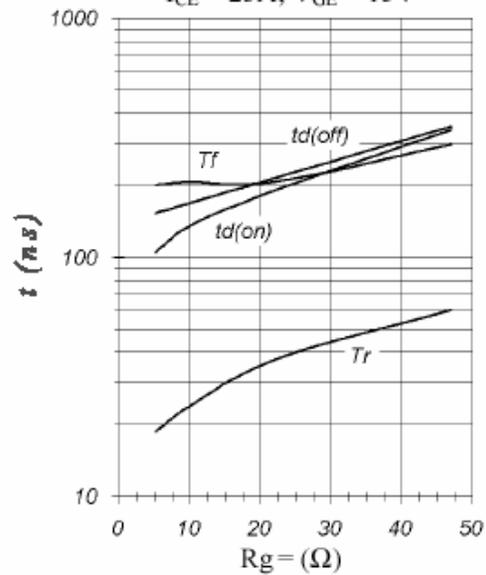


Fig. 16 – Typical Switching Time vs.  $R_g$   
 $T_j = 125^\circ\text{C}$ ;  $L = 200\mu\text{H}$ ;  $V_{CE} = 600\text{V}$ ;  
 $I_{CE} = 25\text{A}$ ;  $V_{GE} = 15\text{V}$





EMP25P12B I27149 08/07

# International IOR Rectifier

Fig. 17 – Typical Diode  $I_{RR}$  vs.  $I_F$   
 $T_j = 125^\circ\text{C}$

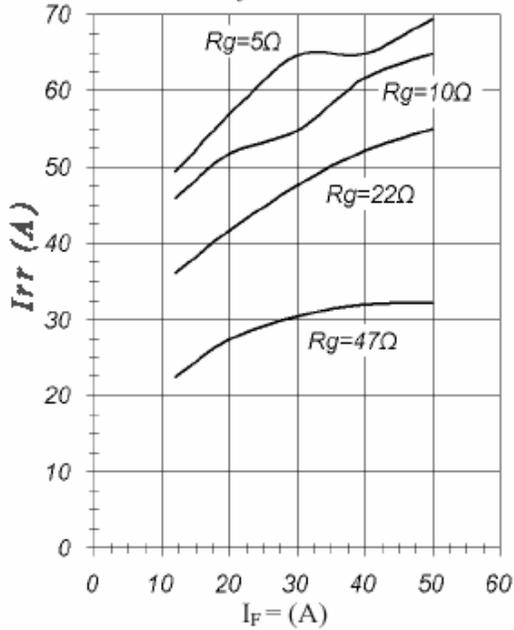


Fig. 18 – Typical Diode  $I_{RR}$  vs.  $R_g$   
 $I_F = 25\text{A}; T_j = 125^\circ\text{C}$

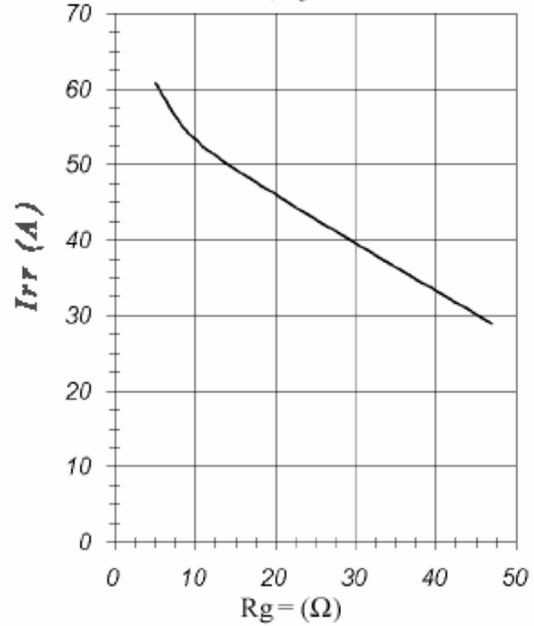


Fig. 19 – Typical Diode  $I_{RR}$  vs.  $di_F/dt$   
 $V_{DC} = 600\text{V}; V_{GE} = 15\text{V}; I_F = 25\text{A}; T_j = 125^\circ\text{C}$

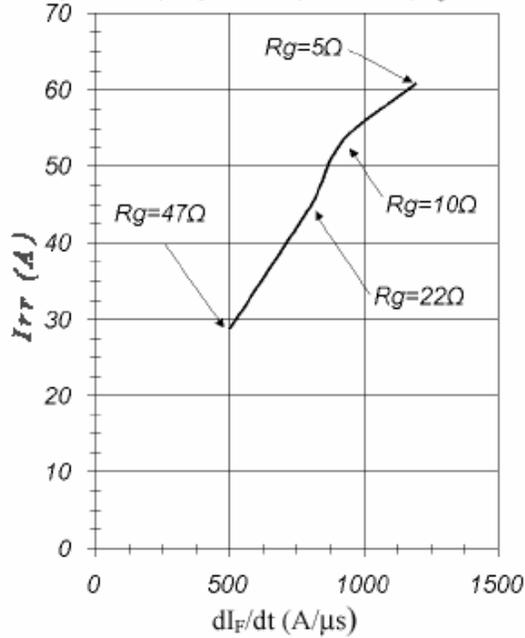
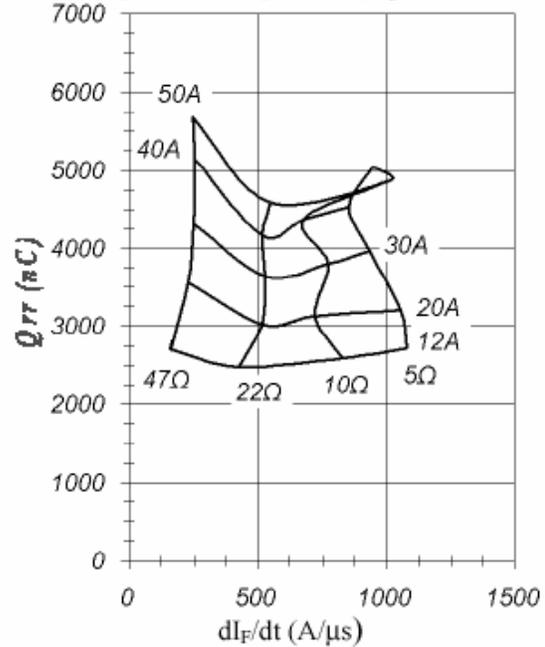


Fig. 20 – Typical Diode  $Q_{RR}$   
 $V_{DC} = 600\text{V}; V_{GE} = 15\text{V}; T_j = 125^\circ\text{C}$





EMP25P12B I27149 08/07

# International IOR Rectifier

Fig. 21 – Typical Diode  $E_{REC}$  vs.  $I_F$   
 $T_j = 125^\circ\text{C}$

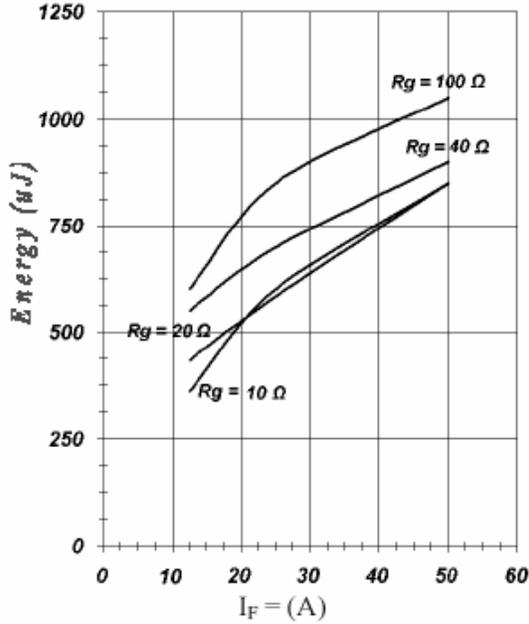


Fig. 22 – Typical Capacitance vs.  $V_{CE}$   
 $V_{GE} = 0\text{V}; f = 1\text{MHz}$

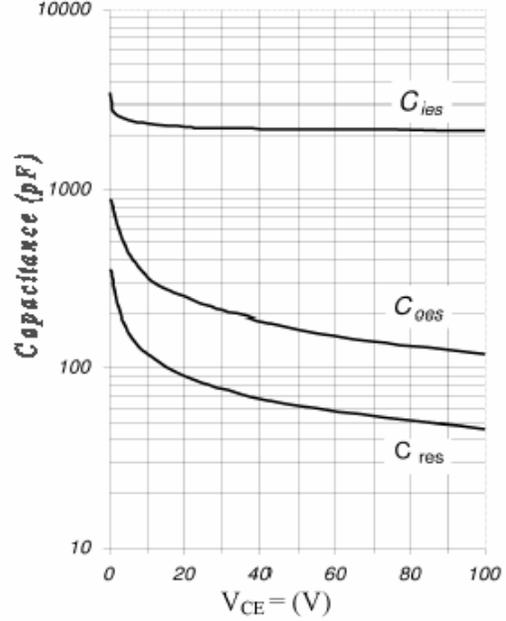


Fig. 23 – Typical Gate Charge vs.  $V_{GE}$   
 $I_C = 25\text{A}; L = 600\mu\text{H}; V_{CC} = 600\text{V}$

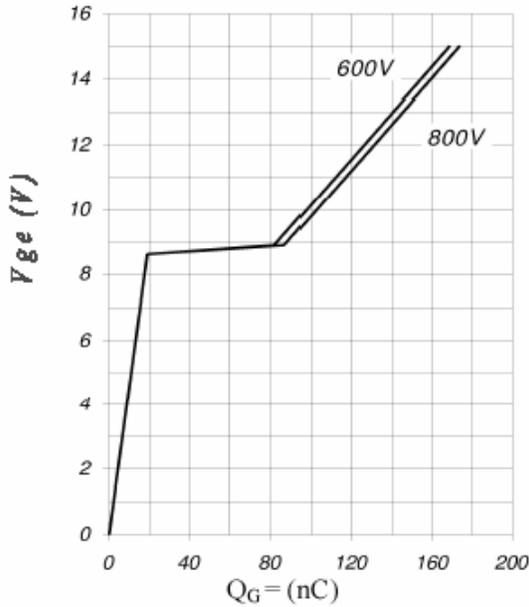
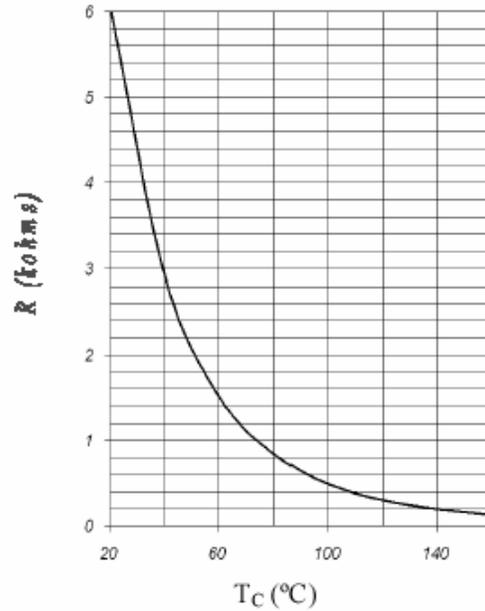


Fig. TF1 – Thermal Sensor Resistance vs. Base-Plate Temperature





EMP25P12B I27149 08/07

Fig. 24 – Normalized Transient Thermal Impedance, Junction-to-copper plate (IGBTs)

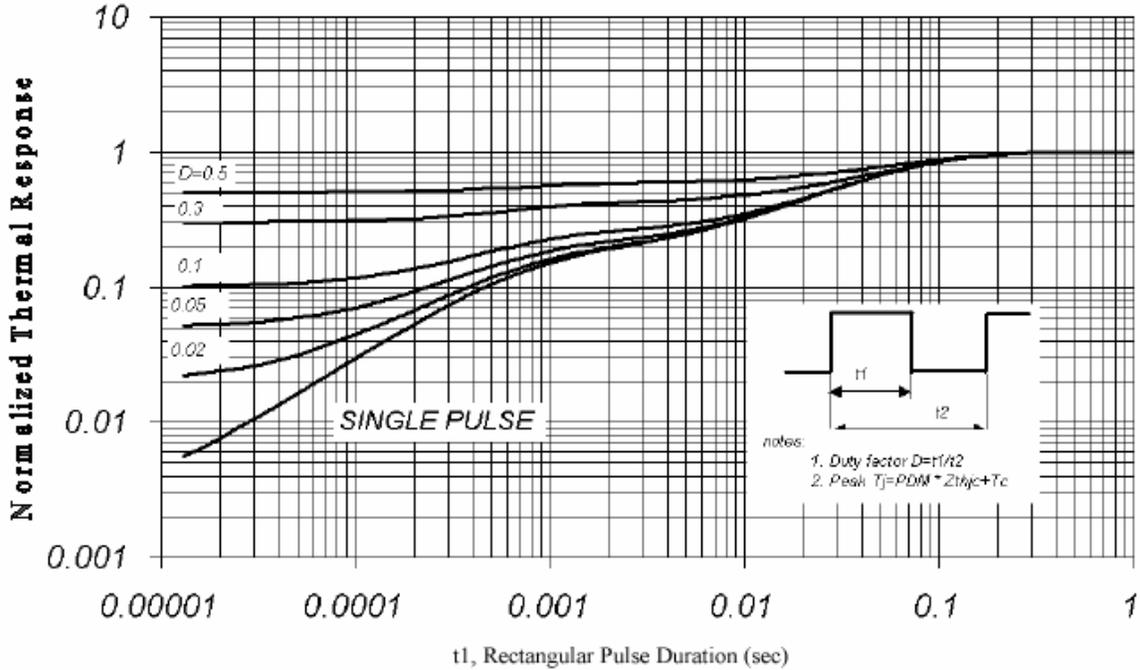
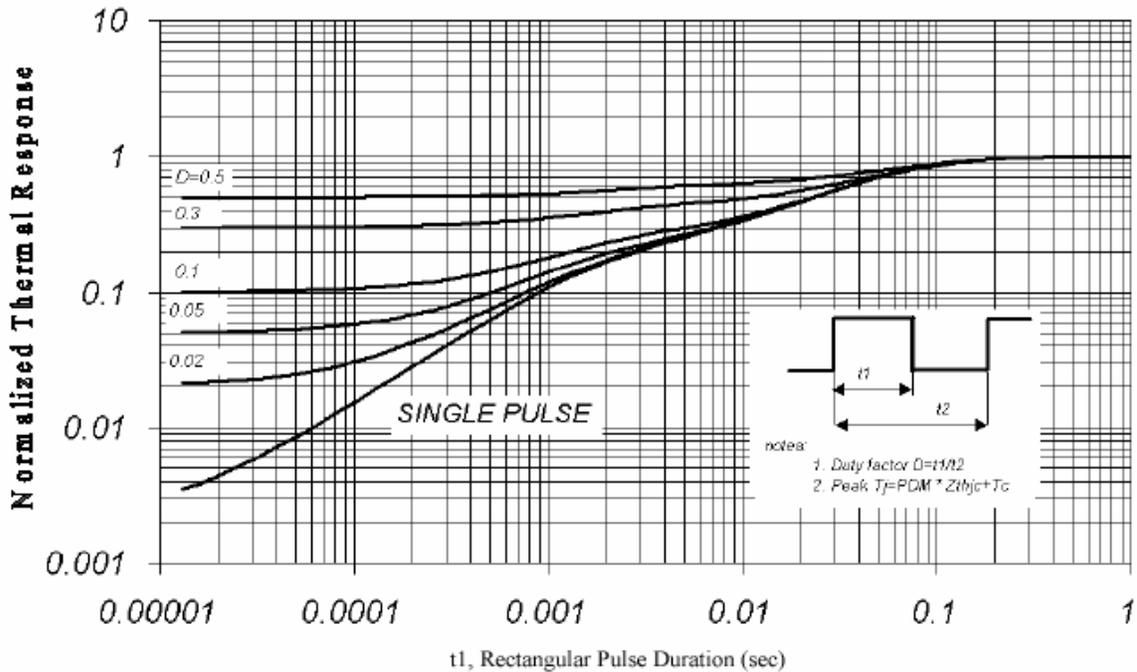


Fig. 25 – Normalized Transient Impedance, Junction-to-copper plate (FRED diodes)

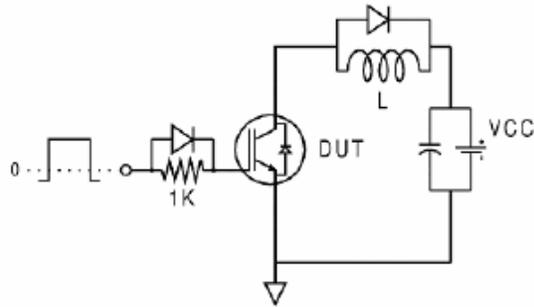




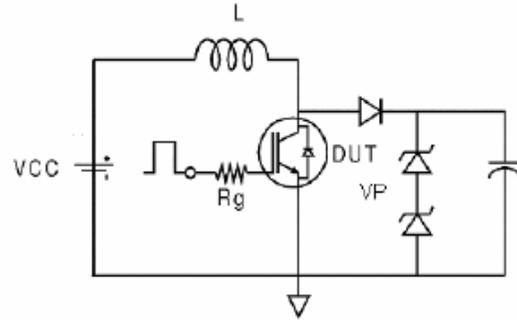
EMP25P12B I27149 08/07

International  
**IR** Rectifier

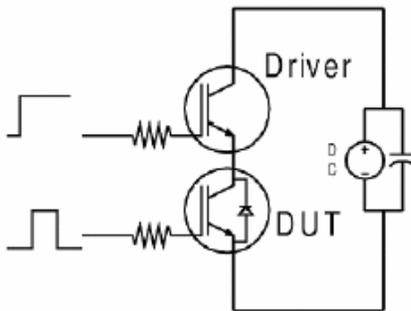
**Fig. CT.1 - Gate Charge Circuit (turn-off)**



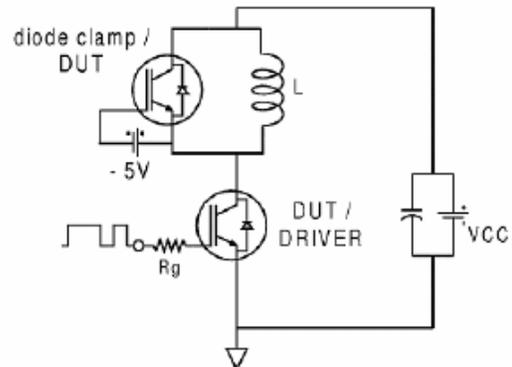
**Fig. CT.2 - RBSOA Circuit**



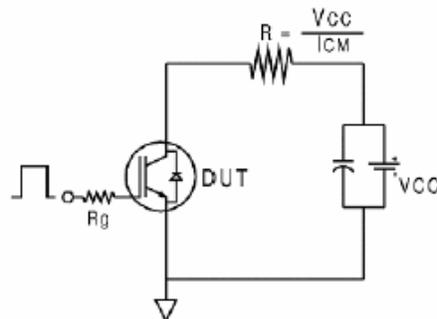
**Fig. CT.3 - S.C. SOA Circuit**



**Fig. CT.4 - Switching Loss Circuit**



**Fig. CT.5 - Resistive Load Circuit**

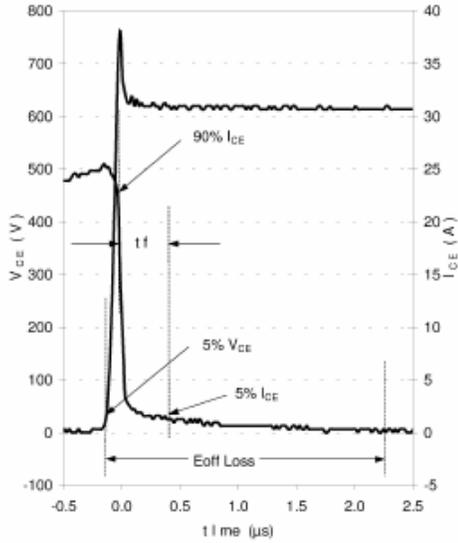




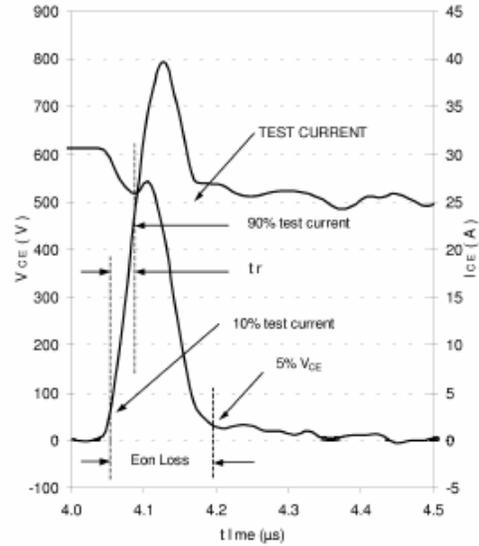
# International IOR Rectifier

EMP25P12B I27149 08/07

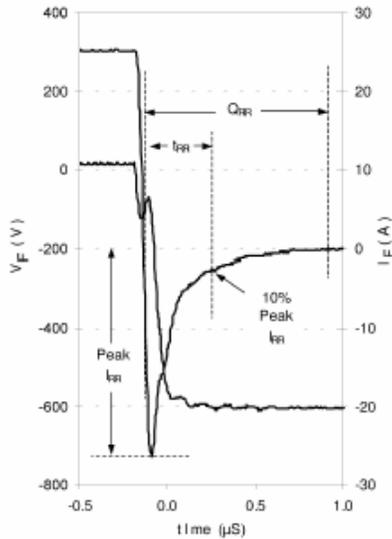
**Fig. WF.1 - Typ. Turn-off Loss Waveform @  $T_j=125^\circ\text{C}$  using Fig. CT.4**



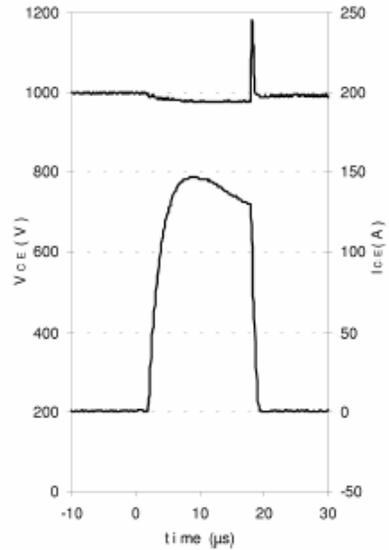
**Fig. WF.2 - Typ. Turn-on Loss Waveform @  $T_j=125^\circ\text{C}$  using Fig. CT.4**



**Fig. WF.3 - Typ. Diode Recovery Waveform @  $T_j=125^\circ\text{C}$  using Fig. CT.4**



**Fig. WF.4 - Typ. S.C. Waveform @  $T_C=150^\circ\text{C}$  using Fig. CT.3**

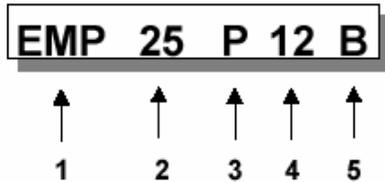




EMP25P12B I27149 08/07

International  
**IR** Rectifier

EMP family part number identification



- 1- Package type
- 2- Current rating
- 3- Current sensing configuration

- P= on 3 phases
- Q= on 2 phases
- E= on 3 emitters
- F= on 2 emitters
- G= on 1 emitter

- 4- Voltage code: Code x 100 = V<sub>rm</sub>
- 5- Circuit configuration code

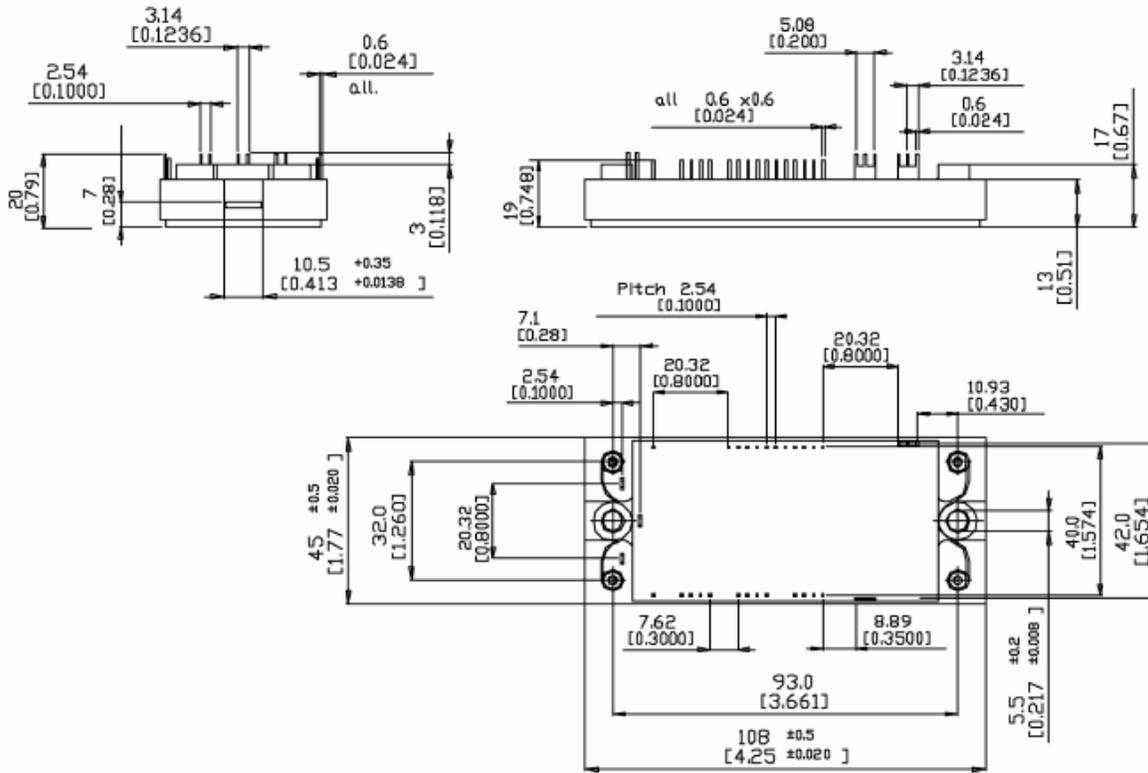
- A= Bridge brake
- B= Inverter
- C= Inverter + brake
- D= BBI (Bridge Brake Inverter)
- M= Matrix



EMP25P12B I27149 08/07

International  
**IR** Rectifier

EMP25P12B case outline and dimensions



Data and specifications subject to change without notice  
This product has been designed and qualified for Industrial Level.  
Qualification Standards can be found on IR's Web Site.

International  
**IR** Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, Tel: (310) 3252 7105

TAC Fax: (310) 252 7309

Visit us at [www.irf.com](http://www.irf.com) for sales contact information 01/03

*Data and specifications subject to change without notice.*  
Sales Offices, Agents and Distributors in Major Cities Throughout the World.  
© 2003 International Rectifier - Printed in Italy 08-07 - Rev. 2.3